

Министерство науки и высшего образования РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Национальный исследовательский университет «МЭИ»

Направление подготовки/специальность: 09.03.01 Информатика и вычислительная техника

Наименование образовательной программы: Вычислительные машины, комплексы, системы и сети

Уровень образования: высшее образование - бакалавриат

Форма обучения: Очная

Рабочая программа дисциплины
СХЕМОТЕХНИКА

Блок:	Блок 1 «Дисциплины (модули)»
Часть образовательной программы:	Обязательная
№ дисциплины по учебному плану:	Б1.О.14.03
Трудоемкость в зачетных единицах:	5 семестр - 6;
Часов (всего) по учебному плану:	216 часов
Лекции	5 семестр - 48 часа;
Практические занятия	5 семестр - 16 часов;
Лабораторные работы	5 семестр - 32 часа;
Консультации	5 семестр - 2 часа;
Самостоятельная работа	5 семестр - 117,5 часов;
в том числе на КП/КР	не предусмотрено учебным планом
Иная контактная работа	проводится в рамках часов аудиторных занятий
включая: Лабораторная работа Контрольная работа Домашнее задание	
Промежуточная аттестация:	
Экзамен	5 семестр - 0,50 часа;

Москва 2018

ПРОГРАММУ СОСТАВИЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Пинаев В.В.
	Идентификатор	R141f2dac-PinayevVV-3c4c01e2

(подпись)

В.В. Пинаев

(расшифровка подписи)

СОГЛАСОВАНО:

Руководитель образовательной программы

(должность, ученая степень, ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Гольцов А.Г.
	Идентификатор	R64210572-GoltsovAG-cebbd3e8

(подпись)

А.Г. Гольцов

(расшифровка подписи)

Заведующий выпускающей кафедры

(должность, ученая степень, ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Вишняков С.В.
	Идентификатор	R35b26072-VishniakovSV-02810d9

(подпись)

С.В. Вишняков

(расшифровка подписи)

1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Цель освоения дисциплины: изучение основ элементной базы ЭВМ, принципов построения комбинационных и последовательностных схем функциональных узлов и устройств ЭВМ

Задачи дисциплины

- реализация функций алгебры логики на конкретной элементной базе с целью построения оптимальных схем;
- освоение принципов функционирования, построения и анализа комбинационных и логических схем функциональных узлов и устройств ЭВМ;
- применение методик исследования схем в статическом и динамическом режимах для проверки правильности их работы.

Формируемые у обучающегося **компетенции** и запланированные **результаты обучения** по дисциплине, соотнесенные с **индикаторами достижения компетенций**:

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
ОПК-7 Способен участвовать в настройке и наладке программно-аппаратных комплексов	ИД-1 _{опк-7} Демонстрирует знание принципов функционирования цифровых электронных устройств и возможных причин возникновения неисправностей в них	<p>знать:</p> <ul style="list-style-type: none">- принципы построения структурных и функциональных схем узлов ЭВМ;- классификацию и назначение функциональных узлов и устройств ЭВМ;- арифметические и логические основы схемотехники ЭВМ;- основные источники научно-технической информации в области схемотехники. <p>уметь:</p> <ul style="list-style-type: none">- выполнять эксперименты по проверке правильности функционирования схем и поиску неисправностей в них;- проводить оценку временных и аппаратных затрат проектируемых схем;;- разрабатывать оптимальные комбинационные и последовательностные схемы узлов ЭВМ;- ставить и решать схемотехнические задачи, связанные с выбором системы элементов при заданных требованиях к их параметрам.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ ВО

Дисциплина относится к основной профессиональной образовательной программе Вычислительные машины, комплексы, системы и сети (далее – ОПОП), направления подготовки 09.03.01 Информатика и вычислительная техника, уровень образования: высшее образование - бакалавриат.

Требования к входным знаниям и умениям:

- знать основные понятия и методы математической логики и теории алгоритмов
- знать основные понятия и методы дискретной математики
- знать физические основы полупроводниковой микроэлектроники, методы моделирования, теоретического и экспериментального исследования
- знать устройство, основные физические процессы, характеристики и параметры полупроводниковых приборов и области их применения
- уметь анализировать и представлять функции алгебры логики в нормальных дизъюнктивных и конъюнктивных нормальных формах
- уметь анализировать и представлять функции и отношения дискретной математики
- уметь объяснять основные принципы действия элементов интегральных схем и принципы работы аналоговых и цифровых схем и устройств
- уметь обоснованно выбирать интегральные микросхемы при создании конкретных устройств электроники

Результаты обучения, полученные при освоении дисциплины, необходимы при выполнении выпускной квалификационной работы.

3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

3.1 Структура дисциплины

Общая трудоемкость дисциплины составляет 6 зачетных единиц, 216 часов.

№ п/п	Разделы/темы дисциплины/формы промежуточной аттестации	Всего часов на раздел	Семестр	Распределение трудоемкости раздела (в часах) по видам учебной работы										Содержание самостоятельной работы/ методические указания	
				Контактная работа						СР					
				Лек	Лаб	Пр	Консультация		ИКР		ПА	Работа в семестре	Подготовка к аттестации /контроль		
КПР	ГК	ИККП	ТК												
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
1	Сигналы, логические функции и логические элементы. Базовые элементы КМДП. Их основные характеристики	18	5	4	4	2	-	-	-	-	-	8	-	<u>Подготовка домашнего задания:</u> [4], лекции 1,2; [1], стр. 63-86; [2], стр. 3-17; [6], стр. 3-16. <u>Подготовка к контрольной работе:</u> [4], лекции 1,2; [1], стр. 63-86; [2], стр. 3-17; [6], стр. 3-16.	
1.1	Сигналы, логические функции и логические элементы. Базовые элементы КМДП. Их основные характеристики	18		4	4	2	-	-	-	-	-	-	8	-	<u>Подготовка к лабораторной работе:</u> [4], лекции 1,2; [1], стр. 63-86; [2], стр. 3-17; [6], стр. 3-16. <u>Изучение материалов литературных источников:</u> [1], стр. 10-22, стр. 30-31, стр. 52-54 [2], стр. 3-17
2	Комбинационные логические схемы	40		12	10	4	-	-	-	-	-	-	14	-	<u>Подготовка домашнего задания:</u> [1], стр. 20-29; [3], стр.166-200; [6], стр. 17-22.
2.1	Комбинационные логические схемы	40		12	10	4	-	-	-	-	-	-	14	-	<u>Подготовка к лабораторной работе:</u> [1], стр. 20-29; [3], стр.166-200; [6], стр. 17-22. <u>Изучение материалов литературных источников:</u> [1], стр. 166-200
3	Последовательностные схемы	44		12	10	6	-	-	-	-	-	-	16	-	<u>Подготовка к контрольной работе:</u> [1], стр. 31-57; [2], стр. 77-79, 87-102.
3.1	Последовательностные схемы	44		12	10	6	-	-	-	-	-	-	16	-	<u>Подготовка к лабораторной работе:</u> [1], стр. 31-57; [2], стр. 77-79, 87-102. <u>Изучение материалов литературных источников:</u> [2], стр. 77-79
4	Арифметические	26		8	4	2	-	-	-	-	-	-	12	-	<u>Подготовка к контрольной работе:</u> [1],

	основы ЭВМ												стр.16-48; [2], стр. 10-44.
4.1	Арифметические основы ЭВМ	26	8	4	2	-	-	-	-	-	12	-	<u>Изучение материалов литературных источников:</u> [1], стр. 121-129 [2], стр. 10-30
5	Построение арифметико-логических устройств ЭВМ	28	6	4	2	-	-	-	-	-	16	-	<u>Подготовка домашнего задания:</u> [1], стр. 171-184; 273-304; [2], стр. 59-91. <u>Подготовка к лабораторной работе:</u> [1], стр. 171-184; 273-304; [2], стр. 59-91.
5.1	Построение арифметико-логических устройств ЭВМ	28	6	4	2	-	-	-	-	-	16	-	<u>Изучение материалов литературных источников:</u> [2], стр. 59-79
6	Программируемые логические матрицы. Базовые матричные кристаллы	24	6	-	-	-	-	-	-	-	18	-	<u>Подготовка домашнего задания:</u> [1], стр. 107-119. <u>Самостоятельное изучение теоретического материала:</u> [1], стр. 107-119.
6.1	Программируемые логические матрицы. Базовые матричные кристаллы	24	6	-	-	-	-	-	-	-	18	-	<u>Изучение материалов литературных источников:</u> [1], стр. 300-315
	Экзамен	36.00	-	-	-	-	2	-	-	0.50	-	33.50	
	Всего за семестр	216.00	48	32	16	-	2	-	-	0.50	84	33.50	
	Итого за семестр	216.00	48	32	16	2	-	-	-	0.50	117.50		

Примечание: Лек – лекции; Лаб – лабораторные работы; Пр – практические занятия; КПП – аудиторные консультации по курсовым проектам/работам; ИККП – индивидуальные консультации по курсовым проектам/работам; ГК- групповые консультации по разделам дисциплины; СР – самостоятельная работа студента; ИКР – иная контактная работа; ТК – текущий контроль; ПА – промежуточная аттестация

3.2 Краткое содержание разделов

1. Сигналы, логические функции и логические элементы. Базовые элементы КМДП. Их основные характеристики

1.1. Сигналы, логические функции и логические элементы. Базовые элементы КМДП. Их основные характеристики

Сигналы аналоговые и цифровые. Определение параметров. Основные логические функции и элементы. Основные технологии и их базовые этапы: МДП, КМДП, кремний на диэлектрике. Базовые КМДП логические элементы. Инвертор, И-НЕ, ИЛИ-НЕ. Их основные статические и динамические параметры и характеристики.

2. Комбинационные логические схемы

2.1. Комбинационные логические схемы

Функциональные узлы комбинационного типа. Варианты реализации функции сложения по модулю два. Схемы свертки по четности: линейные и пирамидальные, области их применения. Компаратор. Узлы мажоритарного контроля. Дешифраторы: линейный, каскадный, прямоугольный, способы их стробирования. Мультиплексоры. Применение мультиплексора в качестве универсального логического элемента. Декодер-демультиплексор. Шифратор. Сумматоры. Способы построения одноразрядных сумматоров на элементах И-НЕ, И-ИЛИ-НЕ. Оценки аппаратурных затрат и времени задержки. Комбинационный многоразрядный сумматор с последовательным переносом. Сумматор с параллельным переносом. Двухъярусные сумматоры: параллельный, цепной, сквозной переносы на втором ярусе. Организация трехъярусных сумматоров. Инкрементор. Декрементор. Вычитатель. Компаратор величин на базе сумматора. Умножитель как матрица сумматоров.

3. Последовательностные схемы

3.1. Последовательностные схемы

Функциональные узлы последовательностного типа. Триггеры. RS-триггер и его свойства. D-триггер. Времена подготовки, задержки, выдержки. Двухступенчатый JK-триггер. Свойство непрозрачности этого триггера, работа в режиме T-триггера. Регистры, сдвигающие регистры. Счетчики: с последовательным, параллельным и групповым переносом, реверсивные, по произвольному основанию. Распределители импульсов.

4. Арифметические основы ЭВМ

4.1. Арифметические основы ЭВМ

Арифметика цифровых устройств. Формы представления чисел в ЭВМ. Фиксированная и плавающая запятая. Представление отрицательных чисел в ЭВМ. Прямой, обратный, дополнительный коды. Сложение чисел с фиксированной запятой на двоичных сумматорах. Модифицированные коды и их применение для обнаружения переполнения. Сложение чисел с плавающей запятой. Операция нормализации. Алгоритмы умножения чисел в ЭВМ. Структурные схемы умножителей. Округление результата умножения. Умножение в дополнительном и обратном кодах. Деление чисел с восстановлением и без восстановления остатка. Способы представления десятичных чисел. Код прямого замещения. Выполнение операций над десятичными числами в ЭВМ. Схема двоично-десятичного сумматора. Код в остатках, выполнение операций в коде в остатках..

5. Построение арифметико-логических устройств ЭВМ

5.1. Построение арифметико-логических устройств ЭВМ

Подходы к реализации функциональных узлов комбинационного и последовательного типа в составе арифметико-логических устройств. Принципы построения БИС/СБИС с программируемой структурой. Функциональные узлы, как база для создания микропроцессорных комплектов. Возможности автоматизации функционально-логического проектирования цифровых узлов и устройств.

6. Программируемые логические матрицы. Базовые матричные кристаллы

6.1. Программируемые логические матрицы. Базовые матричные кристаллы

Принципы построения логических матриц. Разновидности логических матриц. Программирование логических матриц. Принципы построения базовых матричных кристаллов. Построение устройств и узлов ЭВМ на основе логических матриц базовых матричных кристаллов.

3.3. Темы практических занятий

1. Сигналы, логические функции и логические элементы. Основные характеристики. Проектирование логических схем на элементах И, НЕ, ИЛИ.;
2. Элементы памяти;
3. Регистры;
4. Дешифраторы;
5. Счетчики;
6. Мультиплексоры и сумматоры;
7. Арифметико-логическое устройство (АЛУ).

3.4. Темы лабораторных работ

1. Вводная;
2. Исследование временных задержек и элементов памяти;
3. Регистры;
4. Дешифраторы;
5. Счетчики;
6. Мультиплексоры и сумматоры;
7. Арифметико-логическое устройство (АЛУ).

3.5 Консультации

Текущий контроль (ТК)

1. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Сигналы, логические функции и логические элементы. Базовые элементы КМДП. Их основные характеристики"
2. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Комбинационные логические схемы"
3. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Последовательностные схемы"
4. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Арифметические основы ЭВМ"
5. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Арифметико-логические устройства ЭВМ"

6. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Программируемые логические матрицы. Базовые матричные кристаллы"

3.6 Тематика курсовых проектов/курсовых работ

Курсовой проект/ работа не предусмотрены

3.7. Соответствие разделов дисциплины и формируемых в них компетенций

Запланированные результаты обучения по дисциплине (в соответствии с разделом 1)	Коды индикаторов	Номер раздела дисциплины (в соответствии с п.3.1)						Оценочное средство (тип и наименование)
		1	2	3	4	5	6	
Знать:								
основные источники научно-технической информации в области схемотехники	ИД-1 _{ОПК-7}	+						Лабораторная работа/Выполнение вводной работы
арифметические и логические основы схемотехники ЭВМ	ИД-1 _{ОПК-7}		+	+				Лабораторная работа/Исследование элементов памяти
классификацию и назначение функциональных узлов и устройств ЭВМ	ИД-1 _{ОПК-7}				+			Лабораторная работа/Дешифраторы Лабораторная работа/Регистры
принципы построения структурных и функциональных схем узлов ЭВМ	ИД-1 _{ОПК-7}					+	+	Лабораторная работа/Мультиплексоры и сумматоры. АЛУ Лабораторная работа/Счетчики
Уметь:								
ставить и решать схемотехнические задачи, связанные с выбором системы элементов при заданных требованиях к их параметрам	ИД-1 _{ОПК-7}	+	+					Домашнее задание/Домашняя работа 1-3
разрабатывать оптимальные комбинационные и последовательностные схемы узлов ЭВМ	ИД-1 _{ОПК-7}					+	+	Домашнее задание/Домашняя работа 4-5 Лабораторная работа/Мультиплексоры и сумматоры. АЛУ Лабораторная работа/Счетчики
проводить оценку временных и аппаратных затрат проектируемых схем;	ИД-1 _{ОПК-7}			+				Контрольная работа/Контрольная работа 1
выполнять эксперименты по проверке правильности функционирования схем и поиску неисправностей в них	ИД-1 _{ОПК-7}				+			Контрольная работа/Контрольная работа 2

4. КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ (ТЕКУЩИЙ КОНТРОЛЬ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО ДИСЦИПЛИНЕ)

4.1. Текущий контроль успеваемости

5 семестр

Форма реализации: Защита задания

1. Домашняя работа 1-3 (Домашнее задание)

Форма реализации: Письменная работа

1. Контрольная работа 1 (Контрольная работа)
2. Контрольная работа 2 (Контрольная работа)

Форма реализации: Смешанная форма

1. Исследование элементов памяти (Лабораторная работа)

Форма реализации: Устная форма

1. Выполнение вводной работы (Лабораторная работа)
2. Дешифраторы (Лабораторная работа)
3. Домашняя работа 4-5 (Домашнее задание)
4. Мультиплексоры и сумматоры. АЛУ (Лабораторная работа)
5. Регистры (Лабораторная работа)
6. Счетчики (Лабораторная работа)

Балльно-рейтинговая структура дисциплины является приложением А.

4.2 Промежуточная аттестация по дисциплине

Экзамен (Семестр №5)

В диплом выставляется оценка за 5 семестр.

Примечание: Оценочные материалы по дисциплине приведены в фонде оценочных материалов ОПОП.

5. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

5.1 Печатные и электронные издания:

1. Потемкин, И. С. Функциональные узлы цифровой автоматики / И. С. Потемкин . – М. : Энергоатомиздат, 1988 . – 320 с. - ISBN 5-283-01478-9 .;
2. Белоцицкий, Н. С. Основы схемотехники ЭВМ : методич. пособие по курсу "Схемотехника ЭВМ", по направлению "Информатика и вычислительная техника" / Н. С. Белоцицкий, Моск. энерг. ин-т (МЭИ ТУ) . – М. : Издательский дом МЭИ, 2010 . – 128 с.;
3. В. Н. Пуховский, М. Ю. Поленов- "Электротехника, электроника и схемотехника: модуль «Цифровая схемотехника»", Издательство: "Южный федеральный университет", Ростов-на-Дону, Таганрог, 2018 - (165 с.)
<https://biblioclub.ru/index.php?page=book&id=561295>.

5.2 Лицензионное и свободно распространяемое программное обеспечение:

1. СДО "Прометей";
2. Office / Российский пакет офисных программ;

3. Windows / Операционная система семейства Linux;
4. Майнд Видеоконференции;
5. Deeds.

5.3 Интернет-ресурсы, включая профессиональные базы данных и информационно-справочные системы:

1. ЭБС Лань - <https://e.lanbook.com/>
2. ЭБС "Университетская библиотека онлайн" - http://biblioclub.ru/index.php?page=main_ub_red
3. Научная электронная библиотека - <https://elibrary.ru/>
4. База данных ВИНТИ online - <http://www.viniti.ru/>
5. База данных журналов издательства Elsevier - <https://www.sciencedirect.com/>
6. Электронные ресурсы издательства Springer - <https://link.springer.com/>
7. База данных Web of Science - <http://webofscience.com/>
8. База данных Scopus - <http://www.scopus.com>
9. Национальная электронная библиотека - <https://rusneb.ru/>
10. ЭБС "Консультант студента" - <http://www.studentlibrary.ru/>

6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Тип помещения	Номер аудитории, наименование	Оснащение
Учебные аудитории для проведения лекционных занятий и текущего контроля	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
	Г-306, Учебная аудитория	парта со скамьей, стол преподавателя, стул, доска меловая
Учебные аудитории для проведения лабораторных занятий	Е-522/7, Лаборатория узлов и устройств	стол преподавателя, стол, стул, мультимедийный проектор, экран, доска маркерная, компьютер персональный
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Учебные аудитории для проведения промежуточной аттестации	Е-505, Учебная аудитория каф. "ВМСС"	парта, стол преподавателя, стул, мультимедийный проектор, экран, доска маркерная, компьютер персональный
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Помещения для самостоятельной работы	Е-522/3, Компьютерный класс №1	стол преподавателя, стол компьютерный, стул, доска маркерная, компьютер персональный
	Е-522/4, Компьютерный класс №2	стол преподавателя, стол компьютерный, стул, мультимедийный проектор, экран, доска маркерная, компьютер персональный
	Е-522/6, Компьютерный класс №3	стол преподавателя, стол компьютерный, стул, доска маркерная, компьютер персональный
	Е-522/9, Компьютерный класс №4	стол преподавателя, стол компьютерный, стул, мультимедийный проектор, экран, доска маркерная, компьютер персональный
Помещения для консультирования	Е-402, Кабинет сотрудников	

	"ВМСС"	
	Е-504а, Кабинет сотрудников	
Помещения для хранения оборудования и учебного инвентаря	Е-403, Склад	стол для работы с документами, шкаф, шкаф для документов

БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА ДИСЦИПЛИНЫ

Схемотехника

(название дисциплины)

5 семестр

Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:

- КМ-1 Выполнение вводной работы (Лабораторная работа)
- КМ-2 Домашняя работа 1-3 (Домашнее задание)
- КМ-3 Исследование элементов памяти (Лабораторная работа)
- КМ-4 Контрольная работа 1 (Контрольная работа)
- КМ-5 Регистры (Лабораторная работа)
- КМ-6 Дешифраторы (Лабораторная работа)
- КМ-7 Контрольная работа 2 (Контрольная работа)
- КМ-8 Счетчики (Лабораторная работа)
- КМ-9 Мультиплексоры и сумматоры. АЛУ (Лабораторная работа)
- КМ-10 Домашняя работа 4-5 (Домашнее задание)

Вид промежуточной аттестации – Экзамен.

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ -1	КМ -2	КМ -3	КМ -4	КМ -5	КМ -6	КМ -7	КМ -8	КМ -9	КМ -10
		Неделя КМ:	3	8	8	8	8	10	12	14	16	16
1	Сигналы, логические функции и логические элементы. Базовые элементы КМДП. Их основные характеристики											
1.1	Сигналы, логические функции и логические элементы. Базовые элементы КМДП. Их основные характеристики		+	+								
2	Комбинационные логические схемы											
2.1	Комбинационные логические схемы			+	+							
3	Последовательностные схемы											
3.1	Последовательностные схемы				+	+						
4	Арифметические основы ЭВМ											
4.1	Арифметические основы ЭВМ						+	+	+			

5	Построение арифметико-логических устройств ЭВМ										
5.1	Построение арифметико-логических устройств ЭВМ								+	+	+
6	Программируемые логические матрицы. Базовые матричные кристаллы										
6.1	Программируемые логические матрицы. Базовые матричные кристаллы								+	+	+
Вес КМ, %:		5	10	5	10	5	10	15	10	20	10