

Министерство науки и высшего образования РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Национальный исследовательский университет «МЭИ»

Направление подготовки/специальность: 09.04.01 Информатика и вычислительная техника

Наименование образовательной программы: Информационные и вычислительные технологии

Уровень образования: высшее образование - магистратура

Форма обучения: Очная

Рабочая программа дисциплины
ПРОЕКТИРОВАНИЕ ПРОЦЕССОРОВ НА СБИС

Блок:	Блок 1 «Дисциплины (модули)»
Часть образовательной программы:	Часть, формируемая участниками образовательных отношений
№ дисциплины по учебному плану:	Б1.Ч.09.02.01
Трудоемкость в зачетных единицах:	2 семестр - 4;
Часов (всего) по учебному плану:	144 часа
Лекции	2 семестр - 48 часа;
Практические занятия	2 семестр - 16 часов;
Лабораторные работы	не предусмотрено учебным планом
Консультации	2 семестр - 2 часа;
Самостоятельная работа	2 семестр - 77,5 часа;
в том числе на КП/КР	не предусмотрено учебным планом
Иная контактная работа	проводится в рамках часов аудиторных занятий
включая:	
Тестирование	
Контрольная работа	
Промежуточная аттестация:	
Экзамен	2 семестр - 0,5 часа;

Москва 2022

ПРОГРАММУ СОСТАВИЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Логинов В.А.
	Идентификатор	Re9b3bdf0-LoginovVA-2f7507dc

(подпись)

В.А. Логинов

(расшифровка
подписи)

СОГЛАСОВАНО:

Руководитель
образовательной программы

(должность, ученая степень, ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Андреева И.Н.
	Идентификатор	Rb5322c60-AndreevaIN-0472a135

(подпись)

И.Н. Андреева

(расшифровка
подписи)

Заведующий выпускающей
кафедры

(должность, ученая степень, ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Топорков В.В.
	Идентификатор	Rc76a6458-ToporkovVV-1f71a135

(подпись)

В.В. Топорков

(расшифровка
подписи)

1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Цель освоения дисциплины: Изучение принципов построения структурных и функциональных схем мультипроцессорных систем с использованием современных микропроцессоров на базе сверхбольших интегральных схем (СБИС)

Задачи дисциплины

- Изучение классификации и принципов построения мультипроцессорных вычислительных структур на СБИС;
- Освоение принципов построения потоковых машин, систолических матриц, секционных процессоров, транспьютерных сетей, нейрокомпьютеров, сигнальных процессоров;
- Изучение и анализ алгоритмов цифровой обработки сигналов (операции над векторами и матрицами, преобразование Фурье, цифровая фильтрация, спектральный анализ), исследование способов их реализации на СБИС;
- Освоение алгоритмов и методов обработки изображений и построения архитектур видеопроцессоров.

Формируемые у обучающегося **компетенции** и запланированные **результаты обучения** по дисциплине, соотнесенные с **индикаторами достижения компетенций**:

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
ПК-1 Способен осуществлять менеджмент проектов, планировать работы, разрабатывать регламентные документы	ИД-ЗПК-1 Применяет принципы построения структурных и функциональных схем современных средств вычислительной техники и спецпроцессоров	знать: - Классификацию и принципы построения мультипроцессорных вычислительных систем; - Основы алгоритмов цифровой обработки сигналов; - Принципы построения структурных и функциональных схем современных вычислительных систем на основе спецпроцессоров на СБИС. уметь: - Применять принципы построения структурных и функциональных схем для разработки современных микропроцессоров и спецпроцессоров на СБИС; - Применять современные алгоритмы и технические средства обработки изображений.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ ВО

Дисциплина относится к основной профессиональной образовательной программе Информационные и вычислительные технологии (далее – ОПОП), направления подготовки 09.04.01 Информатика и вычислительная техника, уровень образования: высшее образование - магистратура.

Базируется на уровне среднего общего образования.

Результаты обучения, полученные при освоении дисциплины, необходимы при выполнении выпускной квалификационной работы.

3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

3.1 Структура дисциплины

Общая трудоемкость дисциплины составляет 4 зачетных единицы, 144 часа.

№ п/п	Разделы/темы дисциплины/формы промежуточной аттестации	Всего часов на раздел	Семестр	Распределение трудоемкости раздела (в часах) по видам учебной работы										Содержание самостоятельной работы/ методические указания
				Контактная работа							СР			
				Лек	Лаб	Пр	Консультация		ИКР		ПА	Работа в семестре	Подготовка к аттестации /контроль	
КПР	ГК	ИККП	ТК											
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	Организация мультипроцессорных вычислительных систем	12	2	6	-	2	-	-	-	-	-	4	-	<p><u>Подготовка к текущему контролю:</u> Повторение материала по разделу "Организация мультипроцессорных вычислительных систем"</p> <p><u>Подготовка к практическим занятиям:</u> Изучение материала по разделу "Организация мультипроцессорных вычислительных систем" подготовка к выполнению заданий на практических занятиях</p> <p><u>Изучение материалов литературных источников:</u> [4], стр. 93-116 [10], стр. 3-8</p>
1.1	Принципы организации мультипроцессорных вычислительных систем	12		6	-	2	-	-	-	-	-	4	-	
2	Потоковые машины, систолические матрицы	10		4	-	2	-	-	-	-	-	4	-	<p><u>Подготовка к текущему контролю:</u> Повторение материала по разделу "Потоковые машины, систолические матрицы"</p> <p><u>Подготовка к практическим занятиям:</u> Изучение материала по разделу "Потоковые машины, систолические матрицы" подготовка к выполнению заданий на практических занятиях</p> <p><u>Изучение материалов литературных источников:</u> [10], стр. 8-14 [11], стр. 3-10</p>
2.1	Архитектура потоковой ЭВМ, выполнение макроопераций на систолических матрица	10		4	-	2	-	-	-	-	-	4	-	
3	Секционные	14	6	-	2	-	-	-	-	-	6	-	<u>Подготовка к текущему контролю:</u>	

	принципы построения базовой архитектуры сигнальных процессоров												ЦОС, сигнальные процессоры и подготовка к контрольной работе <u>Изучение материалов литературных источников:</u> [7], стр. 63-75 [8], стр. 3-43 [9], стр. 3-39 [10], стр. 18-22
7	Обработка изображений, видеопроцессоры	20	10	-	2	-	-	-	-	-	8	-	<u>Подготовка к текущему контролю:</u> Повторение материала по разделу "Обработка изображений, видеопроцессоры"
7.1	Типовые процедуры и технические средства цифровой обработки изображений	20	10	-	2	-	-	-	-	-	8	-	<u>Подготовка к контрольной работе:</u> Изучение материалов по разделу Обработка изображений, видеопроцессоры и подготовка к контрольной работе <u>Изучение материалов литературных источников:</u> [1], стр. 3-10 [2], стр. 23-64
	Экзамен	36.0	-	-	-	-	2	-	-	0.5	-	33.5	
	Всего за семестр	144.0	48	-	16	-	2	-	-	0.5	44	33.5	
	Итого за семестр	144.0	48	-	16	2	-	-	0.5	44	77.5		

Примечание: Лек – лекции; Лаб – лабораторные работы; Пр – практические занятия; КПр – аудиторные консультации по курсовым проектам/работам; ИККП – индивидуальные консультации по курсовым проектам/работам; ГК- групповые консультации по разделам дисциплины; СР – самостоятельная работа студента; ИКР – иная контактная работа; ТК – текущий контроль; ПА – промежуточная аттестация

3.2 Краткое содержание разделов

1. Организация мультипроцессорных вычислительных систем

1.1. Принципы организации мультипроцессорных вычислительных систем

Обобщённая структурная схема микропроцессорной системы. Основные компоненты: микропроцессор, память, внешние устройства, интерфейс, устройства сопряжения. Принципы организации мультипроцессорных вычислительных систем. Классификация Флинна. Структуры ОКОД, ОКМД, МКОД, МКМД. Тенденции развития современных информационных систем. Нефоннеймановские архитектуры. Процессорные матрицы на СБИС. Схемы соединений в мультипроцессорных системах. Полностью связанные системы. Коммутатор. Общая шина. Кольцо. Решётка процессоров. Гиперкуб. Коммутационная сеть. Гибридные схемы соединений. Кластеры, рекурсивная кластеризация. Схемы соединений с изменяемой конфигурацией.

2. Потокосые машины, систолические матрицы

2.1. Архитектура потокосой ЭВМ, выполнение макроопераций на систолических матрицах

Архитектуры ЭВМ числовой обработки данных. Универсальные ЭВМ. ЭВМ для специальных вычислений. Периферийные матричные процессоры. Супер-ЭВМ. Структуры данных: скалярные, векторные. Схема операционного конвейера, оценки производительности. Параметры векторных регистров. Параллельно-конвейерные системы. Потокосые машины. Принцип управляющей логики. Командная ячейка потокосой ЭВМ, теги готовности данных. Систолические матрицы. Структура процессорного элемента. Выполнение макроопераций на систолических матрицах. Соединение процессорных элементов. Оценка производительности.

3. Секционные микропроцессоры

3.1. Структура секционного микропроцессора, формат микрокоманды

Секционные процессоры, принцип функционально-разрядного слоя, логика управления. Соединение секций в многопроцессорное операционное устройство. Схема взаимодействия блока микропрограммного управления с памятью микрокоманд и операционным блоком. Формат микрокоманд, назначение отдельных полей. Размещение микропрограмм в памяти, существующие ограничения.

4. Транспьютеры

4.1. Архитектура транспьютера, транспьютерные сети

Транспьютеры, отличие от классических микропроцессоров. Архитектура транспьютера. Система команд и ее особенности. Реализация непосредственных, префиксных и вторичных функций. Семейства транспьютеров, перспективы развития. Транспьютерные сети. Задачи, решаемые на транспьютерных сетях. Программное обеспечение транспьютерных сетей. Язык ОССАМ. Примеры транспьютерных систем.

5. Нейрокомпьютеры, нейронные сети

5.1. Модели нейронов, типы нейронных сетей

Нейрокомпьютеры. Схематическое изображение нейронной клетки. Состав и типы нейронов. Модели простых и сложных нейронов. Типы нейронных сетей: минимальной связности, полносвязные, многослойные. Примеры задач. Преимущества автоволновой

обработки данных в нейронной сети. Обучение нейронных сетей. Основные проблемы. Нейронные сопроцессоры универсальных ЭВМ.

6. Алгоритмы ЦОС, сигнальные процессоры

6.1. Алгоритмы цифровой обработки сигналов, принципы построения базовой архитектуры сигнальных процессоров

Особенности цифровой обработки сигналов (ЦОС). Алгоритмы ЦОС. Операции над векторами, матрицами, комплексными числами. Структуры схем, параллелизм алгоритмов. Аналого-цифровое преобразование сигналов. Дискретизация, квантование, кодирование. Прямое и обратное преобразование Фурье. Изображение спектров аналогового и цифрового сигналов. Алгоритм дискретного преобразования Фурье, структурная схема. Быстрое преобразование Фурье, оценки ускорения. Идеология построения многопроцессорных систем для выполнения БПФ. Компьютерная томография. Цифровая фильтрация, уравнения и функциональные схемы. Цифровой спектральный анализ. Направления разработок схем ЦОС. Структура сигнального процессора. Принципы построения базовой архитектуры TMS 320C**[®]: гарвардская архитектура, конвейеризация, специализированный умножитель, специальные команды ЦОС, короткий командный цикл. Области практического применения сигнальных процессоров.

7. Обработка изображений, видеопроцессоры

7.1. Типовые процедуры и технические средства цифровой обработки изображений

Цифровая обработка изображений. Типовые процедуры. Преобразование изображения: градиентное, геометрическое, подавление шумов. Фильтр с усреднением значений, медианная фильтрация, фильтр подчеркивания контуров. Переход от RGB-модели к YUV-модели. Накопление данных изображения. Цепной код. Кодирование с линейным прогнозированием, с переменной длиной кода. Пирамидальные структуры данных. Виды обработки изображений. Выделение признаков: квантование, сегментация, выделение контуров. Геометрическая обработка. Классификация и распознавание изображений. Метод релаксации, метод систематизации знаний. Технические средства обработки изображений. Средства ввода, индикации и запоминания. Видеопроцессоры: матричного типа, пирамидальная архитектура, конвейерные, систолические, мультимикропроцессорные.

3.3. Темы практических занятий

1. Схемы соединений в мультипроцессорных системах;
2. Поточковые машины, систолические матрицы;
3. Секционные процессоры, принципы построения;
4. Транспьютеры. Концепция RISC-архитектуры 1 и 2 поколений;
5. Нейрокомпьютеры. Модели нейронов и нейронных сетей;
6. Алгоритм дискретного преобразования Фурье (ДПФ);
7. Структура сигнального процессора TMS 320C**[®];
8. Цифровая обработка изображений. Видеопроцессоры.

3.4. Темы лабораторных работ

не предусмотрено

3.5 Консультации

Групповые консультации по разделам дисциплины (ГК)

1. Обсуждение материалов по кейсам раздела "Организация мультипроцессорных вычислительных систем"
2. Обсуждение материалов по кейсам раздела "Потоковые машины, систолические матрицы"
3. Обсуждение материалов по кейсам раздела "Секционные микропроцессоры"
4. Обсуждение материалов по кейсам раздела "Транспьютеры"
5. Обсуждение материалов по кейсам раздела "Нейрокомпьютеры, нейронные сети"
6. Обсуждение материалов по кейсам раздела "Алгоритмы ЦОС, сигнальные процессоры"
7. Обсуждение материалов по кейсам раздела "Обработка изображений, видеопроцессоры"

3.6 Тематика курсовых проектов/курсовых работ

Курсовой проект/ работа не предусмотрены

3.7. Соответствие разделов дисциплины и формируемых в них компетенций

Запланированные результаты обучения по дисциплине (в соответствии с разделом 1)	Коды индикаторов	Номер раздела дисциплины (в соответствии с п.3.1)							Оценочное средство (тип и наименование)
		1	2	3	4	5	6	7	
Знать:									
Принципы построения структурных и функциональных схем современных вычислительных систем на основе спецпроцессоров на СБИС	ИД-3ПК-1				+	+			Тестирование/Транспьютеры. Нейрокомпьютеры, нейронные сети
Основы алгоритмов цифровой обработки сигналов	ИД-3ПК-1						+	+	Контрольная работа/Алгоритмы цифровой обработки сигналов
Классификацию и принципы построения мультипроцессорных вычислительных систем	ИД-3ПК-1	+	+						Тестирование/Классификация Флинна. Систолические матрицы
Уметь:									
Применять современные алгоритмы и технические средства обработки изображений	ИД-3ПК-1						+	+	Контрольная работа/Алгоритмы цифровой обработки сигналов
Применять принципы построения структурных и функциональных схем для разработки современных микропроцессоров и спецпроцессоров на СБИС	ИД-3ПК-1			+					Контрольная работа/Составление микропрограммы и ее размещение в памяти микропроцессора

4. КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ (ТЕКУЩИЙ КОНТРОЛЬ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО ДИСЦИПЛИНЕ)

4.1. Текущий контроль успеваемости

2 семестр

Форма реализации: Письменная работа

1. Алгоритмы цифровой обработки сигналов (Контрольная работа)
2. Классификация Флинна. Систолические матрицы (Тестирование)
3. Составление микропрограммы и ее размещение в памяти микропроцессора (Контрольная работа)
4. Транспьютеры. Нейрокомпьютеры, нейронные сети (Тестирование)

Балльно-рейтинговая структура дисциплины является приложением А.

4.2 Промежуточная аттестация по дисциплине

Экзамен (Семестр №2)

Оценка определяется в соответствии с Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» на основании семестровой и аттестационной составляющих.

Примечание: Оценочные материалы по дисциплине приведены в фонде оценочных материалов ОПОП.

5. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

5.1 Печатные и электронные издания:

1. Гонсалес Р., Вудс Р.- "Цифровая обработка изображений", (3-е изд., испр. и доп.), Издательство: "Техносфера", Москва, 2012 - (1104 с.)
http://e.lanbook.com/books/element.php?pl1_id=73514;
2. Гонсалес, Р. Цифровая обработка изображений : пер. с англ. / Р. Гонсалес, Р. Вудс . – М. : Техносфера, 2005 . – 1072 с. – (Мир цифровой обработки) . - ISBN 5-948360-28-8 .;
3. Комарцова, Л. Г. Нейрокомпьютеры : учебное пособие для вузов по специальности "Вычислительные машины, комплексы, системы и сети" и направления "Информатика и вычислительная техника" / Л. Г. Комарцова, А. В. Максимов . – 2-е изд., перераб. и доп. – М. : Изд-во МГТУ им. Н.Э. Баумана, 2004 . – 400 с. – (Информатика в техническом университете) . - ISBN 5-7038-2554-7 .;
4. Корнеев, В. В. Параллельные вычислительные системы / В. В. Корнеев . – М. : Нолидж, 1999 . – 320 с. - ISBN 5-89251-065-4 : 93.80 .;
5. Корнеев, В. В. Современные микропроцессоры / В. В. Корнеев, А. В. Киселев . – М. : Нолидж, 1998 . – 240 с. - ISBN 5-9825105-0-6 : 50.40 .;
6. Лабораторные работы по курсу "Функциональные узлы и процессоры": Микропроцессоры / И. С. Потемкин, А. С. Константинов, И. Е. Лешихина, Моск. энерг. ин-т (МЭИ) . – М. : Изд-во МЭИ, 1985 . – 40 с.;
7. Лайонс, Р. Цифровая обработка сигналов : пер. с англ. / Р. Лайонс . – 2-е изд. – М. : Бином-Пресс, 2006 . – 656 с. - ISBN 5-9518014-9-4 .;
8. Логинов, В. А. Алгоритмы и процессоры цифровой обработки сигналов : Учебное пособие по курсу "Проектирование процессоров на СБИС" по специальности 220300 / В. А. Логинов, Моск. энерг. ин-т (МЭИ ТУ) . – М. : Изд-во МЭИ, 2000 . – 64 с. - ISBN 5-7046-0585-0 : 5.00 .;

9. Логинов, В. А. Сигнальные процессоры TMS320 : Методическое пособие по курсу "Проектирование процессоров на СБИС" / В. А. Логинов, Моск. энерг. ин-т (МЭИ ТУ) . – М. : Изд-во МЭИ, 1999 . – 40 с.;
10. Логинов, В. А. Спецпроцессоры на СБИС : Учебное пособие по курсу "Проектирование процессов на СБИС" / В. А. Логинов, Моск. энерг. ин-т (МЭИ ТУ) . – М. : Изд-во МЭИ, 1999 . – 24 с. - ISBN 5-7046-0328-9 : 2.00 .;
11. Системные структуры : пер. с англ. / Ред. У. Мур . – М. : Радио и связь, 1993 . – 416 с. - ISBN 5-256-00884-6 : 1000.00 .;
12. Транспьютеры: Архитектура и программное обеспечение : пер. с англ. / Г. Харп, и др. ; Ред. Г. Харп ; Переводчик А. А. Агаронян . – М. : Радио и связь, 1993 . – 303 с. - ISBN 5-256-00905-2 : 200.00 .;
13. Хорошевский, В. Г. Архитектура вычислительных систем : учебное пособие для вузов по направлению "Информатика и вычислительная техника" / В. Г. Хорошевский . – М. : Изд-во МГТУ им. Н.Э. Баумана, 2005 . – 512 с. - ISBN 5-7038-2654-3 ..

5.2 Лицензионное и свободно распространяемое программное обеспечение:

1. СДО "Прометей";
2. Майнд Видеоконференции.

5.3 Интернет-ресурсы, включая профессиональные базы данных и информационно-справочные системы:

1. ЭБС Лань - <https://e.lanbook.com/>
2. ЭБС "Университетская библиотека онлайн" - http://biblioclub.ru/index.php?page=main_ub_red
3. Научная электронная библиотека - <https://elibrary.ru/>
4. База данных Web of Science - <http://webofscience.com/>
5. База данных Scopus - <http://www.scopus.com>
6. Национальная электронная библиотека - <https://rusneb.ru/>
7. ЭБС "Консультант студента" - <http://www.studentlibrary.ru/>
8. База данных IEL издательства IEEE (Institute of Electrical and Electronics Engineers, Inc.) - <https://ieeexplore.ieee.org/Xplore/home.jsp?reload=true>
9. Электронная библиотека МЭИ (ЭБ МЭИ) - <http://elib.mpei.ru/login.php>
10. Портал открытых данных Российской Федерации - <https://data.gov.ru>
11. База открытых данных Министерства труда и социальной защиты РФ - <https://rosmintrud.ru/opendata>
12. База открытых данных профессиональных стандартов Министерства труда и социальной защиты РФ - <http://profstandart.rosmintrud.ru/obshchiy-informatsionnyy-blok/natsionalnyy-reestr-professionalnykh-standartov/>
13. База открытых данных Министерства экономического развития РФ - <http://www.economy.gov.ru>
14. База открытых данных Росфинмониторинга - <http://www.fedsfm.ru/opendata>
15. Информационно-справочная система «Кодекс/Техэксперт» - <Http://proinfosoft.ru;>
<http://docs.cntd.ru/>

6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Тип помещения	Номер аудитории, наименование	Оснащение
Учебные аудитории для проведения лекционных занятий и текущего контроля	Е-419, Учебная аудитория каф. "ВТ"	парта, стол преподавателя, стул, шкаф для документов, шкаф для одежды, компьютерная сеть с выходом в Интернет, мультимедийный проектор, доска

		маркерная передвижная, ноутбук
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Учебные аудитории для проведения практических занятий, КР и КП	Е-419, Учебная аудитория каф. "ВТ"	парта, стол преподавателя, стул, шкаф для документов, шкаф для одежды, компьютерная сеть с выходом в Интернет, мультимедийный проектор, доска маркерная передвижная, ноутбук
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Учебные аудитории для проведения промежуточной аттестации	Е-419, Учебная аудитория каф. "ВТ"	парта, стол преподавателя, стул, шкаф для документов, шкаф для одежды, компьютерная сеть с выходом в Интернет, мультимедийный проектор, доска маркерная передвижная, ноутбук
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Помещения для самостоятельной работы	НТБ-303, Компьютерный читальный зал	стол компьютерный, стул, стол письменный, вешалка для одежды, компьютерная сеть с выходом в Интернет, компьютер персональный, принтер, кондиционер
Помещения для консультирования	Е-411, Лаборатория каф. "ВТ"	стол, стол компьютерный, стул, шкаф для документов, шкаф для одежды, тумба, компьютерная сеть с выходом в Интернет, компьютер персональный
Помещения для хранения оборудования и учебного инвентаря	Е-403, Склад	стол для работы с документами, шкаф, шкаф для документов

БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА ДИСЦИПЛИНЫ

Проектирование процессоров на СБИС

(название дисциплины)

2 семестр

Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:

- КМ-1 Классификация Флинна. Систолические матрицы (Тестирование)
- КМ-2 Составление микропрограммы и ее размещение в памяти микропроцессора (Контрольная работа)
- КМ-3 Транспьютеры. Нейрокомпьютеры, нейронные сети (Тестирование)
- КМ-4 Алгоритмы цифровой обработки сигналов (Контрольная работа)

Вид промежуточной аттестации – Экзамен.

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4
		Неделя КМ:	4	8	12	15
1	Организация мультипроцессорных вычислительных систем					
1.1	Принципы организации мультипроцессорных вычислительных систем		+			
2	Потоковые машины, систолические матрицы					
2.1	Архитектура потоковой ЭВМ, выполнение макроопераций на систолических матрица		+			
3	Секционные микропроцессоры					
3.1	Структура секционного микропроцессора, формат микрокоманды			+		
4	Транспьютеры					
4.1	Архитектура транспьютера, транспьютерные сети				+	
5	Нейрокомпьютеры, нейронные сети					
5.1	Модели нейронов, типы нейронных сетей				+	
6	Алгоритмы ЦОС, сигнальные процессоры					
6.1	Алгоритмы цифровой обработки сигналов, принципы построения базовой архитектуры сигнальных процессоров					+
7	Обработка изображений, видеопроцессоры					
7.1	Типовые процедуры и технические средства цифровой обработки изображений					+

	Бec KM, %:	20	30	20	30
--	------------	----	----	----	----