

**Министерство науки и высшего образования РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Национальный исследовательский университет «МЭИ»**

Направление подготовки/специальность: 09.03.01 Информатика и вычислительная техника

Наименование образовательной программы: Технологии разработки программного обеспечения

Уровень образования: высшее образование - бакалавриат

Форма обучения: Заочная

**Оценочные материалы
по дисциплине
Схемотехника**

Москва

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ РАЗРАБОТАЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Поляков А.К.
	Идентификатор	Rd9def850-PoliakovAK-877507dc

(подпись)

А.К. Поляков

(расшифровка
подписи)

СОГЛАСОВАНО:

Руководитель
образовательной
программы

(должность, ученая степень, ученое
звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Вишняков С.В.
	Идентификатор	R35b26072-VishniakovSV-02810d9

(подпись)

С.В.
Вишняков

(расшифровка
подписи)

Заведующий
выпускающей кафедры

(должность, ученая степень, ученое
звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Вишняков С.В.
	Идентификатор	R35b26072-VishniakovSV-02810d9

(подпись)

С.В.
Вишняков

(расшифровка
подписи)

ОБЩАЯ ЧАСТЬ

Оценочные материалы по дисциплине предназначены для оценки: достижения обучающимися запланированных результатов обучения по дисциплине, этапа формирования запланированных компетенций и уровня освоения дисциплины.

Оценочные материалы по дисциплине включают оценочные средства для проведения мероприятий текущего контроля успеваемости и промежуточной аттестации.

Формируемые у обучающегося компетенции:

- ОПК-7 Способен участвовать в настройке и наладке программно-аппаратных комплексов
- ИД-1 Демонстрирует знание принципов функционирования цифровых электронных устройств и возможных причин возникновения неисправностей в них

и включает:

для текущего контроля успеваемости:

Форма реализации: Компьютерное задание

- Комбинационные логические схемы (Тестирование)
- Цифровые узлы (Тестирование)

Форма реализации: Письменная работа

- Проектирование схем (Контрольная работа)

БРС дисциплины

4 семестр

Раздел дисциплины	Веса контрольных мероприятий, %			
	Индекс КМ:	КМ-1	КМ-2	КМ-3
	Срок КМ:	3	7	11
Комбинационные логические схемы				
Элементы КЛС		+		
Схемотехника КЛС		+		
Цифровые узлы				
Цифровые узлы комбинационного типа			+	
Цифровые узлы последовательного типа			+	
Проектирование схем				
Проектирование синхронных схем				+
Программируемые логические интегральные схемы (ПЛИС)				+
Арифметико-логические устройства				+

	Вес КМ:	30	30	40
\$Общая часть/Для промежуточной аттестации\$				

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ТЕКУЩЕГО КОНТРОЛЯ

I. Оценочные средства для оценки запланированных результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Индекс компетенции	Индикатор	Запланированные результаты обучения по дисциплине	Контрольная точка
ОПК-7	ИД-1 _{опк-7} Демонстрирует знание принципов функционирования цифровых электронных устройств и возможных причин возникновения неисправностей в них	Знать: основы схемотехники номенклатуру логических схем Уметь: проектировать синхронные схемы проектировать схему ПЛИС	Комбинационные логические схемы (Тестирование) Цифровые узлы (Тестирование) Проектирование схем (Контрольная работа)

II. Содержание оценочных средств. Шкала и критерии оценивания

КМ-1. Комбинационные логические схемы

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Тестирование

Вес контрольного мероприятия в БРС: 30

Процедура проведения контрольного мероприятия: Тест проводится в системе Прометей.
Дается 3 попытки за 14 дней

Краткое содержание задания:

Контрольная точка направлена на проверку освоения знаний по вопросам:
комбинационные логические схемы

Контрольные вопросы/задания:

Знать: номенклатуру логических схем	<p>1.Что такое критический путь сигнала в комбинационной схеме?</p> <p>1.Среднее число элементов, через которое проходит сигнал в схеме от входа на выход</p> <p>2.Минимальное число элементов в пути, по которому входной сигнал проходит на выход схемы</p> <p>3.Максимальное число элементов, через которые входной сигнал проходит на выход схемы</p> <p>Ответ: 3</p> <p>2.Сколько элементов 2ИЛИ и НЕ понадобится, чтобы реализовать функцию $A * B$?</p> <p>1.1-2ИЛИ</p> <p>2.1-2ИЛИ и 2-НЕ</p> <p>3.2-2ИЛИ и 1-НЕ</p> <p>4.1-2ИЛИ и 3-НЕ</p> <p>Ответ: 4</p> <p>3.Как можно увеличить коэффициент разветвления элемента по выходу?</p> <p>1.Подать большее напряжение на данный элемент</p> <p>2.Добавить буферный элемент на вход</p> <p>3.Добавить буферный элемент на выход</p> <p>4.Добавить буферный элемент на вход и на выход</p> <p>Ответ: 3</p> <p>4.Каково назначение тристабильного выхода у элемента?</p> <p>1.Для увеличения нагрузочной способности схем</p> <p>2.Для организации связей типа монтажное И</p> <p>3.Для организации связей типа общая шина</p> <p>4.Для организации связей типа монтажное ИЛИ</p> <p>Ответ: 3</p> <p>5.Что такое коэффициент разветвления элемента по</p>
-------------------------------------	--

	<p>выходу?</p> <ol style="list-style-type: none"> 1. Число выходов элемента 2. Число входов и выходов элемента 3. Максимальное число элементов, которые можно подключить к выходу данного элемента 4. Число входов элемента <p>Ответ: 3</p> <ol style="list-style-type: none"> 6. Как правильно реализовать функцию 2И ($Y=A * B$) на элементах НЕ и 2ИЛИ? <ol style="list-style-type: none"> 1. $Y = \text{не } A \text{ или не } B$ 2. $Y = \text{не } (A \text{ или } B)$ 3. $Y = \text{не } (\text{не } A \text{ или не } B)$ <p>Ответ: 3</p>
--	--

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-2. Цифровые узлы

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Тестирование

Вес контрольного мероприятия в БРС: 30

Процедура проведения контрольного мероприятия: Тест проводится в системе Прометей. Дается 3 попытки за 14 дней

Краткое содержание задания:

Контрольная точка направлена на проверку освоения знаний по вопросам: цифровые узлы

Контрольные вопросы/задания:

Знать: основы схемотехники	<ol style="list-style-type: none"> 1. Что такое шифратор и для чего он используется? 1. Это устройство, преобразующее двоичный код в десятичный 2. Это устройство, преобразующее десятичный код в двоичный 3. Это устройство, преобразующее двоичный код в унарный 4. Это устройство, преобразующее унарный код в
----------------------------	--

двоичный

Ответ: 4

2.Что такое шифратор и для чего он используется?

1.Это устройство, преобразующее двоичный код в десятичный

2.Это устройство, преобразующее десятичный код в двоичный

3.Это устройство, преобразующее двоичный код в унарный

4.Это устройство, преобразующее унарный код в двоичный

Ответ: 1

3.Какие разновидности входов могут присутствовать у комбинационных узлов и каково их назначение?

1.Управляющие

2.Разрешающие

3.Информационные

4.Все перечисленные

Ответ: 4

4.Каково назначение мультиплексора?

1.Он позволяет умножить значения на входе и выдать результат на выбранный выход

2.Он позволяет установить единицу на выбранном выходе

3.Он позволяет передать сигнал с выбранного входа на выход

4.Он позволяет выдать значения со входа на выбранный выход

Ответ: 3

5.Что такое триггер?

1Переключатель

2.Элемент с памятью и двумя состояниями-0,1

3.Элемент типа инвертор

Ответ: 2

6.Что такое двухступенчатый триггер?

1.Да, это не противоречит правилам

2.Возможно только при определенных условиях

3.Нет, так как первая ступень должна работать по одному динамическому уровню, а вторая ступень по противоположному

Ответ: 3

7.Как подсчитать время задержки счетчика с последовательным переносом?

1.Оно равно задержке триггера

2.Умножив задержку одного каскада на число каскадов счетчика

	3. Оно равно задержке цепи обратной связи Ответ: 2
--	---

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-3. Проектирование схем

Формы реализации: Письменная работа

Тип контрольного мероприятия: Контрольная работа

Вес контрольного мероприятия в БРС: 40

Процедура проведения контрольного мероприятия: Работа прикрепляется в системе Прометей. На выполнение работы дается 14 дней

Краткое содержание задания:

Контрольная точка направлена на проверку освоения умений по вопросам:
проектирование схем

Контрольные вопросы/задания:

<p>Уметь: проектировать синхронные схемы</p>	<ol style="list-style-type: none"> 1. Перечислите, чем отличаются методы параллелизма и конвейеризации 2. Расскажите, что такое ПЛИС типа CPLD и в чем её отличие от FPGA 3. Расскажите, как запрограммировать ПЗУ LUT в ПЛИС типа FPGA на выполнение функции 4И-НЕ 4. Расскажите, что такое элемент типа LUT в ПЛИС типа FPGA
<p>Уметь: проектировать схему ПЛИС</p>	<ol style="list-style-type: none"> 1. Расскажите, чем определяется разброс моментов поступления синхросигнала в различные участки схемы 2. Расскажите, как подсчитать время тактового периода при известной задержке критического пути в синхронной схеме 3. Расскажите, что такое синхронная схема

Описание шкалы оценивания:

Оценка: зачтено

Описание характеристики выполнения знания: Оценка "зачтено" выставляется если задание выполнено правильно или с незначительными недочетами

Оценка: не зачтено

Описание характеристики выполнения знания: Оценка "не зачтено" выставляется если задание не выполнено в отведенный срок или результат не соответствует заданию

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

4 семестр

Форма промежуточной аттестации: Зачет с оценкой

Пример билета

Вид билета связан с интерфейсом сервиса "Прометей"



Процедура проведения

В тесте 20 вопросов встречаются вопросы следующих типов: 1. с одним вариантом ответа (в вопросах «один из многих», система сравнивает ответ слушателя с правильным ответом и автоматически выставляет за него назначенный балл) 2. с выбором нескольких вариантов ответов (в вопросах «многие из многих» система оценивает каждый ответ отдельно; есть возможность разрешить слушателю получить за вопрос 0,75 балла, если он выберет 3 правильных ответа из 4) 3. на соответствие слушатель должен привести в соответствие левую и правую часть ответа (в вопросах «соответствие» система оценивает каждый ответ отдельно; можно разрешить слушателю получить за вопрос 0,75 балла, если он выберет 3 правильных ответа из 4) 4. развернутый ответ, вводится в ручную в специально отведенное поле (ручная оценка преподавателем)

1. Перечень компетенций/индикаторов и контрольных вопросов проверки результатов освоения дисциплины

1. Компетенция/Индикатор: ИД-1опк-7 Демонстрирует знание принципов функционирования цифровых электронных устройств и возможных причин возникновения неисправностей в них

Вопросы, задания

1. Расскажите, чем определяется разброс моментов поступления синхросигнала в различные участки схемы
2. Расскажите, как подсчитать время тактового периода при известной задержке критического пути в синхронной схеме
3. Расскажите, что такое синхронная схема
4. Расскажите, что такое ПЛИС типа CPLD и в чем её отличие от FPGA
5. Расскажите, что такое элемент типа LUT в ПЛИС типа FPGA
6. Перечислите способы описаний функций логических элементов вы знаете
7. Перечислите задержки элементов обычно принято использовать при расчетах задержек в схемах
8. Расскажите, чем отличаются серии интегральных микросхем среднего и малого уровня интеграции
9. Расскажите, что такое схема устройства, выполняющего логическую функцию

- 10.Перечислите преимущества сумматора с параллельным переносом перед сумматором с последовательным переносом
- 11.Расскажите, как реализовать мультиплексор 4-1 из мультиплексоров 2-1

Материалы для проверки остаточных знаний

- 1.Что такое критический путь сигнала в комбинационной схеме

Ответы:

- 1.Среднее число элементов, через которое проходит сигнал в схеме от входа на выход
2.Минимальное число элементов в пути, по которому входной сигнал проходит на выход схемы
3.Максимальное число элементов, через которые входной сигнал проходит на выход схемы

Верный ответ: 3

- 2.Сколько элементов 2ИЛИ и НЕ понадобится, чтобы реализовать функцию $A * B$

Ответы:

- 1.1-2ИЛИ 2.1-2ИЛИ и 2-НЕ 3.2-2ИЛИ и 1-НЕ 4.1-2ИЛИ и 3-НЕ

Верный ответ: 4

- 3.Как можно увеличить коэффициент разветвления элемента по выходу

Ответы:

- 1.Подать большее напряжение на данный элемент 2.Добавить буферный элемент на вход
3.Добавить буферный элемент на выход 4.Добавить буферный элемент на вход и на выход

Верный ответ: 3

- 4.Каково назначение тристабильного выхода у элемента

Ответы:

- 1.Для увеличения нагрузочной способности схем 2.Для организации связей типа монтажное И 3.Для организации связей типа общая шина 4.Для организации связей типа монтажное ИЛИ

Верный ответ: 3

5.

- Что такое шифратор и для чего он используется

Ответы:

- 1.Это устройство, преобразующее двоичный код в десятичный 2.Это устройство, преобразующее десятичный код в двоичный 3.Это устройство, преобразующее двоичный код в унарный 4.Это устройство, преобразующее унарный код в двоичный

Верный ответ: 4

- 6.Что такое шифратор и для чего он используется

Ответы:

- 1.Это устройство, преобразующее двоичный код в десятичный 2.Это устройство, преобразующее десятичный код в двоичный 3.Это устройство, преобразующее двоичный код в унарный 4.Это устройство, преобразующее унарный код в двоичный

Верный ответ: 1

- 7.Что такое синхронная схема

Ответы:

- 1.Это схема, в которой есть синхросигнал 2.Это схема, в которой все элементы памяти срабатывают от одного и того же активного фронта синхросигнала. 3.Это схема с одноканальной синхронизацией 4.Это схема, в которой вырабатывается синхросигнал

Верный ответ: 2

8. Чем отличаются метод параллелизма от конвейеризации

Ответы:

1. Это одно и то же 2. Конвейер всегда проще 3. Способом достижения максимальной производительности схемы 4. Конвейер всегда требует меньше регистров

Верный ответ: 3

9. Сколько триггеров на выходе LUT4 в ПЛИС типа FPGA

Ответы:

1. Один 2. Два 3. Три 4. Четыре

Верный ответ: 1

10. Что такое АЛУ и каковы его функции

Ответы:

1. Это устройство умножения 2. Это асинхронное логическое устройство 3. Это алгоритмически-логическое управление 4. Это арифметико-логическое устройство

Верный ответ: 4

II. Описание шкалы оценивания

Оценка: 5

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Работа выполнена в рамках "продвинутого" уровня. Ответы даны верно, четко сформулированные особенности практических решений

Оценка: 4

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Работа выполнена в рамках "базового" уровня. Большинство ответов даны верно. В части материала есть незначительные недостатки

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Работа выполнена в рамках "порогового" уровня. Основная часть задания выполнена верно. на вопросы углубленного уровня

III. Правила выставления итоговой оценки по курсу

Оценка определяется в соответствии с Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» на основании семестровой и аттестационной составляющих.