

**Министерство науки и высшего образования РФ  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Национальный исследовательский университет «МЭИ»**

**Направление подготовки/специальность: 09.03.01 Информатика и вычислительная техника**

**Наименование образовательной программы: Технологии разработки программного обеспечения**

**Уровень образования: высшее образование - бакалавриат**

**Форма обучения: Заочная**

**Оценочные материалы  
по дисциплине  
Схемотехника**

**Москва  
2025**

## ОЦЕНОЧНЫЕ МАТЕРИАЛЫ РАЗРАБОТАЛ:

Разработчик

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Вершинин Д.В.
	Идентификатор	R37a53c2e-VershininDV-fbbff249

Д.В.  
Вершинин

## СОГЛАСОВАНО:

Руководитель  
образовательной  
программы

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Вишняков С.В.
	Идентификатор	R35b26072-VishniakovSV-02810d9

С.В.  
Вишняков

Заведующий  
выпускающей кафедрой

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Вишняков С.В.
	Идентификатор	R35b26072-VishniakovSV-02810d9

С.В.  
Вишняков

## ОБЩАЯ ЧАСТЬ

Оценочные материалы по дисциплине предназначены для оценки достижения обучающимися запланированных результатов обучения по дисциплине, этапа формирования запланированных компетенций и уровня освоения дисциплины.

Оценочные материалы по дисциплине включают оценочные средства для проведения мероприятий текущего контроля успеваемости и промежуточной аттестации.

Формируемые у обучающегося компетенции:

1. ОПК-7 Способен участвовать в настройке и наладке программно-аппаратных комплексов ИД-1 Демонстрирует знание принципов функционирования цифровых электронных устройств и возможных причин возникновения неисправностей в них

и включает:

**для текущего контроля успеваемости:**

Форма реализации: Компьютерное задание

1. Комбинационные логические схемы (Лабораторная работа)
2. Комбинационные функциональные узлы и устройства (Лабораторная работа)

Форма реализации: Письменная работа

1. Проектирование схем (Лабораторная работа)

## БРС дисциплины

### 8 семестр

**Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:**

- КМ-1 Комбинационные логические схемы (Лабораторная работа)
- КМ-2 Комбинационные функциональные узлы и устройства (Лабораторная работа)
- КМ-3 Проектирование схем (Лабораторная работа)

**Вид промежуточной аттестации** – Зачет с оценкой.

Раздел дисциплины	Веса контрольных мероприятий, %			
	Индекс КМ:	КМ-1	КМ-2	КМ-3
	Срок КМ:	3	7	11
Комбинационные логические схемы				
Элементы КЛС		+		
Схемотехника КЛС		+		
Цифровые узлы				
Цифровые узлы комбинационного типа			+	

Цифровые узлы последовательного типа		+	
Проектирование схем			
Проектирование синхронных схем			+
Программируемые логические интегральные схемы (ПЛИС)			+
Арифметико-логические устройства			+
Вес КМ:	30	30	40

## СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ТЕКУЩЕГО КОНТРОЛЯ

### *I. Оценочные средства для оценки запланированных результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций*

Индекс компетенции	Индикатор	Запланированные результаты обучения по дисциплине	Контрольная точка
ОПК-7	ИД-1 <sub>опк-7</sub> Демонстрирует знание принципов функционирования цифровых электронных устройств и возможных причин возникновения неисправностей в них	Знать: основы схемотехники номенклатуру логических схем Уметь: проектировать схему ПЛИС проектировать синхронные схемы	КМ-1 Комбинационные логические схемы (Лабораторная работа) КМ-2 Комбинационные функциональные узлы и устройства (Лабораторная работа) КМ-3 Проектирование схем (Лабораторная работа)

## II. Содержание оценочных средств. Шкала и критерии оценивания

### КМ-1. Комбинационные логические схемы

**Формы реализации:** Компьютерное задание

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 30

**Процедура проведения контрольного мероприятия:** Тест проводится в системе Прометей. Дается 3 попытки за 14 дней.

#### Краткое содержание задания:

Контрольная точка направлена на проверку освоения знаний по вопросам: комбинационные логические схемы

#### Контрольные вопросы/задания:

Запланированные результаты обучения по дисциплине	Вопросы/задания для проверки
Знать: номенклатуру логических схем	<p>1. Что такое критический путь сигнала в комбинационной схеме?</p> <p>1. Среднее число элементов, через которое проходит сигнал в схеме от входа на выход 2. Минимальное число элементов в пути, по которому входной сигнал проходит на выход схемы 3. Максимальное число элементов, через которые входной сигнал проходит на выход схемы Ответ: 3</p> <p>2. Сколько элементов 2ИЛИ и НЕ понадобится, чтобы реализовать функцию <math>A * B</math>?</p> <p>1. 1-2ИЛИ 2. 1-2ИЛИ и 2-НЕ 3. 2-2ИЛИ и 1-НЕ 4. 1-2ИЛИ и 3-НЕ Ответ: 4</p> <p>3. Как можно увеличить коэффициент разветвления элемента по выходу?</p> <p>1. Подать большее напряжение на данный элемент 2. Добавить буферный элемент на вход 3. Добавить буферный элемент на выход 4. Добавить буферный элемент на вход и на выход Ответ: 3</p> <p>4. Каково назначение тристабильного выхода у элемента?</p> <p>1. Для увеличения нагрузочной способности схем 2. Для организации связей типа монтажное И 3. Для организации связей типа общая шина 4. Для организации связей типа монтажное ИЛИ Ответ: 3</p>

Запланированные результаты обучения по дисциплине	Вопросы/задания для проверки
	<p>5. Что такое коэффициент разветвления элемента по выходу?</p> <ol style="list-style-type: none"> <li>1. Число выходов элемента</li> <li>2. Число входов и выходов элемента</li> <li>3. Максимальное число элементов, которые можно подключить к выходу данного элемента</li> <li>4. Число входов элемента</li> </ol> <p>Ответ: 3</p> <p>6. Как правильно реализовать функцию 2И (<math>Y=A * B</math>) на элементах НЕ и 2ИЛИ?</p> <ol style="list-style-type: none"> <li>1. <math>Y = \text{не } A \text{ или не } B</math></li> <li>2. <math>Y = \text{не } (A \text{ или } B)</math></li> <li>3. <math>Y = \text{не } (\text{не } A \text{ или не } B)</math></li> </ol> <p>Ответ: 3</p>

**Описание шкалы оценивания:**

*Оценка: 5 («отлично»)*

*Нижний порог выполнения задания в процентах: 80*

*Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно*

*Оценка: 4 («хорошо»)*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто, выбрано верное направление для решения задач*

*Оценка: 3 («удовлетворительно»)*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено*

*Оценка: 2 («неудовлетворительно»)*

*Описание характеристики выполнения знания: Оценка "неудовлетворительно" выставляется если задание выполнено неверно или преимущественно не выполнено*

**КМ-2. Комбинационные функциональные узлы и устройства**

**Формы реализации:** Компьютерное задание

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 30

**Процедура проведения контрольного мероприятия:** Тест проводится в системе Прометей. Дается 3 попытки за 14 дней.

**Краткое содержание задания:**

Контрольная точка направлена на проверку освоения знаний по вопросам: цифровые узлы

**Контрольные вопросы/задания:**

Запланированные результаты обучения по дисциплине	Вопросы/задания для проверки
Знать: основы схемотехники	<ol style="list-style-type: none"> <li>1. Постройте модель вентиля НЕ(инвертор)</li> <li>2. Определите задержку элемента</li> <li>3. Изучение функций логических элементов и их ДИИДС моделей</li> <li>4. Из скольких строк максимально состоит булевская таблица истинности логической функции от двух аргументов</li> <li>5. Моделирование в D–DcS ведется не в двоичном, а в четырехзначном алфавите. Сопоставьте таблицы функций И в двоичном и троичном алфавите</li> <li>6. Проведите синтез и минимизацию схемы, реализующей простую логическую функцию <math>F(X1, X2, X3)</math>, заданную таблицей истинности проверьте схему моделированием, определите максимальную задержку сигнала, получите vhdI код</li> <li>7. Выполните все пункты задания 3 для вашего варианта функции F. Постройте схему, реализующую функцию F в базисе блоков ДИИДС</li> </ol>

**Описание шкалы оценивания:**

*Оценка: 5 («отлично»)*

*Нижний порог выполнения задания в процентах: 80*

*Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно*

*Оценка: 4 («хорошо»)*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач*

*Оценка: 3 («удовлетворительно»)*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено*

*Оценка: 2 («неудовлетворительно»)*

*Описание характеристики выполнения знания: Оценка "неудовлетворительно" выставляется если задание выполнено неверно или преимущественно не выполнено*

**КМ-3. Проектирование схем**

**Формы реализации:** Письменная работа

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 40

**Процедура проведения контрольного мероприятия:** Работа прикрепляется в системе Прометей. На выполнение работы дается 14 дней.

**Краткое содержание задания:**

Контрольная точка направлена на проверку освоения умений по вопросам: проектирование схем

**Контрольные вопросы/задания:**

Запланированные результаты обучения по дисциплине	Вопросы/задания для проверки
Уметь: проектировать синхронные схемы	1. D -Триггер защелка (статический D -Триггер ,D-Latch) 2. Изучение синхронного RS-триггера(RS-Latch , синхронный RS триггер-защелка) 3. Изучить блок ДИИДС- модель RS триггера ( <b>RS Latch</b> ) 4. Изучение работы RS триггера на элементах И-НЕ
Уметь: проектировать схему ПЛИС	1. Постройте и исследуйте схему триггера- номер варианта соответствует вашему номеру в студенческой группе 2. Динамический JK-триггер (JK FF) 3. Изучение Динамического D-триггера

**Описание шкалы оценивания:**

*Оценка: «зачтено»*

*Описание характеристики выполнения знания:* Оценка "зачтено" выставляется если задание выполнено правильно или с незначительными недочетами

*Оценка: «не зачтено»*

*Описание характеристики выполнения знания:* Оценка "не зачтено" выставляется если задание не выполнено в отведенный срок или результат не соответствует заданию

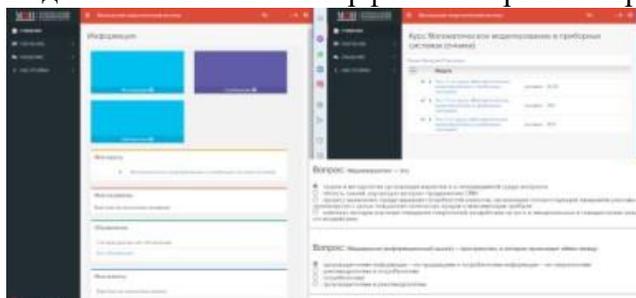
# СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

## 8 семестр

**Форма промежуточной аттестации:** Зачет с оценкой

### Пример билета

Вид билета связан с интерфейсом сервиса "Прометей"



### Процедура проведения

В тесте 20 вопросов встречаются вопросы следующих типов:

1. с одним вариантом ответа ( в вопросах «один из многих», система сравнивает ответ слушателя с правильным ответом и автоматически выставляет за него назначенный балл)
2. с выбором нескольких вариантов ответов ( в вопросах «многие из многих» система оценивает каждый ответ отдельно; есть возможность разрешить слушателю получить за вопрос 0,75 балла, если он выберет 3 правильных ответа из 4)
3. на соответствие слушатель должен привести в соответствие левую и правую часть ответа (в вопросах «соответствие» система оценивает каждый ответ отдельно; можно разрешить слушателю получить за вопрос 0,75 балла, если он выберет 3 правильных ответа из 4)
4. развернутый ответ, вводится в ручную в специально отведенное поле (ручная оценка преподавателем)

### *1. Перечень компетенций/индикаторов и контрольных вопросов проверки результатов освоения дисциплины*

**1. Компетенция/Индикатор:** ИД-1опк-7 Демонстрирует знание принципов функционирования цифровых электронных устройств и возможных причин возникновения неисправностей в них

#### **Вопросы, задания**

- 1.Что такое триггер
- 2.Какова разница между активным и пассивным фронтом синхросигнала на входе динамических триггеров?
- 3.Чем отличаются триггеры с потенциальным и динамическим управлением?
- 4.Что такое двухступенчатый триггер?
- 5.В чём заключается основное отличие синхронного RS-триггера и D-триггера
- 6.Что такое элемент типа LUT в ПЛИС типа FPGA
- 7.Что такое элемент типа макроячейка (macrocell) в ПЛИС типа CPLD
- 8.Чем отличается ПЛА от ПЛИС
- 9.Как получить дополнительный код положительного числа из прямого кода
- 10.Как в 16-тиричной системе представляются десятичные значения 10, 11, 12, 13, 14, 15
- 11.Какие признаки вырабатываются в АЛУ

## Материалы для проверки остаточных знаний

1. Что такое логический элемент?

Ответы:

1. Это элемент теории булевой алгебры
2. Это часть электронной логической схемы, которая реализует элементарную логическую операцию
3. Это элемент теории логических высказываний

Верный ответ: 2

2. Что такое гонки сигналов в логических схемах?

Ответы:

1. Это задержка распространения сигнала от входа к выходу
2. Это временная характеристика логического элемента
3. Это распространение сигнала по двум или более трактам
4. Это кратковременная неоднозначность выходного сигнала при изменении сигнала на каком-либо из входов, вызванная конечным значением времени прохождения сигнала через логические элементы

Верный ответ: 4

3. Какие значения может принимать цифровой сигнал?

Ответы:

1. От 0.0V до 5.0V
2. От -1.0 до 1.0
3. -1 0 1
4. 0 и 1

Верный ответ: 4

4. Можно ли соединить выходы двух базовых элементов (например, 2И)?

Ответы:

1. Да
2. Нет
3. Через резистор

Верный ответ: 2

5. Элементы одинакового типа из-за воздействия случайных факторов в процессе их изготовления имеют разные задержки. Какие задержки элементов обычно принято использовать при расчетах задержек в схемах?

Ответы:

1. Минимальные
2. Средние
3. Единичные
4. Максимальные

Верный ответ: 4

6. Что будет, если длительность входного сигнала на входе инвертора намного меньше времени задержки элемента?

Ответы:

1. Сигнал пройдет на выход без изменений
2. Сигнал пройдет на выход с инверсией
3. Сигнал на выход не попадет

Верный ответ: 3

7. Что такое коэффициент разветвления элемента по выходу?

Ответы:

1. Число выходов элемента
2. Число входов и выходов элемента
3. Максимальное число элементов, которые можно подключить к выходу данного

элемента

4. Число входов элемента

Верный ответ: 3

8. Сколько элементов 2ИЛИ и НЕ понадобится, чтобы реализовать функцию  $A * B$ ?

Ответы:

1. 1-2ИЛИ

2. 1-2ИЛИ и 2-НЕ

3. 2-2ИЛИ и 1-НЕ

4. 1-2ИЛИ и 3-НЕ

Верный ответ: 4

9. Что такое полусумматор?

Ответы:

1. Это схема сложения двух одноразрядных двоичных кодов с учетом входного переноса из предыдущего разряда и выработкой разряда для переноса

2. Это схема сложения двух одноразрядных двоичных кодов без переноса в следующий разряд

3. Это схема, выполняющая функцию определения наличия переноса

Верный ответ: 2

10. Что такое полный двоичный сумматор?

Ответы:

1. Это схема сложения двух одноразрядных двоичных кодов с учетом входного переноса из предыдущего разряда и выработкой разряда для переноса

2. Это схема сложения двух одноразрядных двоичных кодов без переноса в следующий разряд

3. Это схема, выполняющая функцию определения наличия переноса

Верный ответ: 1

## **II. Описание шкалы оценивания**

*Оценка: 5 («отлично»)*

*Нижний порог выполнения задания в процентах: 80*

*Описание характеристики выполнения знания:* Работа выполнена в рамках "продвинутого" уровня. Ответы даны верно, четко сформулированные особенности практических решений

*Оценка: 4 («хорошо»)*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания:* Работа выполнена в рамках "базового" уровня. Большинство ответов даны верно. В части материала есть незначительные недостатки

*Оценка: 3 («удовлетворительно»)*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания:* Работа выполнена в рамках "порогового" уровня. Основная часть задания выполнена верно. на вопросы углубленного уровня

*Оценка: 2 («неудовлетворительно»)*

*Описание характеристики выполнения знания:* Работа не выполнена или выполнена преимущественно неправильно

## **III. Правила выставления итоговой оценки по курсу**

Оценка определяется в соответствии с Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» на основании семестровой и аттестационной составляющих.