

**Министерство науки и высшего образования РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Национальный исследовательский университет «МЭИ»**

Направление подготовки/специальность: 27.03.04 Управление в технических системах

Наименование образовательной программы: Автоматизированные системы управления

Уровень образования: высшее образование - бакалавриат

Форма обучения: Заочная

**Оценочные материалы
по дисциплине
Схемотехника**

**Москва
2022**

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ РАЗРАБОТАЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Вершинин Д.В.
	Идентификатор	R37a53c2e-VershininDV-fbbff249

(подпись)

Д.В.
Вершинин

(расшифровка
подписи)

СОГЛАСОВАНО:

Руководитель
образовательной
программы

(должность, ученая степень, ученое
звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Вершинин Д.В.
	Идентификатор	R37a53c2e-VershininDV-fbbff249

(подпись)

Д.В.
Вершинин

(расшифровка
подписи)

Заведующий
выпускающей кафедры

(должность, ученая степень, ученое
звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Бобряков А.В.
	Идентификатор	R2c90f415-BobriakovAV-70dec1f4

(подпись)

А.В.
Бобряков

(расшифровка
подписи)

ОБЩАЯ ЧАСТЬ

Оценочные материалы по дисциплине предназначены для оценки: достижения обучающимися запланированных результатов обучения по дисциплине, этапа формирования запланированных компетенций и уровня освоения дисциплины.

Оценочные материалы по дисциплине включают оценочные средства для проведения мероприятий текущего контроля успеваемости и промежуточной аттестации.

Формируемые у обучающегося компетенции:

1. ОПК-4 готовностью применять современные средства выполнения и редактирования изображений и чертежей и подготовки конструкторско-технологической документации

2. ПК-2 способностью проводить вычислительные эксперименты с использованием стандартных программных средств с целью получения математических моделей процессов и объектов автоматизации и управления

и включает:

для текущего контроля успеваемости:

Форма реализации: Компьютерное задание

1. Комбинационные логические схемы (Лабораторная работа)
2. Цифровые узлы (Лабораторная работа)

Форма реализации: Письменная работа

1. Проектирование схем (Лабораторная работа)

БРС дисциплины

6 семестр

Раздел дисциплины	Веса контрольных мероприятий, %			
	Индекс КМ:	КМ-1	КМ-2	КМ-3
	Срок КМ:	3	7	11
Комбинационные логические схемы				
Элементы КЛС		+		
Схемотехника КЛС		+		
Цифровые узлы				
Цифровые узлы комбинационного типа			+	
Цифровые узлы последовательного типа			+	
Проектирование схем				

Проектирование синхронных схем			+
Программируемые логические интегральные схемы (ПЛИС)			+
Арифметико-логические устройства			+
Вес КМ:	30	30	40

\$Общая часть/Для промежуточной аттестации\$

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ТЕКУЩЕГО КОНТРОЛЯ

I. Оценочные средства для оценки запланированных результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Индекс компетенции	Индикатор	Запланированные результаты обучения по дисциплине	Контрольная точка
ОПК-4	ОПК-4(Компетенция)	Знать: номенклатуру логических схем Уметь: проектировать синхронные схемы	Комбинационные логические схемы (Лабораторная работа) Проектирование схем (Лабораторная работа)
ПК-2	ПК-2(Компетенция)	Знать: основы схемотехники Уметь: проектировать схему ПЛИС	Цифровые узлы (Лабораторная работа) Проектирование схем (Лабораторная работа)

II. Содержание оценочных средств. Шкала и критерии оценивания

КМ-1. Комбинационные логические схемы

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 30

Процедура проведения контрольного мероприятия: Тест проводится в системе Прометей.
Дается 3 попытки за 14 дней

Краткое содержание задания:

Контрольная точка направлена на проверку освоения знаний по вопросам:
комбинационные логические схемы

Контрольные вопросы/задания:

Знать: номенклатуру логических схем	<p>1. Сколько элементов 2ИЛИ и НЕ понадобится, чтобы реализовать функцию $A * B$?</p> <p>1.1-2ИЛИ 2.1-2ИЛИ и 2-НЕ 3.2-2ИЛИ и 1-НЕ 4.1-2ИЛИ и 3-НЕ Ответ: 4</p> <p>2. Как можно увеличить коэффициент разветвления элемента по выходу?</p> <p>1. Подать большее напряжение на данный элемент 2. Добавить буферный элемент на вход 3. Добавить буферный элемент на выход 4. Добавить буферный элемент на вход и на выход Ответ: 3</p> <p>3. Каково назначение тристабильного выхода у элемента?</p> <p>1. Для увеличения нагрузочной способности схем 2. Для организации связей типа монтажное И 3. Для организации связей типа общая шина 4. Для организации связей типа монтажное ИЛИ Ответ: 3</p> <p>4. Что такое коэффициент разветвления элемента по выходу?</p> <p>1. Число выходов элемента 2. Число входов и выходов элемента 3. Максимальное число элементов, которые можно подключить к выходу данного элемента 4. Число входов элемента Ответ: 3</p>
-------------------------------------	--

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-2. Цифровые узлы

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 30

Процедура проведения контрольного мероприятия: Тест проводится в системе Прометей. Дается 3 попытки за 14 дней

Краткое содержание задания:

Контрольная точка направлена на проверку освоения знаний по вопросам: цифровые узлы

Контрольные вопросы/задания:

Знать: основы схемотехники	1.Из скольких строк максимально состоит булевская таблица истинности логической функции от двух аргументов 2.Моделирование в D–DcS ведется не в двоичном, а в четырехзначном алфавите. Сопоставьте таблицы функций И в двоичном и троичном алфавите 3.Проведите синтез и минимизацию схемы, реализующей простую логическую функцию $F(X1, X2, X3)$, заданную таблицей истинности проверьте схему моделированием, определите максимальную задержку сигнала, получите vhd1 код 4.Выполните все пункты задания 3 для вашего варианта функции F. Постройте схему ,реализующую функцию F в базисе блоков ДИИДС
----------------------------	---

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-3. Проектирование схем

Формы реализации: Письменная работа

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 40

Процедура проведения контрольного мероприятия: Работа прикрепляется в системе Прометей. На выполнение работы дается 14 дней

Краткое содержание задания:

Контрольная точка направлена на проверку освоения умений по вопросам: проектирование схем

Контрольные вопросы/задания:

Уметь: проектировать синхронные схемы	<ol style="list-style-type: none">1. Постройте и исследуйте схему триггера- номер варианта соответствует вашему номеру в студенческой группе2. Динамический JK-триггер (JK FF)3. D -Триггер защелка (статический D -Триггер ,D-Latch)
Уметь: проектировать схему ПЛИС	<ol style="list-style-type: none">1. Изучение синхронного RS-триггера (RS-Latch , синхронный RS триггер-защелка)2. Изучить блок ДИИДС- модель RS триггера (RS Latch)3. Изучение работы RS триггера на элементах И-НЕ

Описание шкалы оценивания:

Оценка: зачтено

Описание характеристики выполнения знания: Оценка "зачтено" выставляется если задание выполнено правильно или с незначительными недочетами

Оценка: не зачтено

Описание характеристики выполнения знания: Оценка "не зачтено" выставляется если задание не выполнено в отведенный срок или результат не соответствует заданию

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

6 семестр

Форма промежуточной аттестации: Зачет с оценкой

Пример билета

Вид билета связан с интерфейсом сервиса "Прометей"



Процедура проведения

В тесте 20 вопросов встречаются вопросы следующих типов: 1. с одним вариантом ответа (в вопросах «один из многих», система сравнивает ответ слушателя с правильным ответом и автоматически выставляет за него назначенный балл) 2. с выбором нескольких вариантов ответов (в вопросах «многие из многих» система оценивает каждый ответ отдельно; есть возможность разрешить слушателю получить за вопрос 0,75 балла, если он выберет 3 правильных ответа из 4) 3. на соответствие слушатель должен привести в соответствие левую и правую часть ответа (в вопросах «соответствие» система оценивает каждый ответ отдельно; можно разрешить слушателю получить за вопрос 0,75 балла, если он выберет 3 правильных ответа из 4) 4. развернутый ответ, вводится в ручную в специально отведенное поле (ручная оценка преподавателем)

1. Перечень компетенций/индикаторов и контрольных вопросов проверки результатов освоения дисциплины

1. Компетенция/Индикатор: ОПК-4(Компетенция)

Вопросы, задания

1. Чем отличаются триггеры с потенциальным и динамическим управлением?
2. Что такое элемент типа LUT в ПЛИС типа FPGA
3. Что такое элемент типа макроячейка (macrocell) в ПЛИС типа CPLD
4. Чем отличается ПЛА от ПЛМ
5. Как получить дополнительный код положительного числа из прямого кода
6. Какие признаки вырабатываются в АЛУ

Материалы для проверки остаточных знаний

1. Можно ли соединить выходы двух базовых элементов (например, 2И)?

Ответы:

1. Да
2. Нет
3. Через резистор

Верный ответ: 2

2.Элементы одинакового типа из-за воздействия случайных факторов в процессе их изготовления имеют разные задержки. Какие задержки элементов обычно принято использовать при расчетах задержек в схемах?

Ответы:

- 1.Минимальные
2. Средние
3. Единичные
4. Максимальные

Верный ответ: 4

3.Что будет, если длительность входного сигнала на входе инвертора намного меньше времени задержки элемента?

Ответы:

- 1.Сигнал пройдет на выход без изменений
2. Сигнал пройдет на выход с инверсией
3. Сигнал на выход не попадет

Верный ответ: 3

4.Что такое коэффициент разветвления элемента по выходу?

Ответы:

- 1.Число выходов элемента
2. Число входов и выходов элемента
3. Максимальное число элементов, которые можно подключить к выходу данного элемента
4. Число входов элемента

Верный ответ: 3

5.Сколько элементов 2ИЛИ и НЕ понадобится, чтобы реализовать функцию $A * B$?

Ответы:

- 1.1-2ИЛИ
2. 1-2ИЛИ и 2-НЕ
3. 2-2ИЛИ и 1-НЕ
4. 1-2ИЛИ и 3-НЕ

Верный ответ: 4

2. Компетенция/Индикатор: ПК-2(Компетенция)

Вопросы, задания

- 1.Что такое триггер
- 2.Какова разница между активным и пассивным фронтом синхросигнала на входе динамических триггеров?
- 3.Что такое двухступенчатый триггер?
- 4.В чём заключается основное отличие синхронного RS-триггера и D-триггера
- 5.Как в 16-тиричной системе представляются десятичные значения 10, 11, 12, 13, 14, 15

Материалы для проверки остаточных знаний

1.Что такое логический элемент?

Ответы:

- 1.Это элемент теории булевой алгебры
2. Это часть электронной логической схемы, которая реализует элементарную логическую операцию
3. Это элемент теории логических высказываний

Верный ответ: 2

2.Что такое гонки сигналов в логических схемах?

Ответы:

1. Это задержка распространения сигнала от входа к выходу
2. Это временная характеристика логического элемента
3. Это распространение сигнала по двум или более трактам
4. Это кратковременная неоднозначность выходного сигнала при изменении сигнала на каком-либо из входов, вызванная конечным значением времени прохождения сигнала через логические элементы

Верный ответ: 4

3. Какие значения может принимать цифровой сигнал?

Ответы:

1. От 0.0V до 5.0V
2. От -1.0 до 1.0
3. -1 0 1
4. 0 и 1

Верный ответ: 4

4. Что такое полусумматор?

Ответы:

1. Это схема сложения двух одноразрядных двоичных кодов с учетом входного переноса из предыдущего разряда и выработкой разряда для переноса
2. Это схема сложения двух одноразрядных двоичных кодов без переноса в следующий разряд
3. Это схема, выполняющая функцию определения наличия переноса

Верный ответ: 2

5. Что такое полный двоичный сумматор?

Ответы:

1. Это схема сложения двух одноразрядных двоичных кодов с учетом входного переноса из предыдущего разряда и выработкой разряда для переноса
2. Это схема сложения двух одноразрядных двоичных кодов без переноса в следующий разряд
3. Это схема, выполняющая функцию определения наличия переноса

Верный ответ: 1

II. Описание шкалы оценивания

Оценка: 5

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Работа выполнена в рамках "продвинутого" уровня. Ответы даны верно, четко сформулированные особенности практических решений

Оценка: 4

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Работа выполнена в рамках "базового" уровня. Большинство ответов даны верно. В части материала есть незначительные недостатки

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Работа выполнена в рамках "порогового" уровня. Основная часть задания выполнена верно. на вопросы углубленного уровня

III. Правила выставления итоговой оценки по курсу

Оценка определяется в соответствии с Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» на основании семестровой и аттестационной составляющих.