

**Министерство науки и высшего образования РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Национальный исследовательский университет «МЭИ»**

Направление подготовки/специальность: 11.03.04 Электроника и нанoeлектроника

Наименование образовательной программы: Микроэлектроника и твердотельная электроника

Уровень образования: высшее образование - бакалавриат

Форма обучения: Очная


**Оценочные материалы
по дисциплине
Проектирование топологии компонентов интегральных схем**

**Москва
2023**

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ РАЗРАБОТАЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

(подпись)


А.Д. Баринов

(расшифровка
подписи)

СОГЛАСОВАНО:

Руководитель
образовательной
программы

(должность, ученая степень,
ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f


(подпись)

А.Д. Баринов

(расшифровка подписи)

Заведующий
выпускающей
кафедры

(должность, ученая степень,
ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Мирошникова И.Н.
	Идентификатор	Rd1db27a5-MiroshnikovaIN-70cafb8

(подпись)

И.Н.

Мирошникова

(расшифровка подписи)

ОБЩАЯ ЧАСТЬ

Оценочные материалы по дисциплине предназначены для оценки: достижения обучающимися запланированных результатов обучения по дисциплине, этапа формирования запланированных компетенций и уровня освоения дисциплины.

Оценочные материалы по дисциплине включают оценочные средства для проведения мероприятий текущего контроля успеваемости и промежуточной аттестации.

Формируемые у обучающегося компетенции:

1. ПК-2 Способен участвовать в проектировании интегральных схем
ИД-1 Использует средства автоматизации схемотехнического проектирования

и включает:

для текущего контроля успеваемости:

Форма реализации: Компьютерное задание

1. Полный поток проектирования простого функционального блока интегральной схемы (Индивидуальный проект)
2. Проектирование стандартной ячейки (электрическая схема и палочная диаграмма), реализующей заданную логическую функцию в КМОП базисе (Индивидуальный проект)
3. Проектирование топологии компонента микросхемы (Индивидуальный проект)
4. Проектирование топологии МОП-транзистора (Индивидуальный проект)
5. Проектирование топологии стандартной ячейки и её верификация (Индивидуальный проект)
6. Экстракция паразитных параметров и определение быстродействия стандартной ячейки с их учётом (Индивидуальный проект)

Форма реализации: Письменная работа

1. Основные этапы проектирования интегральных схем (Проверочная работа)

БРС дисциплины

8 семестр

Раздел дисциплины	Веса контрольных мероприятий, %							
	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4	КМ-5	КМ-6	КМ-7
	Срок КМ:	2	4	6	8	10	13	13
Этапы проектирования интегральных схем								
Этапы проектирования интегральных схем	+							
Топология КМОП-схем								
Топология КМОП-схем			+					+
Верификация топологии								
Конструктивно-технологические ограничения				+				

Контроль электрических проектных норм			+				
Восстановление электрической схемы				+			
Топология кристалла							
Топология кристалла			+		+	+	
Вес КМ:	5	15	15	10	15	30	10

\$Общая часть/Для промежуточной аттестации\$

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ТЕКУЩЕГО КОНТРОЛЯ

I. Оценочные средства для оценки запланированных результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Индекс компетенции	Индикатор	Запланированные результаты обучения по дисциплине	Контрольная точка
ПК-2	ИД-1 _{ПК-2} Использует средства автоматизации схемотехнического проектирования	<p>Знать:</p> <ul style="list-style-type: none"> основные этапы проектирования интегральных схем <p>Уметь:</p> <ul style="list-style-type: none"> производить автоматизированную разводку кристалла проектировать топологию цифрового вентиля производить верификацию топологии (DRC и LVS анализы) производить экстракцию SPICE-параметров из топологии 	<ul style="list-style-type: none"> Основные этапы проектирования интегральных схем (Проверочная работа) Проектирование стандартной ячейки (электрическая схема и палочная диаграмма), реализующей заданную логическую функцию в КМОП базисе (Индивидуальный проект) Проектирование топологии стандартной ячейки и её верификация (Индивидуальный проект) Экстракция паразитных параметров и определение быстродействия стандартной ячейки с их учётом (Индивидуальный проект) Проектирование топологии компонента микросхемы (Индивидуальный проект) Полный поток проектирования простого функционального блока интегральной схемы (Индивидуальный проект) Проектирование топологии МОП-транзистора (Индивидуальный проект)

II. Содержание оценочных средств. Шкала и критерии оценивания

КМ-1. Основные этапы проектирования интегральных схем

Формы реализации: Письменная работа

Тип контрольного мероприятия: Проверочная работа

Вес контрольного мероприятия в БРС: 5

Процедура проведения контрольного мероприятия: В течение 45 минут студенты отвечают на вопросы теста

Краткое содержание задания:

Ответьте на вопросы теста, а также приведите блок-схему с основными этапами проектирования интегральных схем

Контрольные вопросы/задания:

Знать: основные этапы проектирования интегральных схем	1.Приведите блок-схему с основными этапами проектирования интегральных схем 2.Ответьте на вопросы теста
--	--

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 90

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-2. Проектирование стандартной ячейки (электрическая схема и палочная диаграмма), реализующей заданную логическую функцию в КМОП базе

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Индивидуальный проект

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Студент выполняет задание на компьютере (в аудитории или дома). Формируется либо отчёт, либо студент демонстрирует выполнение.

Краткое содержание задания:

Для заданной логической функции спроектировать электрическую схему и топологическое представление (палочную диаграмму) стандартной ячейки

Контрольные вопросы/задания:

Уметь: проектировать	1.Спроектируйте электрическую схему,
----------------------	--------------------------------------

топологию цифрового вентиля	<p>реализующую заданную логическую функцию</p> <p>2. Составьте таблицу истинности и промоделируйте схему</p> <p>3. Нарисуйте граф схемы для pull-up и pull-down</p> <p>4. Определите общие эйлеровы пути для pull-up и pull-down</p> <p>5. Спроектируйте палочную диаграмму для одного общего эйлерова пути</p> <p>6. Спроектируйте топологию ячейки на основе палочной диаграммы</p>
-----------------------------	---

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-3. Проектирование топологии стандартной ячейки и её верификация

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Индивидуальный проект

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Студент выполняет задание на компьютере (в аудитории или дома). Формируется либо отчёт, либо студент демонстрирует выполнение.

Краткое содержание задания:

Проведите DRC-, LVS- и ERC-анализы

Контрольные вопросы/задания:

Уметь: производить автоматизированную разводку кристалла	<p>1. Определите компоновку элементов стандартной ячейки и их расположение</p> <p>2. Определите необходимую ширину металлических межсоединений</p> <p>3. Определите необходимую ширину шин питания</p>
Уметь: производить верификацию топологии (DRC и LVS анализы)	<p>1. Спроектируйте топологию стандартной ячейки</p> <p>2. Произведите DRC-анализ топологии</p> <p>3. Произведите LVS-анализ топологии</p>

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-4. Экстракция паразитных параметров и определение быстродействия стандартной ячейки с их учётом

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Индивидуальный проект

Вес контрольного мероприятия в БРС: 10

Процедура проведения контрольного мероприятия: Студент выполняет задание на компьютере (в аудитории или дома). Формируется либо отчёт, либо студент демонстрирует выполнение.

Краткое содержание задания:

Произведите экстракцию паразитных параметров (емкостей межсоединений) из топологии стандартной ячейки и промоделируйте на заданную нагрузку

Контрольные вопросы/задания:

Уметь: производить экстракцию SPICE-параметров из топологии	<ol style="list-style-type: none">1.Произведите экстракцию паразитных параметров (емкостей межсоединений) из топологии стандартной ячейки2.Промоделируйте экстрагированную схему и схему без экстракции параметров, определите быстродействие обеих схем3.Промоделируйте экстрагированную схему на заданную нагрузку, определите быстродействие
---	---

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-5. Проектирование топологии компонента микросхемы

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Индивидуальный проект

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Студент выполняет задание на компьютере (в аудитории или дома). Формируется либо отчет, либо студент демонстрирует выполнение.

Краткое содержание задания:

На основе созданной стандартной ячейки произведите проектирование компонента интегральной схемы

Контрольные вопросы/задания:

Уметь: производить автоматизированную разводку кристалла	1.Спроектируйте топологию компонента интегральной схемы: дешифратора "из 3 в 8" 2.Спроектируйте топологию компонента интегральной схемы: D-триггера
--	--

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-6. Полный поток проектирования простого функционального блока интегральной схемы

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Индивидуальный проект

Вес контрольного мероприятия в БРС: 30

Процедура проведения контрольного мероприятия: Студент выполняет задание на компьютере (в аудитории или дома). Формируется либо отчет, либо студент демонстрирует выполнение.

Краткое содержание задания:

Произведите полный поток проектирования простого функционального блока интегральной схемы

Контрольные вопросы/задания:

Уметь: производить автоматизированную разводку кристалла	1.Сформируйте RTL-описание блока и промоделируйте его 2.Произведите логический синтез в целевой
--	--

	библиотеке логических элементов и промоделируйте схему 3.Произведите автоматизированное проектирование топологии блока в заданной библиотеке 4.Произведите верификацию топологии
--	--

Описание шкалы оценивания:

Оценка: 5

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

КМ-7. Проектирование топологии МОП-транзистора

Формы реализации: Компьютерное задание

Тип контрольного мероприятия: Индивидуальный проект

Вес контрольного мероприятия в БРС: 10

Процедура проведения контрольного мероприятия: Студент выполняет задание на компьютере (в аудитории или дома). Формируется либо отчёт, либо студент демонстрирует выполнение.

Краткое содержание задания:

Спроектируйте топологию МОП-транзистора

Контрольные вопросы/задания:

Уметь: проектировать топологию цифрового вентиля	1.Спроектируйте топологию МОП-транзистора 2.Задайте необходимое для проектирования топологии МОП-транзистора слою
--	--

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

8 семестр

Форма промежуточной аттестации: Зачет с оценкой

Процедура проведения

Зачёт выставляет на основе результатов мероприятий текущего контроля

1. Перечень компетенций/индикаторов и контрольных вопросов проверки результатов освоения дисциплины

1. Компетенция/Индикатор: ИД-1ПК-2 Использует средства автоматизации схемотехнического проектирования

Вопросы, задания

1. Зачёт выставляет на основе результатов мероприятий текущего контроля

Материалы для проверки остаточных знаний

1. DRC-анализ проводит ...

Ответы:

проверку правил проектирования

проверку соответствия топологии электрической схеме

определение паразитных элементов (емкостей межсоединений)

Верный ответ: проверку правил проектирования

2. LVS-анализ проводит ...

Ответы:

проверку правил проектирования

проверку соответствия топологии электрической схеме

определение паразитных элементов (емкостей межсоединений)

Верный ответ: проверку соответствия топологии электрической схеме

3. Шины питания и земли должны располагаться ...

Ответы:

как можно дальше друг от друга

как можно ближе друг к другу

Верный ответ: как можно дальше друг от друга

4. Процедура place and route обеспечивает

Ответы:

размещение и соединение транзисторов в стандартной ячейке

размещение и соединение стандартных ячеек на кристалле

Верный ответ: размещение и соединение стандартных ячеек на кристалле

5. Проектирование топологии относится к этапу

Ответы:

front-end

back-end

Верный ответ: back-end

6. Система сквозного автоматизированного проектирования ...

Ответы:

позволяет реализовать полный маршрут проектирования от этапа front-end до back-end

позволяет реализовать лишь один из этапов проектирования: front-end или back-end

Верный ответ: позволяет реализовать полный маршрут проектирования от этапа front-end до back-end

7.Ширина затвора у р-МОП по отношению к n-МОП в КМОП-схеме обычно ...

Ответы:

больше

меньше

Верный ответ: больше

8.Контактные площадки на топологическом рисунке располагаются ...

Ответы:

вокруг ядра микросхемы

внутри ядра микросхемы

Верный ответ: вокруг ядра микросхемы

9.Размер контактных площадок должен обеспечить

Ответы:

удобство припаивания внешних контактных проводников

минимальный размер кристалла

минимальные потребляемые токи

Верный ответ: удобство припаивания внешних контактных проводников

10.При проектировании топологии может применяться метод иерархичности?

Ответы:

да

нет

Верный ответ: да

II. Описание шкалы оценивания

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Если оценка за текущий контроль от 4,5 включительно

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Если оценка за текущий контроль от 3,5 до 4,4

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Если оценка за текущий контроль от 2,5 до 3,4

III. Правила выставления итоговой оценки по курсу

Итоговая оценка выставляется согласно Положения о БАРС