

**Министерство науки и высшего образования РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Национальный исследовательский университет «МЭИ»**

Направление подготовки/специальность: 11.03.04 Электроника и нанoeлектроника

Наименование образовательной программы: Микроэлектроника и твердотельная электроника

Уровень образования: высшее образование - бакалавриат

Форма обучения: Очная


**Оценочные материалы
по дисциплине
Цифровая схемотехника**

**Москва
2023**

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ РАЗРАБОТАЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Ануфриев Ю.В.
	Идентификатор	Rb9c54598-AnufriyevYV-f797334f

(подпись)

Ю.В.


Ануфриев

(расшифровка
подписи)

СОГЛАСОВАНО:

Руководитель
образовательной
программы

(должность, ученая степень,
ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f


(подпись)

А.Д. Баринов

(расшифровка подписи)

Заведующий
выпускающей
кафедры

(должность, ученая степень,
ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Мирошникова И.Н.
	Идентификатор	Rd1db27a5-MiroshnikovaIN-70cafb8

(подпись)

И.Н.

Мирошникова

(расшифровка подписи)

ОБЩАЯ ЧАСТЬ

Оценочные материалы по дисциплине предназначены для оценки: достижения обучающимися запланированных результатов обучения по дисциплине, этапа формирования запланированных компетенций и уровня освоения дисциплины.

Оценочные материалы по дисциплине включают оценочные средства для проведения мероприятий текущего контроля успеваемости и промежуточной аттестации.

Формируемые у обучающегося компетенции:

1. ОПК-2 способен самостоятельно проводить экспериментальные исследования и использовать основные приемы обработки и представления полученных данных

ИД-3 Формулирует в рамках поставленной цели проекта совокупность взаимосвязанных задач, обеспечивающих ее достижение

2. ОПК-3 способен применять методы поиска, хранения, обработки, анализа и представления в требуемом формате информации из различных источников и баз данных, соблюдая при этом основные требования информационной безопасности

ИД-3 Умеет решать задачи обработки данных с помощью современных средств автоматизации

и включает:

для текущего контроля успеваемости:

Форма реализации: Письменная работа

1. Контрольная работа 1 - Минимизация функций методом карт Карно (Контрольная работа)

Форма реализации: Устная форма

1. Защита лабораторной работы "Цифровой сумматор" (Лабораторная работа)

2. Защита лабораторной работы "Минимизация логических функций и синтез комбинационных схем" (Лабораторная работа)

3. Защита лабораторной работы "Мультиплексор и демультиплексор" (Лабораторная работа)

4. Защита лабораторной работы "Преобразование кодов" (Лабораторная работа)

5. Защита лабораторной работы "Цифровые компараторы" (Лабораторная работа)

6. Защита лабораторной работы "Шифратор и дешифратор" (Лабораторная работа)

БРС дисциплины

6 семестр

Раздел дисциплины	Веса контрольных мероприятий, %							
	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-5	КМ-6	КМ-7	КМ-8
	Срок КМ:	4	6	6	8	10	12	14
Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств								
Элементы теории информации. Способы представления численной информации.	+			+	+	+	+	+

Основы алгебры логики. Синтез комбинационных цифровых устройств							
Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.							
Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.	+	+					
Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации							
Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации	+		+	+	+	+	+
Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем							
Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем				+	+		+
Вес КМ:	15	15	15	15	15	15	10

\$Общая часть/Для промежуточной аттестации\$

БРС курсовой работы/проекта

6 семестр

Раздел дисциплины	Веса контрольных мероприятий, %				
	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4
	Срок КМ:	6	10	13	15
Подготовка литературного обзора по теме		+			
Соблюдение графика выполнения расчетов для создания функциональной блок-схемы			+		
Выполнение расчета и схемотехническое моделирование работы устройства				+	
Определение параметров разработанного устройства					+
Вес КМ:		20	20	30	30

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ТЕКУЩЕГО КОНТРОЛЯ

I. Оценочные средства для оценки запланированных результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Индекс компетенции	Индикатор	Запланированные результаты обучения по дисциплине	Контрольная точка
ОПК-2	ИД-3оПК-2 Формулирует в рамках поставленной цели проекта совокупность взаимосвязанных задач, обеспечивающих ее достижение	Знать: современные интегральные схемы малой и средней степени интеграции, ориентированные на сопряжение с микроконтроллерами, исполнительными устройствами Уметь: разработать техническое решение на основе аппаратных средств выбранных ИС малой и средней степени интеграции базы для преобразования информации, в соответствие с заданными техническими требованиями для системы управления и обработки данных	Контрольная работа 1 - Минимизация функций методом карт Карно (Контрольная работа) Защита лабораторной работы "Минимизация логических функций и синтез комбинационных схем" (Лабораторная работа) Защита лабораторной работы "Шифратор и дешифратор" (Лабораторная работа) Защита лабораторной работы "Мультиплексор и демультимплексор" (Лабораторная работа) Защита лабораторной работы "Цифровые компараторы" (Лабораторная работа)
ОПК-3	ИД-3оПК-3 Умеет решать	Знать:	Защита лабораторной работы "Минимизация логических функций и

	<p>задачи обработки данных с помощью современных средств автоматизации</p>	<p> типовые алгоритмы разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции Уметь: составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма</p>	<p>синтез комбинационных схем" (Лабораторная работа) Защита лабораторной работы "Преобразование кодов" (Лабораторная работа) Защита лабораторной работы "Шифратор и дешифратор" (Лабораторная работа) Защита лабораторной работы "Мультиплексор и демультимплексор" (Лабораторная работа) Защита лабораторной работы "Цифровой сумматор" (Лабораторная работа) Защита лабораторной работы "Цифровые компараторы" (Лабораторная работа)</p>
--	--	---	---

II. Содержание оценочных средств. Шкала и критерии оценивания

КМ-1. Защита лабораторной работы "Минимизация логических функций и синтез комбинационных схем"

Формы реализации: Устная форма

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Контрольная точка проводится в часы лабораторных занятий в течении 40 минут.

Краткое содержание задания:

Минимизация логических функций и синтез комбинационных схем. Синтез и макетирование комбинационных схем на простейших элементах

Контрольные вопросы/задания:

Знать: типовые алгоритмы разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции	1. Как работают логические операции И, ИЛИ, НЕ, НЕ ИЛИ?
Уметь: разработать техническое решение на основе аппаратных средств выбранных ИС малой и средней степени интеграции базы для преобразования информации, в соответствии с заданными техническими требованиями для системы управления и обработки данных	1. Уметь разрабатывать и отлаживать логические схемы 2. Уметь применять законы булевой алгебры 3. Уметь преобразовывать числа в формат различных систем исчисления 4. Уметь пользоваться различными системами исчисления
Уметь: составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма	1. Уметь минимизировать логические уравнения 2. Уметь формировать логические блоки в различных базисах

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно по обоим вопросам

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется, если оба вопроса раскрыты, выбрано верное направление для решения задач по обоим вопросам

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено по обоим вопросам

КМ-2. Контрольная работа 1 - Минимизация функций методом карт Карно

Формы реализации: Письменная работа

Тип контрольного мероприятия: Контрольная работа

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Контрольная точка проводится в часы практических занятий в течении 90 минут.

Краткое содержание задания:

По заданной карте Карно для 5 аргументов синтезировать функциональное уравнение содержащее минимальное количество логических элементов

Контрольные вопросы/задания:

Уметь: разработать техническое решение на основе аппаратных средств выбранных ИС малой и средней степени интеграции базы для преобразования информации, в соответствие с заданными техническими требованиями для системы управления и обработки данных

1.

x1x0x4x3x2								
	1	1						
		x	1		1		1	x
		x	x	x	x	1	1	x
		x		x	x		1	

2.

x1x0x4x3x2								
	1			1				
	1		1	1	1		1	x
		x	x	x	x	1	1	x
	1	x		x	x		1	

3.

x1x0x4x3x2								
		1			1	x		1
		x	1		1	x	1	x
		x	x	x	x	1	1	x
		x				x	1	1

4.

x1x0x4x3x2								
	x	1	x		1			x
		x	1		1	x	1	x
		x	x		x	1	1	x
	x	x	1		x		1	1

5.

x1x0x4x3x2								
	x	1				x		x
	1	x	1	1	1	x	1	x
	x	x	x	x		1	1	1
	x	x				x	1	x

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно по обоим вопросам

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется, если оба вопроса раскрыты, выбрано верное направление для решения задач по обоим вопросам

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено по обоим вопросам

КМ-3. Защита лабораторной работы "Преобразование кодов"

Формы реализации: Устная форма

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Контрольная точка проводится в часы лабораторных занятий в течении 40 минут.

Краткое содержание задания:

Синтез цифровых комбинационных устройств для преобразования различных видов двоичного кода .

Контрольные вопросы/задания:

Знать: типовые алгоритмы разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции	1.Виды двоичных кодов? 2.Что такое частично определенная функция? 3.Определение минтермов и макстермов двоичных функций?
Уметь: составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма	1.Уметь синтезировать функциональную схему преобразователей кодов 2.Уметь составлять таблицы истинности и находить минимальные формы Буля 3.Уметь проводить синтез комбинационных схем в произвольном логическом базисе

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно по обоим вопросам

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется, если оба вопроса раскрыты, выбрано верное направление для решения задач по обоим вопросам

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено по обоим вопросам

КМ-5. Защита лабораторной работы "Шифратор и дешифратор"

Формы реализации: Устная форма

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Контрольная точка проводится в часы лабораторных занятий в течении 40 минут.

Краткое содержание задания:

На основе таблицы истинности сформировать структурную схему шифратора и дешифратора с заданным количеством информационных входов\выходов.

Контрольные вопросы/задания:

Знать: современные интегральные схемы малой и средней степени интеграции, ориентированные на сопряжение с микроконтроллерами, исполнительными устройствами	1.Функциональное обозначение шифраторов и дешифраторов, назначение входов?
Уметь: составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма	1.Уметь синтезировать функциональную схему шифратора и дешифратора на основе таблицы истинности. 2.Уметь применять схемы дешифраторов для реализации логических функций 3.Уметь реализовать схемы с большой разрядностью на основе мало разрядных схем

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно по обоим вопросам

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется, если оба вопроса раскрыты, выбрано верное направление для решения задач по обоим вопросам

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено по обоим вопросам

КМ-6. Защита лабораторной работы "Мультиплексор и демультиплексор"

Формы реализации: Устная форма

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Контрольная точка проводится в часы лабораторных занятий в течении 40 минут.

Краткое содержание задания:

На основе таблицы истинности сформировать функциональную схему мультиплексора и демультимплексора с заданным количеством входов и выходов

Контрольные вопросы/задания:

Знать: современные интегральные схемы малой и средней степени интеграции, ориентированные на сопряжение с микроконтроллерами, исполнительными устройствами	1. Функциональное обозначение мультиплексоров и демультимплексоров, назначение входов?
Уметь: составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма	1. Уметь синтезировать функциональную блок схему мультиплексора в произвольном базисе 2. Уметь реализовывать схемы мультиплексоров и демультимплексоров с большим числом разрядов на основе элементов с малой разрядностью 3. Уметь применять схемы мультиплексоров для реализации логических функций

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно по обоим вопросам

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется, если оба вопроса раскрыты, выбрано верное направление для решения задач по обоим вопросам

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено по обоим вопросам

КМ-7. Защита лабораторной работы "Цифровой сумматор"

Формы реализации: Устная форма

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 15

Процедура проведения контрольного мероприятия: Контрольная точка проводится в часы лабораторных занятий в течении 40 минут.

Краткое содержание задания:

На основе таблицы истинности сформировать структурную схему цифрового сумматора на заданную разрядность входных переменных.

Контрольные вопросы/задания:

Знать: типовые алгоритмы	1. Комбинированные сумматоры?
--------------------------	-------------------------------

разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции	2.Функциональные уравнения сумматоров и полусумматоров?
Уметь: составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма	1.Уметь синтезировать схему сумматора в произвольном логическом базисе 2.Уметь строить схемы многоразрядных сумматоров на основе одноразрядных

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно по обоим вопросам

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: оценка "хорошо" выставляется, если оба вопроса раскрыты, выбрано верное направление для решения задач по обоим вопросам

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено по обоим вопросам

КМ-8. Защита лабораторной работы "Цифровые компараторы"

Формы реализации: Устная форма

Тип контрольного мероприятия: Лабораторная работа

Вес контрольного мероприятия в БРС: 10

Процедура проведения контрольного мероприятия: Контрольная точка проводится в часы лабораторных занятий в течении 40 минут.

Краткое содержание задания:

На основе таблицы истинности сформировать структурную схему цифрового сумматора на заданную разрядность входных переменных.

Контрольные вопросы/задания:

Знать: современные интегральные схемы малой и средней степени интеграции, ориентированные на сопряжение с микроконтроллерами, исполнительными устройствами	1.Назначение компараторов их функциональные обозначения и назначение входов и выходов?
Знать: типовые алгоритмы разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции	1.Структурные схемы компараторов больше, меньше и равно 2.Структурные схемы триггеров синхронизируемых уровнем синхросигнала 3.Структурные схемы триггеров синхронизируемых

	фронтом синхросигнала
Уметь: составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма	1. Уметь синтезировать структурные схемы компараторов по таблице истинности 2. Уметь реализовывать схемы последовательных счетчиков на основе JK и D триггеров

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно по обоим вопросам

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется, если оба вопроса раскрыты, выбрано верное направление для решения задач по обоим вопросам

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено по обоим вопросам

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

6 семестр

Форма промежуточной аттестации: Экзамен

Пример билета

1. Системы счисления, основные логические функции.
2. Триггер, структура триггеров различных типов. Таблицы переходов и истинности.
3. Составить таблицу истинности логической функции по аналитическому выражению.
Реализовать функцию на простейших логических элементах

а) $\overline{x(y\bar{z} \vee x\bar{z})}$; б) $xyz \vee xy\bar{z} \vee \bar{x}y \vee \bar{x}\bar{y} \vee x\bar{y}z$.

Процедура проведения

Студенту выдается билет. Ответы на билет должны быть приведены в письменной форме. Прием ответов на билет проводится в устной форме. Время на подготовку ответов на билет- 1 час

I. Перечень компетенций/индикаторов и контрольных вопросов проверки результатов освоения дисциплины

1. Компетенция/Индикатор: ИД-3_{ОПК-2} Формулирует в рамках поставленной цели проекта совокупность взаимосвязанных задач, обеспечивающих ее достижение

Вопросы, задания

1. Счетчики, их структура и принцип действия. Типы счетчиков.
2. Системы счисления, основные логические функции.
3. Особенности реальных микросхем логических элементов. Принципы выбора микросхем для аппаратной реализации логических функций.
4. Минимизация логических функций, карты Карно.
5. Устройства перехода от аналоговых схем к цифровым. Аналогово-цифровые преобразователи. Типы АЦП.
6. Составить таблицу истинности логической функции по аналитическому выражению.
Реализовать функцию на простейших логических элементах
а) $\overline{x\bar{y}(xy\bar{z} \vee \bar{x}y)}$; б) $x\bar{y}\bar{z} \vee xy\bar{z} \vee \bar{x}\bar{z} \vee x\bar{y}\bar{z}$.
7. Составить таблицу истинности логической функции по аналитическому выражению.
Реализовать логическую функцию на элементах И-НЕ
а) $\overline{x(y\bar{z} \vee x\bar{z})}$; б) $xyz \vee xy\bar{z} \vee \bar{x}y \vee \bar{x}\bar{y} \vee x\bar{y}z$.
8. Составить логическую функцию по таблице истинности (один выход Y_N , где N-номер варианта).
Реализовать полученную функцию на простейших логических элементах.

№	X_k				Y_k						
	X_3	X_2	X_1	X_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
	a	b	c	d	e	f	g				
0	0	0	0	0	1	1	1	1	1	1	0

Материалы для проверки остаточных знаний

1. Какие цифровые символы используются в двоичной системе исчисления?

Ответы:

1. 01

2. 12
3. 23
4. 34

Верный ответ: 01

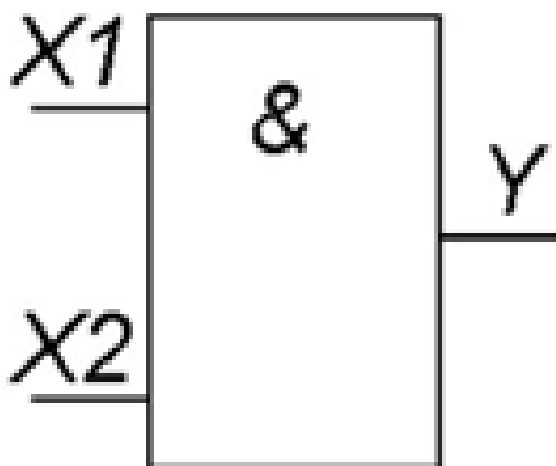
2. Какой результат имеет логическая функция $F=0 \wedge 1 \wedge 1$

Ответы:

1. 0
2. 10
3. 2
4. -1

Верный ответ: 0

3. Какой логический элемент представлен на рисунке?



Ответы:

1. И
2. ИЛИ
3. НЕ
4. И-НЕ

Верный ответ: И

4. Какое количество выходных каналов дешифратора?

Ответы:

1. 2, где N – количество входов дешифратора
2. Количество входов дешифратора
3. 1
4. У дешифратора отсутствуют выходы

Верный ответ: 2^N , где N – количество входов дешифратора

5. Какое количество управляющих входов мультиплексора (n)?

Ответы:

1. $n = \log_2^2 2N$, где N – количество входных сигналов мультиплексора
2. 1
3. 0
4. 2, где N – количество входных сигналов мультиплексора

Верный ответ: $n = \log_2(N)$, где N – количество входных сигналов мультиплексора

6. Какой триггер можно построить на двух элементах И-НЕ?

Ответы:

1. RS - триггер
2. D - триггер
3. T - триггер

4. JK – триггер
Верный ответ: Правильный вариант ответа: RS - триггер

7. Какой триггер делит частоту входных сигналов пополам

Ответы:

1. RS - триггер
2. D - триггер
3. T - триггер
4. JK – триггер

Верный ответ: T - триггер

8. Какое представление имеет логическое ИЛИ

Ответы:

1. A&B
2. A||B
- 3.
- 4.

Верный ответ: A||B

2. Компетенция/Индикатор: ИД-3опк-3 Умеет решать задачи обработки данных с помощью современных средств автоматизации

Вопросы, задания

1. Формальная и символическая логика. Виды логических ошибок.
2. Принцип действия дешифраторов. Области применения дешифраторов.
3. Формы представления логической информации.
4. Мультиплексоры. Применение мультиплексоров для реализации логических функций.
5. Граф, Структура графа, Автомат Мура и Мили, Применение теории графов для устройств автоматики и управления
6. Триггер, структура триггеров различных типов. Таблицы переходов и истинности.
7. Устройства перехода от аналоговых схем к цифровым. Компараторы, типы компараторов.
8. Устройства перехода от аналоговых схем к цифровым. Цифро-аналоговые преобразователи. Виды и применение.
9. Аксиомы и теоремы алгебры логики и их применение.
10. Составить таблицу истинности логической функции по аналитическому выражению. Реализовать функцию на простейших логических элементах

а) $\overline{x(y\bar{z} \vee x\bar{z})}$;

б) $xyz \vee xy\bar{z} \vee \bar{x}y \vee \bar{x}\bar{y} \vee x\bar{y}z$.

Материалы для проверки остаточных знаний

1. Какое десятичное представление имеет число 0101, представленное в двоичной системе исчисления

Ответы:

1. 101
2. 100
3. 6
4. 5

Верный ответ: 5

2. Какое функциональное назначение у аналогово-цифрового преобразователя

Ответы:

1. Преобразование аналоговой величины в дискретный код (цифровой сигнал)
2. Преобразование дискретного кода в аналоговую величину
3. Преобразование тока в напряжение

4. Преобразование напряжения в ток
Верный ответ: Правильный вариант ответа: Преобразование аналоговой величины в дискретный код (цифровой сигнал)

3. Чему равно количество ячеек карт Карно?

Ответы:

1. 0
2. 1
3. Равно количеству входных переменных
4. 2, где N – количество входных переменных

Верный ответ: 2^N , где N – количество входных переменных

4. Элементарная ячейка памяти это?

Ответы:

1. Триггер
2. ПЛИС
3. RAM
4. ROM

Верный ответ: Триггер

5. В каком случае RS – триггер работает в режиме хранения?

Ответы:

1. В случае если на входах R и S неактивные уровни
2. В случае если на входах R и S активный и неактивные уровни соответственно
3. В случае если на входах R и S неактивный и активные уровни соответственно
4. При установлении запрещенного состояния

Верный ответ: В случае если на входах R и S неактивные уровни

6. Есть ли запрещенное состояние у JK – триггера?

Ответы:

1. Да, когда $J=1, K=1$
2. Да, когда $J=0, K=1$
3. Да, когда $J=1, K=0$
4. Нет

Верный ответ: Нет

7. На выходе JK – триггера устанавливается инверсное состояние, если:

Ответы:

1. $J=1, K=1$
2. $J=0, K=1$
3. $J=1, K=0$
4. Инверсное состояние в JK триггере отсутствует

Верный ответ: $J=1, K=1$

II. Описание шкалы оценивания

Оценка: 5

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Работа выполнена в рамках "продвинутого" уровня. Ответы даны верно, четко сформулированные особенности практических решений

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Работа выполнена в рамках "базового" уровня. Большинство ответов даны верно. В части материала есть незначительные недостатки

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Работа выполнена в рамках "порогового" уровня. Основная часть задания выполнена верно. на вопросы углубленного уровня

III. Правила выставления итоговой оценки по курсу

Оценка определяется в соответствии с Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» на основании семестровой и аттестационной составляющих.

Для курсового проекта/работы:

6 семестр

Форма проведения: Защита КП/КР

I. Процедура защиты КП/КР

Распечатанная и сшитая курсовая работа передаётся комиссии для ознакомления. Презентация с докладом на 5-7 минут. Затем ответы на вопросы комиссии.

II. Описание шкалы оценивания

Оценка: 5

Описание характеристики выполнения знания: Работа выполнена в рамках "продвинутого" уровня. Ответы даны верно, четко сформулированные особенности практических решений

Оценка: 4

Описание характеристики выполнения знания: Работа выполнена в рамках "базового" уровня. Большинство ответов даны верно. В части материала есть незначительные недостатки

Оценка: 3

Описание характеристики выполнения знания: Работа выполнена в рамках "порогового" уровня. Основная часть задания выполнена верно.

III. Правила выставления итоговой оценки по курсу

Оценка выставляется в соответствие с действующим Положением о БАРС.