

**Министерство науки и высшего образования РФ**  
**Федеральное государственное бюджетное образовательное учреждение**  
**высшего образования**  
**«Национальный исследовательский университет «МЭИ»**

---

Направление подготовки/специальность: 11.03.04 Электроника и нанoeлектроника

Наименование образовательной программы: Микроэлектроника и твердотельная электроника

Уровень образования: высшее образование - бакалавриат

Форма обучения: Очная

**Рабочая программа дисциплины**  
**ОСНОВЫ ЦИФРОВОГО СИНТЕЗА**


<b>Блок:</b>	<b>Блок 1 «Дисциплины (модули)»</b>
<b>Часть образовательной программы:</b>	<b>Часть, формируемая участниками образовательных отношений</b>
<b>№ дисциплины по учебному плану:</b>	<b>Б1.Ч.01.10</b>
<b>Трудоемкость в зачетных единицах:</b>	<b>7 семестр - 4;</b>
<b>Часов (всего) по учебному плану:</b>	<b>144 часа</b>
<b>Лекции</b>	<b>не предусмотрено учебным планом</b>
<b>Практические занятия</b>	<b>7 семестр - 64 часа;</b>
<b>Лабораторные работы</b>	<b>не предусмотрено учебным планом</b>
<b>Консультации</b>	<b>проводится в рамках часов аудиторных занятий</b>
<b>Самостоятельная работа</b>	<b>7 семестр - 79,7 часа;</b>
<b>в том числе на КП/КР</b>	<b>не предусмотрено учебным планом</b>
<b>Иная контактная работа</b>	<b>проводится в рамках часов аудиторных занятий</b>
<b>включая:</b> <b>Контрольная работа</b> <b>Домашнее задание</b> <b>Индивидуальный проект</b>	
<b>Промежуточная аттестация:</b>	
<b>Зачет с оценкой</b>	<b>7 семестр - 0,3 часа;</b>

**Москва 2021**

**ПРОГРАММУ СОСТАВИЛ:**

Преподаватель

(должность)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

(подпись)

А.Д. Баринов

(расшифровка подписи)

**СОГЛАСОВАНО:**

Руководитель  
образовательной  
программы

(должность, ученая степень, ученое звание)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

(подпись)

А.Д. Баринов

(расшифровка подписи)

Заведующий  
выпускающей кафедры

(должность, ученая степень, ученое звание)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Мирошникова И.Н.
	Идентификатор	Rd1db27a5-MiroshnikovaIN-70caf8c

(подпись)

И.Н.

Мирошникова

(расшифровка подписи)

## 1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

**Цель освоения дисциплины:** состоит в изучении языка описания аппаратуры, применяемого в проектировании цифровых интегральных схем

### Задачи дисциплины

- освоить основные компьютерные технологии, применяемые при проектировании цифровых интегральных схем;
- изучить на практике особенности применения отдельных программных продуктов;
- изучить язык описания аппаратуры высокого уровня - VerilogHDL;
- сформировать навык написания тестовых стендов (testbench);
- сформировать навык верификации HDL-описания проекта;
- изучить работу основных функциональных узлов комбинационной и последовательностной логики.

Формируемые у обучающегося **компетенции** и запланированные **результаты обучения** по дисциплине, соотнесенные с **индикаторами достижения компетенций**:

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
ПК-2 Способен участвовать в проектировании интегральных схем	ИД-1 <sub>ПК-2</sub> Использует средства автоматизации схемотехнического проектирования	<p>знать:</p> <ul style="list-style-type: none"><li>- виды и принцип работы регистров и счётчиков;</li><li>- принцип проектирования цифровых схем с использованием конечных автоматов;</li><li>- виды и принцип работы шифраторов и дешифраторов;</li><li>- виды и принцип работы триггеров;</li><li>- виды и принцип работы сумматоров;</li><li>- виды и принцип работы мультиплексоров и демультимплексоров.</li></ul> <p>уметь:</p> <ul style="list-style-type: none"><li>- применять конечные автоматы для проектирования цифровых схем;</li><li>- формировать и моделировать структурное описание схемы;</li><li>- формировать поведенческое HDL-описание, производить RTL-синтез и моделировать сумматоры;</li><li>- формировать поведенческое HDL-описание, производить RTL-синтез и моделировать шифраторы и дешифраторы;</li><li>- формировать поведенческое HDL-описание, производить RTL-синтез и моделировать регистры и счётчики;</li><li>- формировать поведенческое HDL-описание, производить RTL-синтез и моделировать мультиплексоры и демультимплексоры.</li></ul>

## 2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ ВО

Дисциплина относится к основной профессиональной образовательной программе Микроэлектроника и твердотельная электроника (далее – ОПОП), направления подготовки 11.03.04 Электроника и наноэлектроника, уровень образования: высшее образование - бакалавриат.

Требования к входным знаниям и умениям:

- знать Основы булевой алгебры
- знать Основные цифровые примитивы: "И", "ИЛИ", "НЕ"
- знать Основные виды триггеров и их работу: RS-, D-, JK-, T-.
- уметь Проектировать логическую схему на основе логического выражения

Результаты обучения, полученные при освоении дисциплины, необходимы при выполнении выпускной квалификационной работы.

### 3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

#### 3.1 Структура дисциплины

Общая трудоемкость дисциплины составляет 4 зачетных единицы, 144 часа.

№ п/п	Разделы/темы дисциплины/формы промежуточной аттестации	Всего часов на раздел	Семестр	Распределение трудоемкости раздела (в часах) по видам учебной работы										Содержание самостоятельной работы/ методические указания
				Контактная работа							СР			
				Лек	Лаб	Пр	Консультация		ИКР		ПА	Работа в семестре	Подготовка к аттестации /контроль	
КПР	ГК	ИККП	ТК											
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	Проектирование цифровых интегральных схем	3	7	-	-	1	-	-	-	-	-	2	-	<p><b><u>Подготовка расчетных заданий:</u></b> Выполнение расчётного задания</p> <p><b><u>Самостоятельное изучение теоретического материала:</u></b> Самостоятельная подготовка по материалам раздела согласно методическим рекомендациям</p> <p><b><u>Изучение материалов литературных источников:</u></b> [1], стр. 439-460 [3], стр. 1.1-1.43</p>
1.1	Концепции проектирования цифровых интегральных схем	3		-	-	1	-	-	-	-	-	2	-	
2	Синтез логических схем	3		-	-	1	-	-	-	-	-	2	-	
2.1	Задача синтеза комбинационных и последовательностных логических схем и основные этапы её решения	3		-	-	1	-	-	-	-	-	2	-	
3	Основные узлы цифровых интегральных схем	120		-	-	62	-	-	-	-	-	58	-	
3.1	Комбинационная и последовательностная логики	16		-	-	8	-	-	-	-	-	8	-	
3.2	Мультиплексоры и	12		-	-	6	-	-	-	-	-	6	-	

	демультиплексоры												
3.3	Шифраторы и дешифраторы. Преобразователи кодов	16	-	-	8	-	-	-	-	-	8	-	
3.4	Сумматоры	26	-	-	12	-	-	-	-	-	14	-	
3.5	Регистры и счётчики	24	-	-	12	-	-	-	-	-	12	-	
3.6	Конечные автоматы	26	-	-	16	-	-	-	-	-	10	-	
	Зачет с оценкой	18.0	-	-	-	-	-	-	-	0.3	-	17.7	
	<b>Всего за семестр</b>	<b>144.0</b>	-	-	<b>64</b>	-	-	-	-	<b>0.3</b>	<b>62</b>	<b>17.7</b>	
	<b>Итого за семестр</b>	<b>144.0</b>	-	-	<b>64</b>	-	-	-	-	<b>0.3</b>	<b>79.7</b>		

**Примечание:** Лек – лекции; Лаб – лабораторные работы; Пр – практические занятия; КПр – аудиторные консультации по курсовым проектам/работам; ИККП – индивидуальные консультации по курсовым проектам/работам; ГК- групповые консультации по разделам дисциплины; СР – самостоятельная работа студента; ИКР – иная контактная работа; ТК – текущий контроль; ПА – промежуточная аттестация

## 3.2 Краткое содержание разделов

### 1. Проектирование цифровых интегральных схем

#### 1.1. Концепции проектирования цифровых интегральных схем

Классификация СБИС. Восходящее и нисходящее проектирование. СБИС программируемой логики. Специализированные интегральные схемы – достоинства и недостатки. Стратегии проектирования.. Средства описания проекта СБИС в системах автоматизированного проектирования. Иерархия проекта. Направления проектирования СБИС: поведенческая область, структурная область, топологическая область. Структурная декомпозиция проекта. Регуляризация проекта..

### 2. Синтез логических схем

2.1. Задача синтеза комбинационных и последовательностных логических схем и основные этапы её решения

Синтез цифровых устройств эвристический и формальный. Высокоуровневый синтез. Логический синтез. Булевы функции. Формы представления. Базис синтеза. Оптимизация двухуровневых представлений. Оптимизация многоуровневых представлений. Технологическое отображение. Синтез по описанию на HDL и технологическое отображение схемы в заданный базис..

### 3. Основные узлы цифровых интегральных схем

#### 3.1. Комбинационная и последовательностная логики

Языки низкого (Altera HDL) и высокого уровней (VHDL, Verilog). Основы языка Verilog. Уровни абстракций. Объекты проекта. Архитектурные тела. Операторы блоков. Процессы. Классы объектов. Типы данных. Операции. Операторы управления.. Моделирование параллельности. Моделирование комбинационной логики. Моделирование последовательной логики. Моделирование на уровне ИС. Определение и общие характеристики модели уровня ИС. Структуры моделей уровня ИС.. Моделирование задержек. Графы моделей процессов. Временное моделирование. Операторы контроля временных параметров. Моделирование внутрисистемных соединений. Мультиплексирование сигналов. Многозначная логика..

#### 3.2. Мультиплексоры и демультиплексоры

Мультиплексоры. Полный и неполный мультиплексор. Селектор. Демультиплексоры.

#### 3.3. Шифраторы и дешифраторы. Преобразователи кодов

Шифратор. Приоритетный шифратор. Дешифратор. Преобразователи кодов. Код Грэя. Код Джонсона. Унарный код.

#### 3.4. Сумматоры

Сумматор со сквозным (последовательным) переносом. Сумматор с ускоренным (параллельным) переносом. Сумматор с параллельно-параллельным переносом. Сумматор с условным переносом.

#### 3.5. Регистры и счётчики

Регистры памяти. Сдвиговые регистры. Счётчики суммирующий, вычитающий, с заданным коэффициентом счёта.

### 3.6. Конечные автоматы

Понятие конечного автомата. Автоматы Мили и Мура. Состояния автомата. Таблицы переходов и выходов. Графы переходов.

### 3.3. Темы практических занятий

1. Регистры и счётчики;
2. Концепции проектирования цифровых интегральных схем;
3. Основы языка Verilog. Задача синтеза комбинационных и последовательностных логических схем и основные этапы её решения;
4. Комбинационная и последовательностная логики;
5. Мультиплексоры и демультимплексоры;
6. Шифраторы и дешифраторы. Преобразователи кодов;
7. Сумматоры;
8. Конечные автоматы.

### 3.4. Темы лабораторных работ не предусмотрено

### 3.5 Консультации

### 3.6 Тематика курсовых проектов/курсовых работ Курсовой проект/ работа не предусмотрены



### 3.7. Соответствие разделов дисциплины и формируемых в них компетенций

Запланированные результаты обучения по дисциплине (в соответствии с разделом 1)	Коды индикаторов	Номер раздела дисциплины (в соответствии с п.3.1)			Оценочное средство (тип и наименование)
		1	2	3	
<b>Знать:</b>					
виды и принцип работы мультиплексоров и демультимплексоров	ИД-1ПК-2			+	Домашнее задание/Модели комбинационных схем уровня регистровых передач
виды и принцип работы сумматоров	ИД-1ПК-2			+	Домашнее задание/Сумматоры
виды и принцип работы триггеров	ИД-1ПК-2			+	Домашнее задание/Последовательностные схемы
виды и принцип работы шифраторов и дешифраторов	ИД-1ПК-2			+	Домашнее задание/Последовательностные схемы
принцип проектирования цифровых схем с использованием конечных автоматов	ИД-1ПК-2			+	Домашнее задание/Конечные автоматы
виды и принцип работы регистров и счётчиков	ИД-1ПК-2			+	Индивидуальный проект/Проектирование HDL-описания компонента интегральной схемы
<b>Уметь:</b>					
формировать поведенческое HDL-описание, производить RTL-синтез и моделировать мультиплексоры и демультимплексоры	ИД-1ПК-2			+	Домашнее задание/Модели комбинационных схем уровня регистровых передач
формировать поведенческое HDL-описание, производить RTL-синтез и моделировать регистры и счётчики	ИД-1ПК-2			+	Индивидуальный проект/Проектирование HDL-описания компонента интегральной схемы
формировать поведенческое HDL-описание, производить RTL-синтез и моделировать шифраторы и дешифраторы	ИД-1ПК-2			+	Домашнее задание/Последовательностные схемы
формировать поведенческое HDL-описание, производить RTL-синтез и моделировать сумматоры	ИД-1ПК-2			+	Домашнее задание/Сумматоры
формировать и моделировать структурное описание схемы	ИД-1ПК-2	+	+	+	Контрольная работа/Структурная и поведенческая модели простых комбинационных схем
применять конечные автоматы для проектирования	ИД-1ПК-2			+	Домашнее задание/Конечные автоматы

цифровых схем					
---------------	--	--	--	--	--

## **4. КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ (ТЕКУЩИЙ КОНТРОЛЬ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО ДИСЦИПЛИНЕ)**

### **4.1. Текущий контроль успеваемости**

7 семестр

Форма реализации: Компьютерное задание

1. Конечные автоматы (Домашнее задание)
2. Модели комбинационных схем уровня регистровых передач (Домашнее задание)
3. Последовательностные схемы (Домашнее задание)
4. Проектирование HDL-описания компонента интегральной схемы (Индивидуальный проект)
5. Сумматоры (Домашнее задание)

Форма реализации: Письменная работа

1. Структурная и поведенческая модели простых комбинационных схем (Контрольная работа)

Балльно-рейтинговая структура дисциплины является приложением А.

### **4.2 Промежуточная аттестация по дисциплине**

*Зачет с оценкой (Семестр №7)*

Согласно действующему Положению о БАРС

В диплом выставляется оценка за 7 семестр.

**Примечание:** Оценочные материалы по дисциплине приведены в фонде оценочных материалов ОПОП.

## **5. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

### **5.1 Печатные и электронные издания:**

1. Харрис, Дэвид М. Цифровая схемотехника и архитектура компьютера = Digital Design and Computer Architecture : [цветное издание] : пер. с англ. / Дэвид М. Харрис, Сара Л. Харрис . – 2-е изд., испр . – Москва : ДМК Пресс, 2018 . – 792 с. - ISBN 978-5-97060-570-7 .;
2. Угрюмов, Е. П. Цифровая схемотехника : учебное пособие для вузов по направлению 230100 "Информатика и вычислительная техника" / Е. П. Угрюмов . – 3-е изд., перераб. и доп . – СПб. : БХВ-Петербург, 2010 . – 816 с. - ISBN 978-5-9775-0162-0 .;
3. Романов А. Ю., Панчул Ю. В.- "Цифровой синтез. Практический курс", Издательство: "ДМК Пресс", Москва, 2020 - (556 с.)  
<https://e.lanbook.com/book/179492>.

### **5.2 Лицензионное и свободно распространяемое программное обеспечение:**

1. Office / Российский пакет офисных программ;
2. Windows / Операционная система семейства Linux;
3. Quartus;
4. ModelSim.

### 5.3 Интернет-ресурсы, включая профессиональные базы данных и информационно-справочные системы:

1. ЭБС Лань - <https://e.lanbook.com/>
2. ЭБС "Университетская библиотека онлайн" - [http://biblioclub.ru/index.php?page=main\\_ub\\_red](http://biblioclub.ru/index.php?page=main_ub_red)
3. Научная электронная библиотека - <https://elibrary.ru/>
4. Электронная библиотека МЭИ (ЭБ МЭИ) - <http://elib.mpei.ru/login.php>

### 6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Тип помещения	Номер аудитории, наименование	Оснащение
Учебные аудитории для проведения лекционных занятий и текущего контроля	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
Учебные аудитории для проведения практических занятий, КР и КП	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
Учебные аудитории для проведения промежуточной аттестации	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
Помещения для самостоятельной работы	НТБ-302, Читальный зал отдела обслуживания учебной литературой	стул, стол письменный, компьютерная сеть с выходом в Интернет, компьютер персональный
Помещения для консультирования	К-109/2, Кабинет сотрудников каф. "ЭиН"	стол, стул, шкаф для документов, шкаф для хранения инвентаря, стол письменный, дипломные и курсовые работы студентов
Помещения для хранения оборудования и учебного инвентаря	К-115, Склад каф. "ЭиН"	стеллаж, инвентарь учебный

## БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА ДИСЦИПЛИНЫ

### Основы цифрового синтеза

(название дисциплины)

#### 7 семестр

**Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:**

- КМ-1 Структурная и поведенческая модели простых комбинационных схем (Контрольная работа)
- КМ-2 Модели комбинационных схем уровня регистровых передач (Домашнее задание)
- КМ-3 Последовательностные схемы (Домашнее задание)
- КМ-4 Сумматоры (Домашнее задание)
- КМ-5 Проектирование HDL-описания компонента интегральной схемы (Индивидуальный проект)
- КМ-6 Конечные автоматы (Домашнее задание)

**Вид промежуточной аттестации – Зачет с оценкой.**

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4	КМ-5	КМ-6
		Неделя КМ:	3	5	7	12	13	15
1	Проектирование цифровых интегральных схем							
1.1	Концепции проектирования цифровых интегральных схем		+					
2	Синтез логических схем							
2.1	Задача синтеза комбинационных и последовательностных логических схем и основные этапы её решения		+					
3	Основные узлы цифровых интегральных схем							
3.1	Комбинационная и последовательностная логики		+		+			
3.2	Мультиплексоры и демультимплексоры			+				
3.3	Шифраторы и дешифраторы. Преобразователи кодов				+			
3.4	Сумматоры					+		
3.5	Регистры и счётчики						+	
3.6	Конечные автоматы							+
Вес КМ, %:			10	15	15	25	15	20