

**Министерство науки и высшего образования РФ**  
**Федеральное государственное бюджетное образовательное учреждение**  
**высшего образования**  
**«Национальный исследовательский университет «МЭИ»**

---

Направление подготовки/специальность: 11.03.04 Электроника и нанoeлектроника

Наименование образовательной программы: Микроэлектроника и твердотельная электроника

Уровень образования: высшее образование - бакалавриат

Форма обучения: Очная

**Рабочая программа дисциплины**  
**ЦИФРОВАЯ СХЕМОТЕХНИКА**


<b>Блок:</b>	<b>Блок 1 «Дисциплины (модули)»</b>
<b>Часть образовательной программы:</b>	<b>Обязательная</b>
<b>№ дисциплины по учебному плану:</b>	<b>Б1.О.19</b>
<b>Трудоемкость в зачетных единицах:</b>	<b>6 семестр - 6;</b>
<b>Часов (всего) по учебному плану:</b>	<b>216 часов</b>
<b>Лекции</b>	<b>6 семестр - 28 часа;</b>
<b>Практические занятия</b>	<b>6 семестр - 28 часа;</b>
<b>Лабораторные работы</b>	<b>6 семестр - 24 часа;</b>
<b>Консультации</b>	<b>6 семестр - 16 часов;</b>
<b>Самостоятельная работа</b>	<b>6 семестр - 115,2 часов;</b>
<b>в том числе на КП/КР</b>	<b>6 семестр - 17,7 часов;</b>
<b>Иная контактная работа</b>	<b>6 семестр - 4 часа;</b>
<b>включая:</b> <b>Контрольная работа</b> <b>Лабораторная работа</b>	
<b>Промежуточная аттестация:</b>	
<b>Защита курсовой работы</b>	<b>6 семестр - 0,3 часа;</b>
<b>Экзамен</b>	<b>6 семестр - 0,5 часа;</b>
	<b>всего - 0,8 часа</b>

**Москва 2023**

**ПРОГРАММУ СОСТАВИЛ:**

Преподаватель

(должность)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Щепкин Н.П.
	Идентификатор	R0121ee13-ShchepkinNP-0230dc0

(подпись)


Н.П. Щепкин

(расшифровка подписи)

**СОГЛАСОВАНО:**

Руководитель образовательной программы

(должность, ученая степень, ученое звание)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f


(подпись)

А.Д. Баринов

(расшифровка подписи)

Заведующий выпускающей кафедры

(должность, ученая степень, ученое звание)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Мирошникова И.Н.
	Идентификатор	Rd1db27a5-MiroshnikovaIN-70caf8f

(подпись)

И.Н.

Мирошникова

(расшифровка подписи)

## 1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

**Цель освоения дисциплины:** изучение математических основ цифровой техники, теории и практики алгебры логики, алгоритмов функционирования типовых логических элементов комбинационного и последовательного типа. Приобретение навыков проектирования цифровых устройств обработки данных на основе современной элементной базы

### Задачи дисциплины

- знакомство обучающихся с видами сигналов, используемых для преобразования, передачи и хранения информации, основами алгебры логики и способами представления цифровой информации;

- знакомство обучающего с классами и номенклатурой современных интегральных схем, структурой и принципом действия основных цифровых элементов;

- освоение принципов математического синтеза и реализации цифровых устройств управления и обработки данных, работающих в реальном времени, на основе интегральных микросхем общего применения;

- приобретение развитых навыков технологии разработки и отладки систем на интегральных микросхемах с использованием специализированных программных и аппаратных средств моделирования и отладки.

Формируемые у обучающегося **компетенции** и запланированные **результаты обучения** по дисциплине, соотнесенные с **индикаторами достижения компетенций**:

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
ОПК-2 способен самостоятельно проводить экспериментальные исследования и использовать основные приемы обработки и представления полученных данных	ИД-3 <sub>ОПК-2</sub> Формулирует в рамках поставленной цели проекта совокупность взаимосвязанных задач, обеспечивающих ее достижение	знать: - современные интегральные схемы малой и средней степени интеграции, ориентированные на сопряжение с микроконтроллерами, исполнительными устройствами.  уметь: - разработать техническое решение на основе аппаратных средств выбранных ИС малой и средней степени интеграции базы для преобразования информации, в соответствие с заданными техническими требованиями для системы управления и обработки данных.
ОПК-3 способен применять методы поиска, хранения, обработки, анализа и представления в требуемом формате информации из различных источников и баз данных, соблюдая при этом основные требования информационной безопасности	ИД-3 <sub>ОПК-3</sub> Умеет решать задачи обработки данных с помощью современных средств автоматизации	знать: - типовые алгоритмы разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции.  уметь: - составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма.

## **2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ ВО**

Дисциплина относится к основной профессиональной образовательной программе Микроэлектроника и твердотельная электроника (далее – ОПОП), направления подготовки 11.03.04 Электроника и наноэлектроника, уровень образования: высшее образование - бакалавриат.

Базируется на уровне среднего общего образования.

Результаты обучения, полученные при освоении дисциплины, необходимы при выполнении выпускной квалификационной работы.

### 3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

#### 3.1 Структура дисциплины

Общая трудоемкость дисциплины составляет 6 зачетных единиц, 216 часов.

№ п/п	Разделы/темы дисциплины/формы промежуточной аттестации	Всего часов на раздел	Семестр	Распределение трудоемкости раздела (в часах) по видам учебной работы										Содержание самостоятельной работы/ методические указания
				Контактная работа							СР			
				Лек	Лаб	Пр	Консультация		ИКР		ПА	Работа в семестре	Подготовка к аттестации /контроль	
КПР	ГК	ИККП	ТК											
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств	40	6	8	8	8	-	-	-	-	-	16	-	<p><b><u>Подготовка к лабораторной работе:</u></b> Для выполнения заданий по лабораторной работе необходимо предварительно изучить тему и задачи выполнения лабораторной работы, а так же изучить вопросы вариантов обработки результатов по изученному в разделе "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств" материалу.</p> <p><b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств"</p> <p><b><u>Подготовка к аудиторным занятиям:</u></b> Проработка лекции, выполнение и подготовка к защите лаб. работы</p> <p><b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств"</p> <p><b><u>Подготовка к практическим занятиям:</u></b></p>
1.1	Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств	40		8	8	8	-	-	-	-	-	-	16	

														Изучение материала по разделу "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств" подготовка к выполнению заданий на практических занятиях <b><u>Подготовка к контрольной работе:</u></b> Изучение материалов и подготовка к контрольной работе , коллоквиуму, защите проекта <b><u>Изучение материалов литературных источников:</u></b> [1], с. 5-38 [2], с. 11-47
2	Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.	40	8	8	8	-	-	-	-	-	16	-	<b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства."	
2.1	Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.	40	8	8	8	-	-	-	-	-	16	-	<b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства." подготовка к выполнению заданий на практических занятиях <b><u>Подготовка к аудиторным занятиям:</u></b> Проработка лекции, выполнение и подготовка к защите лаб. работы <b><u>Подготовка к контрольной работе:</u></b> Изучение материалов и подготовка к контрольной работе , коллоквиуму, защите проекта <b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства." <b><u>Подготовка к лабораторной работе:</u></b> Для выполнения заданий по лабораторной работе необходимо предварительно изучить тему и	

													задачи выполнения лабораторной работы, а так же изучить вопросы вариантов обработки результатов по изученному в разделе "Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства." материалу. <b><u>Подготовка доклада, выступления:</u></b> Задание связано с углубленным изучением разделов дисциплины и самостоятельным поиском материалов для раскрытия темы доклада. Материалы выполненной работы представляются в электронном виде или в форме распечатанных презентационных слайдов. В качестве тем докладов студентам предлагаются следующие варианты: <b><u>Изучение материалов литературных источников:</u></b> [1], с. 39-100 [2], с. 48-112
3	Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации	40	8	8	8	-	-	-	-	-	16	-	<b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации" подготовка к выполнению заданий на практических занятиях <b><u>Подготовка к аудиторным занятиям:</u></b>
3.1	Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации	40	8	8	8	-	-	-	-	-	16	-	Проработка лекции, выполнение и подготовка к защите лаб. работы <b><u>Подготовка к контрольной работе:</u></b> Изучение материалов и подготовка к контрольной работе , коллоквиуму, защите проекта <b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации" <b><u>Самостоятельное изучение</u></b>

														<p><b><u>теоретического материала:</u></b> Изучение дополнительного материала по разделу "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации"</p> <p><b><u>Подготовка к лабораторной работе:</u></b> Для выполнения заданий по лабораторной работе необходимо предварительно изучить тему и задачи выполнения лабораторной работы, а так же изучить вопросы вариантов обработки результатов по изученному в разделе "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации" материалу.</p> <p><b><u>Изучение материалов литературных источников:</u></b> [1], с. 101-174 [2], с. 113-200</p>
4	Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем	24	4	-	4	-	-	-	-	-	16	-	<p><b><u>Подготовка к аудиторным занятиям:</u></b> Проработка лекции, выполнение и подготовка к защите лаб. работы</p> <p><b><u>Подготовка к контрольной работе:</u></b> Изучение материалов и подготовка к контрольной работе , коллоквиуму, защите проекта</p> <p><b><u>Самостоятельное изучение</u></b></p>	
4.1	Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем	24	4	-	4	-	-	-	-	-	16	-	<p><b><u>теоретического материала:</u></b> Изучение дополнительного материала по разделу "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем"</p> <p><b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем"</p>	



														<p><b><u>Подготовка к лабораторной работе:</u></b> Для выполнения заданий по лабораторной работе необходимо предварительно изучить тему и задачи выполнения лабораторной работы, а так же изучить вопросы вариантов обработки результатов по изученному в разделе "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем" материалу.</p> <p><b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем" подготовка к выполнению заданий на практических занятиях</p> <p><b><u>Изучение материалов литературных источников:</u></b> [1], с. 391-444 [2], с. 277-343</p>
	Экзамен	36.0	-	-	-	-	2	-	-	0.5	-	33.5		
	Курсовая работа (КР)	36.0	-	-	-	14	-	4	-	0.3	17.7	-		
	<b>Всего за семестр</b>	<b>216.0</b>	<b>28</b>	<b>24</b>	<b>28</b>	<b>14</b>	<b>2</b>	<b>4</b>	<b>-</b>	<b>0.8</b>	<b>81.7</b>	<b>33.5</b>		
	<b>Итого за семестр</b>	<b>216.0</b>	<b>28</b>	<b>24</b>	<b>28</b>	<b>16</b>		<b>4</b>		<b>0.8</b>	<b>115.2</b>			

**Примечание:** Лек – лекции; Лаб – лабораторные работы; Пр – практические занятия; КПр – аудиторные консультации по курсовым проектам/работам; ИККП – индивидуальные консультации по курсовым проектам/работам; ГК- групповые консультации по разделам дисциплины; СР – самостоятельная работа студента; ИКР – иная контактная работа; ТК – текущий контроль; ПА – промежуточная аттестация

### **3.2 Краткое содержание разделов**

#### 1. Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств

1.1. Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств

Виды сигналов. Способы представления информации. Форматы представления информации. Системы счисления. Способы перехода из одной системы счисления в другую. Логические функции. Формы представления логических функций. Аксиомы и теоремы алгебры логики. Основные логические функции. Понятие полного функционального базиса. Логические функции И, ИЛИ, НЕ, их использование для аналитического представления цифровой информации. Минимизация логических функций аналитическими и графоаналитическими методами. Этапы разработки цифровых схем. Понятие синтеза цифровых устройств. Синтез комбинационных цифровых схем в полных функциональных базисах..

#### 2. Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.

2.1. Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.

Дешифраторы, шифраторы, мультиплексоры, демультимплексоры, сумматоры, преобразователи кодов. Синтез комбинационных схем в заданных базисах многофункциональных элементов. Обратные связи в цифровых схемах. Понятие о триггере. Триггеры R-S, D, J-K и T типов. Аналитическое описание работы триггеров. Таблицы истинности и переходов. Понятие об асинхронном, стробируемом и тактируемом способах обработки информации..

#### 3. Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации

3.1. Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации

Структура цифровых автоматов с памятью .Внутренние состояния и определение их числа. Описание цифровых автоматов: абстрактные таблицы переходов, схемы алгоритмов, направленные графы переходов. Этапы синтеза цифровых автоматов. Кодированные таблицы переходов. Составление аналитического описания цифрового автомата. Понятие о состязаниях и пути устранения критических состязаний. Переход от аналоговых сигналов к цифровым и наоборот. Понятие о дискретизации сигнала, способов обработки цифровых сигналов.

#### 4. Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем

4.1. Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем

Номенклатурный ряд отечественных и иностранных микросхем логики. Совместимость микросхем. Третье состояние выходных буферов микросхем памяти..

### **3.3. Темы практических занятий**

1. Системы счисления, перевод чисел из различных систем счисления;
2. Логические функции, упрощение логических выражений;
3. Карты Карно, минимизированные логические выражения;

4. Синтез комбинационных схем в заданных базисах многофункциональных элементов;
5. Триггеры;
6. Регистры;
7. Счётчики.

### **3.4. Темы лабораторных работ**

1. Цифровой компаратор;
2. Цифровой сумматор;
3. Мультиплексор и демultipлексор;
4. Шифратор и дешифратор;
5. Преобразование кодов;
6. Минимизация логических функций и синтез комбинационных схем.

### **3.5 Консультации**

#### Групповые консультации по разделам дисциплины (ГК)

1. Обсуждение материалов по кейсам раздела "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств"
2. Обсуждение материалов по кейсам раздела "Дешифраторы, мультиплексоры, демultipлексоры. Триггерные устройства."
3. Обсуждение материалов по кейсам раздела "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации"
4. Обсуждение материалов по кейсам раздела "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем"

#### Текущий контроль (ТК)

1. Консультации направлены на получение индивидуального задания студента по разделу "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств". По результатам выполняемой самостоятельной работы в рамках индивидуальных консультаций проводится защита выполненных работ. Консультации проводит преподаватель МЭИ, ответственный за организацию работы по текущему контролю результатов освоение программы студентом
2. Консультации направлены на получение индивидуального задания студента по разделу "Дешифраторы, мультиплексоры, демultipлексоры. Триггерные устройства.". По результатам выполняемой самостоятельной работы в рамках индивидуальных консультаций проводится защита выполненных работ. Консультации проводит преподаватель МЭИ, ответственный за организацию работы по текущему контролю результатов освоение программы студентом
3. Консультации направлены на получение индивидуального задания студента по разделу "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации". По результатам выполняемой самостоятельной работы в рамках индивидуальных консультаций проводится защита выполненных работ. Консультации проводит преподаватель МЭИ, ответственный за организацию работы по текущему контролю результатов освоение программы студентом

4. Консультации направлены на получение индивидуального задания студента по разделу "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем". По результатам выполняемой самостоятельной работы в рамках индивидуальных консультаций проводится защита выполненных работ. Консультации проводит преподаватель МЭИ, ответственный за организацию работы по текущему контролю результатов освоение программы студентом

### 3.6 Тематика курсовых проектов/курсовых работ 6 Семестр

Курсовая работа (КР)

#### График выполнения курсового проекта

Неделя	1 - 6	7 - 10	11 - 13	14 - 15	Зачетная
Раздел курсового проекта	1	2	3	4	Защита курсового проекта
Объем раздела, %	20	20	30	30	-
Выполненный объем нарастающим итогом, %	20	40	70	100	-

Номер раздела	Раздел курсового проекта
1	Подготовка литературного обзора по теме
2	Соблюдение графика выполнения расчетов для создания функциональной блок-схемы
3	Выполнение расчета и схемотехническое моделирование работы устройства
4	Определение параметров разработанного устройства

### 3.7. Соответствие разделов дисциплины и формируемых в них компетенций

Запланированные результаты обучения по дисциплине (в соответствии с разделом 1)	Коды индикаторов	Номер раздела дисциплины (в соответствии с п.3.1)				Оценочное средство (тип и наименование)
		1	2	3	4	
<b>Знать:</b>						
современные интегральные схемы малой и средней степени интеграции, ориентированные на сопряжение с микроконтроллерами, исполнительными устройствами	ИД-3опк-2				+	Лабораторная работа/Защита лабораторной работы "Мультиплексор и демультиплексор"  Лабораторная работа/Защита лабораторной работы "Цифровые компараторы"  Лабораторная работа/Защита лабораторной работы "Шифратор и дешифратор"
типовые алгоритмы разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции	ИД-3опк-3	+		+		Лабораторная работа/Защита лабораторной работы "Цифровой сумматор"  Лабораторная работа/Защита лабораторной работы "Минимизация логических функций и синтез комбинационных схем"  Лабораторная работа/Защита лабораторной работы "Преобразование кодов"  Лабораторная работа/Защита лабораторной работы "Цифровые компараторы"
<b>Уметь:</b>						

<p>разработать техническое решение на основе аппаратных средств выбранных ИС малой и средней степени интеграции базы для преобразования информации, в соответствии с заданными техническими требованиями для системы управления и обработки данных</p>	ИД-3опк-2		+		<p>Лабораторная работа/Защита лабораторной работы "Минимизация логических функций и синтез комбинационных схем"</p> <p>Контрольная работа/Контрольная работа 1 - Минимизация функций методом карт Карно</p>
<p>составить принципиальную схему цифровой микросхемы малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма</p>	ИД-3опк-3	+		+	<p>Лабораторная работа/Защита лабораторной работы "Цифровой сумматор"</p> <p>Лабораторная работа/Защита лабораторной работы "Минимизация логических функций и синтез комбинационных схем"</p> <p>Лабораторная работа/Защита лабораторной работы "Мультиплексор и демультиплексор"</p> <p>Лабораторная работа/Защита лабораторной работы "Преобразование кодов"</p> <p>Лабораторная работа/Защита лабораторной работы "Цифровые компараторы"</p> <p>Лабораторная работа/Защита лабораторной работы "Шифратор и дешифратор"</p>

## **4. КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ (ТЕКУЩИЙ КОНТРОЛЬ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО ДИСЦИПЛИНЕ)**

### **4.1. Текущий контроль успеваемости**

#### **6 семестр**

Форма реализации: Письменная работа

1. Контрольная работа 1 - Минимизация функций методом карт Карно (Контрольная работа)

Форма реализации: Устная форма

1. Защита лабораторной работы "Цифровой сумматор" (Лабораторная работа)
2. Защита лабораторной работы "Минимизация логических функций и синтез комбинационных схем" (Лабораторная работа)
3. Защита лабораторной работы "Мультиплексор и демультиплексор" (Лабораторная работа)
4. Защита лабораторной работы "Преобразование кодов" (Лабораторная работа)
5. Защита лабораторной работы "Цифровые компараторы" (Лабораторная работа)
6. Защита лабораторной работы "Шифратор и дешифратор" (Лабораторная работа)

Балльно-рейтинговая структура дисциплины является приложением А.

Балльно-рейтинговая структура курсовой работы является приложением Б.

### **4.2 Промежуточная аттестация по дисциплине**

#### *Экзамен (Семестр №6)*

Оценка определяется в соответствии с Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» на основании семестровой и аттестационной составляющих.

#### *Курсовая работа (КР) (Семестр №6)*

Оценка выставляется в соответствии с действующим Положением о БАРС.

В диплом выставляется оценка за 6 семестр.

**Примечание:** Оценочные материалы по дисциплине приведены в фонде оценочных материалов ОПОП.

## **5. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

### **5.1 Печатные и электронные издания:**

1. Угрюмов, Е. П. Цифровая схемотехника : учебное пособие для вузов по направлению 230100 "Информатика и вычислительная техника" / Е. П. Угрюмов . – 3-е изд., перераб. и доп. – СПб. : БХВ-Петербург, 2010 . – 816 с. - ISBN 978-5-9775-0162-0 .;
2. Новиков Ю. В.- "Введение в цифровую схемотехнику", (2-е изд.), Издательство: "ИНТУИТ", Москва, 2016 - (392 с.)  
<https://e.lanbook.com/book/100676>.

### **5.2 Лицензионное и свободно распространяемое программное обеспечение:**

1. Office / Российский пакет офисных программ;
2. Windows / Операционная система семейства Linux;

3. Micro-Cap.

**5.3 Интернет-ресурсы, включая профессиональные базы данных и информационно-справочные системы:**

1. ЭБС Лань - <https://e.lanbook.com/>
2. ЭБС "Университетская библиотека онлайн" - [http://biblioclub.ru/index.php?page=main\\_ub\\_red](http://biblioclub.ru/index.php?page=main_ub_red)
3. Научная электронная библиотека - <https://elibrary.ru/>

**6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

Тип помещения	Номер аудитории, наименование	Оснащение
	отсутствует	



## БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА ДИСЦИПЛИНЫ

### Цифровая схемотехника

(название дисциплины)

#### 6 семестр

#### Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:

- КМ-1 Защита лабораторной работы "Минимизация логических функций и синтез комбинационных схем" (Лабораторная работа)
- КМ-2 Контрольная работа 1 - Минимизация функций методом карт Карно (Контрольная работа)
- КМ-3 Защита лабораторной работы "Преобразование кодов" (Лабораторная работа)
- КМ-5 Защита лабораторной работы "Шифратор и дешифратор" (Лабораторная работа)
- КМ-6 Защита лабораторной работы "Мультиплексор и демультимплексор" (Лабораторная работа)
- КМ-7 Защита лабораторной работы "Цифровой сумматор" (Лабораторная работа)
- КМ-8 Защита лабораторной работы "Цифровые компараторы" (Лабораторная работа)

#### Вид промежуточной аттестации – Экзамен.

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-5	КМ-6	КМ-7	КМ-8
		Неделя КМ:	4	6	6	8	10	12	14
1	Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств								
1.1	Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств		+		+	+	+	+	+
2	Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.								
2.1	Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.		+	+					
3	Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации								
3.1	Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации		+		+	+	+	+	+
4	Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с								

	учетом особенностей реальных микросхем							
4.1	Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем				+	+		+
Вес КМ, %:		15	15	15	15	15	15	10

## БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА КУРСОВОГО ПРОЕКТА/РАБОТЫ ПО ДИСЦИПЛИНЕ

### Цифровая схемотехника

(название дисциплины)

#### 6 семестр

**Перечень контрольных мероприятий текущего контроля успеваемости по курсовой работе:**

- КМ-1 Подготовка материалов по выбору принципиальной схемы устройства
- КМ-2 Расчет и моделирование базовых компонентов устройства
- КМ-3 Синтез и моделирование основных функциональных блоков
- КМ-4 Моделирование схемы в целом

**Вид промежуточной аттестации – защита КР.**

Номер раздела	Раздел курсового проекта/курсовой работы	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4
		Неделя КМ:	6	10	13	15
1	Подготовка литературного обзора по теме		+			
2	Соблюдение графика выполнения расчетов для создания функциональной блок-схемы			+		
3	Выполнение расчета и схемотехническое моделирование работы устройства				+	
4	Определение параметров разработанного устройства					+
Вес КМ, %:			20	20	30	30