

**Министерство науки и высшего образования РФ**  
**Федеральное государственное бюджетное образовательное учреждение**  
**высшего образования**  
**«Национальный исследовательский университет «МЭИ»**

---

Направление подготовки/специальность: 11.03.04 Электроника и нанoeлектроника

Наименование образовательной программы: Промышленная электроника

Уровень образования: высшее образование - бакалавриат

Форма обучения: Очная

**Рабочая программа дисциплины**  
**ЦИФРОВАЯ СХЕМОТЕХНИКА**


<b>Блок:</b>	<b>Блок 1 «Дисциплины (модули)»</b>
<b>Часть образовательной программы:</b>	<b>Обязательная</b>
<b>№ дисциплины по учебному плану:</b>	<b>Б1.О.20</b>
<b>Трудоемкость в зачетных единицах:</b>	<b>6 семестр - 6;</b>
<b>Часов (всего) по учебному плану:</b>	<b>216 часов</b>
<b>Лекции</b>	<b>6 семестр - 28 часа;</b>
<b>Практические занятия</b>	<b>6 семестр - 28 часа;</b>
<b>Лабораторные работы</b>	<b>6 семестр - 12 часов;</b>
<b>Консультации</b>	<b>6 семестр - 2 часа;</b>
<b>Самостоятельная работа</b>	<b>6 семестр - 145,5 часа;</b>
<b>в том числе на КП/КР</b>	<b>не предусмотрено учебным планом</b>
<b>Иная контактная работа</b>	<b>проводится в рамках часов аудиторных занятий</b>
<b>включая:</b>	
<b>Контрольная работа</b>	
<b>Лабораторная работа</b>	
<b>Промежуточная аттестация:</b>	
<b>Экзамен</b>	<b>6 семестр - 0,5 часа;</b>

**Москва 2019**

**ПРОГРАММУ СОСТАВИЛ:**

Преподаватель

(должность)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	<b>Сведения о владельце ЦЭП МЭИ</b>	
	Владелец	Новиков М.А.
	Идентификатор	R4035973e-NovikovMA-9fcc47d9

(подпись)

М.А. Новиков

(расшифровка  
подписи)

**СОГЛАСОВАНО:**

Руководитель  
образовательной программы

(должность, ученая степень, ученое звание)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	<b>Сведения о владельце ЦЭП МЭИ</b>	
	Владелец	Рашитов П.А.
	Идентификатор	R66e8dfb1-RashitovPA-1953162c


(подпись)

П.А. Рашитов

(расшифровка  
подписи)

Заведующий выпускающей  
кафедры

(должность, ученая степень, ученое звание)

	<b>Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»</b>	
	<b>Сведения о владельце ЦЭП МЭИ</b>	
	Владелец	Асташев М.Г.
	Идентификатор	R7a29e524-AstashevMG-0583186

(подпись)

М.Г. Асташев

(расшифровка  
подписи)

## 1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

**Цель освоения дисциплины:** изучение математических основ цифровой техники, теории и практики алгебры логики, алгоритмов функционирования типовых логических элементов комбинационного и последовательного типа. Приобретение навыков проектирования цифровых устройств обработки данных на основе современной элементной базы

### Задачи дисциплины

- знакомство обучающихся с видами сигналов, используемых для преобразования, передачи и хранения информации, основами алгебры логики и способами представления цифровой информации;

- знакомство обучающего с классами и номенклатурой современных интегральных схем, структурой и принципом действия основных цифровых элементов;

- освоение принципов математического синтеза и реализации цифровых устройств управления и обработки данных, работающих в реальном времени, на основе интегральных микросхем общего применения;

- приобретение развитых навыков технологии разработки и отладки систем на интегральных микросхемах с использованием специализированных программных и аппаратных средств моделирования и отладки.

Формируемые у обучающегося **компетенции** и запланированные **результаты обучения** по дисциплине, соотнесенные с **индикаторами достижения компетенций**:

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
ОПК-2 способен самостоятельно проводить экспериментальные исследования и использовать основные приемы обработки и представления полученных данных	ИД-3 <sub>ОПК-2</sub> Формулирует в рамках поставленной цели проекта совокупность взаимосвязанных задач, обеспечивающих ее достижение	знать: - современные интегральные схемы малой и средней степени интеграции, ориентированные на сопряжение с микроконтроллерами, исполнительными устройствами и энергетическими объектами.  уметь: - разработать техническое решение на основе аппаратных средств выбранных ИС малой и средней степени интеграции базы для преобразования информации, в соответствии с заданными техническими требованиями для системы управления и обработки данных.
ОПК-3 способен применять методы поиска, хранения, обработки, анализа и представления в требуемом формате информации из различных источников и баз данных, соблюдая при этом основные требования информационной безопасности	ИД-3 <sub>ОПК-3</sub> Умеет решать задачи обработки данных с помощью современных средств автоматизации	знать: - типовые алгоритмы разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции.  уметь: - составить принципиальную схему с применением микросхем малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
		устройства для реализации заданного алгоритма.

## 2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ ВО

Дисциплина относится к основной профессиональной образовательной программе Промышленная электроника (далее – ОПОП), направления подготовки 11.03.04 Электроника и нанoeлектроника, уровень образования: высшее образование - бакалавриат.

Базируется на уровне среднего общего образования.

Результаты обучения, полученные при освоении дисциплины, необходимы при выполнении выпускной квалификационной работы.

### 3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

#### 3.1 Структура дисциплины

Общая трудоемкость дисциплины составляет 6 зачетных единиц, 216 часов.

№ п/п	Разделы/темы дисциплины/формы промежуточной аттестации	Всего часов на раздел	Семестр	Распределение трудоемкости раздела (в часах) по видам учебной работы										Содержание самостоятельной работы/ методические указания
				Контактная работа							СР			
				Лек	Лаб	Пр	Консультация		ИКР		ПА	Работа в семестре	Подготовка к аттестации /контроль	
КПР	ГК	ИККП	ТК											
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств	48	6	8	4	8	-	-	-	-	-	28	-	<p><b><u>Подготовка к лабораторной работе:</u></b> Для выполнения заданий по лабораторной работе необходимо предварительно изучить тему и задачи выполнения лабораторной работы, а так же изучить вопросы вариантов обработки результатов по изученному в разделе "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств" материалу.</p> <p><b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств" подготовка к выполнению заданий на практических занятиях</p> <p><b><u>Подготовка к аудиторным занятиям:</u></b> Проработка лекции, выполнение и подготовка к защите лаб. работы</p> <p><b><u>Подготовка к контрольной работе:</u></b> Изучение материалов и подготовка к контрольной работе , коллоквиуму, защите проекта</p> <p><b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Элементы теории информации. Способы</p>
1.1	Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств	48		8	4	8	-	-	-	-	-	-	28	

													представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств" <b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств" <b><u>Изучение материалов литературных источников:</u></b> [1], раздел 1 [2], раздел 1 [5], стр. 15-39 [6], стр. 73-115
2	Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.	48	8	4	8	-	-	-	-	-	28	-	<b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства."
2.1	Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.	48	8	4	8	-	-	-	-	-	28	-	<b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства." подготовка к выполнению заданий на практических занятиях <b><u>Подготовка к аудиторным занятиям:</u></b> Проработка лекции, выполнение и подготовка к защите лаб. работы <b><u>Подготовка к контрольной работе:</u></b> Изучение материалов и подготовка к контрольной работе, коллоквиуму, защите проекта <b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства." <b><u>Подготовка к лабораторной работе:</u></b> Для

														<p>выполнения заданий по лабораторной работе необходимо предварительно изучить тему и задачи выполнения лабораторной работы, а так же изучить вопросы вариантов обработки результатов по изученному в разделе "Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства." материалу.</p> <p><b><u>Подготовка доклада, выступления:</u></b> Задание связано с углубленным изучением разделов дисциплины и самостоятельным поиском материалов для раскрытия темы доклада. Материалы выполненной работы представляются в электронном виде или в форме распечатанных презентационных слайдов. В качестве тем докладов студентам предлагаются следующие варианты:</p> <p><b><u>Изучение материалов литературных источников:</u></b> [2], раздел 2 [4], стр. 263-328 [6], стр. 1-73</p>
3	Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации	48	8	4	8	-	-	-	-	-	28	-	<p><b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации" подготовка к выполнению заданий на практических занятиях</p> <p><b><u>Подготовка к аудиторным занятиям:</u></b> Проработка лекции, выполнение и подготовка к защите лаб. работы</p> <p><b><u>Подготовка к контрольной работе:</u></b> Изучение материалов и подготовка к контрольной работе, коллоквиуму, защите проекта</p> <p><b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Синтез схем с элементарными ячейками памяти"</p>	
3.1	Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации	48	8	4	8	-	-	-	-	-	28	-		

														Синтез устройств управления с применением преобразователей информации" <b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации" <b><u>Подготовка к лабораторной работе:</u></b> Для выполнения заданий по лабораторной работе необходимо предварительно изучить тему и задачи выполнения лабораторной работы, а так же изучить вопросы вариантов обработки результатов по изученному в разделе "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации" материалу. <b><u>Изучение материалов литературных источников:</u></b> [3], раздел 4 [4], стр. 329-338 [6], стр. 73-115
4	Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем	36	4	-	4	-	-	-	-	-	28	-	<b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем" <b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем" <b><u>Подготовка к лабораторной работе:</u></b> Для выполнения заданий по лабораторной работе необходимо предварительно изучить тему и	
4.1	Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей	36	4	-	4	-	-	-	-	-	28	-		



	реальных микросхем												задачи выполнения лабораторной работы, а так же изучить вопросы вариантов обработки результатов по изученному в разделе "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем" материалу. <b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем" подготовка к выполнению заданий на практических занятиях <b><u>Подготовка к аудиторным занятиям:</u></b> Проработка лекции, выполнение и подготовка к защите лаб. работы <b><u>Подготовка к контрольной работе:</u></b> Изучение материалов и подготовка к контрольной работе , коллоквиуму, защите проекта <b><u>Изучение материалов литературных источников:</u></b> [1], раздел 1 [3], раздел 5 [4], стр. 378-392 [5], стр.15-39
	Экзамен	36.0	-	-	-	-	2	-	-	0.5	-	33.5	
	Всего за семестр	216.0	28	12	28	-	2	-	-	0.5	112	33.5	
	Итого за семестр	216.0	28	12	28		2		-	0.5		145.5	

**Примечание:** Лек – лекции; Лаб – лабораторные работы; Пр – практические занятия; КПР – аудиторные консультации по курсовым проектам/работам; ИККП – индивидуальные консультации по курсовым проектам/работам; ГК- групповые консультации по разделам дисциплины; СР – самостоятельная работа студента; ИКР – иная контактная работа; ТК – текущий контроль; ПА – промежуточная аттестация

### **3.2 Краткое содержание разделов**

#### 1. Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств

1.1. Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств

Виды сигналов. Способы представления информации. Форматы представления информации. Системы счисления. Способы перехода из одной системы счисления в другую. Логические функции. Формы представления логических функций. Аксиомы и теоремы алгебры логики. Основные логические функции. Понятие полного функционального базиса. Логические функции И, ИЛИ, НЕ, их использование для аналитического представления цифровой информации. Минимизация логических функций аналитическими и графоаналитическими методами. Этапы разработки цифровых схем. Понятие синтеза цифровых устройств. Синтез комбинационных цифровых схем в полных функциональных базисах..

#### 2. Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.

2.1. Дешифраторы, мультиплексоры, демультимплексоры. Триггерные устройства.

Дешифраторы, шифраторы, мультиплексоры, демультимплексоры, сумматоры, преобразователи кодов. Синтез комбинационных схем в заданных базисах многофункциональных элементов. Обратные связи в цифровых схемах. Понятие о триггере. Триггеры R-S, D, J-K и T типов. Аналитическое описание работы триггеров. Таблицы истинности и переходов. Понятие об асинхронном, стробируемом и тактируемом способах обработки информации..

#### 3. Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации

3.1. Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации

Структура цифровых автоматов с памятью .Внутренние состояния и определение их числа. Описание цифровых автоматов: абстрактные таблицы переходов, схемы алгоритмов, направленные графы переходов. Этапы синтеза цифровых автоматов. Кодированные таблицы переходов. Составление аналитического описания цифрового автомата. Понятие о состязаниях и пути устранения критических состязаний. Переход от аналоговых сигналов к цифровым и наоборот. Понятие о дискретизации сигнала, способов обработки цифровых сигналов.

#### 4. Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем

4.1. Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем

Номенклатурный ряд отечественных и иностранных микросхем логики. Совместимость микросхем. Третье состояние выходных буферов микросхем памяти..

### **3.3. Темы практических занятий**

1. 7. Особенности применения реальных микросхем логики;
2. 6. Разработка описания автомата на основе технического задания;
3. 5. Преобразователи сигналов;

4. 4. Синтез комбинационных схем в заданных базисах многофункциональных элементов;
5. 3. Карты Карно, минимизированные логические выражения;
6. 2. Логические функции, упрощение логических выражений;
7. 1. Системы счисления, перевод чисел из различных систем счисления.

### 3.4. Темы лабораторных работ

1. 1. Минимизация логических функций и синтез комбинационных схем;
2. 2. Синтез цифровых устройств формирования последовательностей импульсов на основе многофункциональных элементов;
3. 3. Синтез и отладка цифровых устройств с памятью.

### 3.5 Консультации

#### *Групповые консультации по разделам дисциплины (ГК)*

1. Обсуждение материалов по кейсам раздела "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств"
2. Обсуждение материалов по кейсам раздела "Дешифраторы, мультиплексоры, демультиплексоры. Триггерные устройства."
3. Обсуждение материалов по кейсам раздела "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации"
4. Обсуждение материалов по кейсам раздела "Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем"

#### *Текущий контроль (ТК)*

1. Консультации направлены на получение индивидуального задания студента по разделу "Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств". По результатам выполняемой самостоятельной работы в рамках индивидуальных консультаций проводится защита выполненных работ. Консультации проводит преподаватель МЭИ, ответственный за организацию работы по текущему контролю результатов освоения программы студентом
2. Консультации направлены на получение индивидуального задания студента по разделу "Дешифраторы, мультиплексоры, демультиплексоры. Триггерные устройства.". По результатам выполняемой самостоятельной работы в рамках индивидуальных консультаций проводится защита выполненных работ. Консультации проводит преподаватель МЭИ, ответственный за организацию работы по текущему контролю результатов освоения программы студентом
3. Консультации направлены на получение индивидуального задания студента по разделу "Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации". По результатам выполняемой самостоятельной работы в рамках индивидуальных консультаций проводится защита выполненных работ. Консультации проводит преподаватель МЭИ, ответственный за организацию работы по текущему контролю результатов освоения программы студентом
4. Консультации направлены на получение индивидуального задания студента по разделу "Реальные отечественные и иностранные микросхемы логики. Синтез

устройств управления с учетом особенностей реальных микросхем". По результатам выполняемой самостоятельной работы в рамках индивидуальных консультаций проводится защита выполненных работ. Консультации проводит преподаватель МЭИ, ответственный за организацию работы по текущему контролю результатов освоения программы студентом

### **3.6 Тематика курсовых проектов/курсовых работ**

Курсовой проект/ работа не предусмотрены

### 3.7. Соответствие разделов дисциплины и формируемых в них компетенций

Запланированные результаты обучения по дисциплине (в соответствии с разделом 1)	Коды индикаторов	Номер раздела дисциплины (в соответствии с п.3.1)				Оценочное средство (тип и наименование)
		1	2	3	4	
<b>Знать:</b>						
современные интегральные схемы малой и средней степени интеграции, ориентированные на сопряжение с микроконтроллерами, исполнительными устройствами и энергетическими объектами	ИД-3опк-2			+	+	Лабораторная работа/Защита лабораторной работы 3 Контрольная работа/Контрольная работа 3
типовые алгоритмы разработки цифровых устройств управления и обработки данных с использованием ИС малой и средней степени интеграции	ИД-3опк-3	+	+			Лабораторная работа/Защита лабораторной работы 1 Лабораторная работа/Защита лабораторной работы 2 Контрольная работа/Контрольная работа 1 - Системы счисления Контрольная работа/Контрольная работа 2 - Логические выражения
<b>Уметь:</b>						
разработать техническое решение на основе аппаратных средств выбранных ИС малой и средней степени интеграции базы для преобразования информации, в соответствии с заданными техническими требованиями для системы управления и обработки данных	ИД-3опк-2			+	+	Лабораторная работа/Защита лабораторной работы 3 Контрольная работа/Контрольная работа 3
составить принципиальную схему с применением микросхем малой и средней степени интеграции для реализации системы управления и обработки данных, отладить работу устройства для реализации заданного алгоритма	ИД-3опк-3	+	+			Лабораторная работа/Защита лабораторной работы 1 Лабораторная работа/Защита лабораторной работы 2

							<p>Контрольная работа/Контрольная работа 1 - Системы счисления</p> <p>Контрольная работа/Контрольная работа 2 - Логические выражения</p>
--	--	--	--	--	--	--	--

## **4. КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ (ТЕКУЩИЙ КОНТРОЛЬ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО ДИСЦИПЛИНЕ)**

### **4.1. Текущий контроль успеваемости**

**6 семестр**

Форма реализации: Компьютерное задание

1. Защита лабораторной работы 1 (Лабораторная работа)
2. Защита лабораторной работы 2 (Лабораторная работа)
3. Защита лабораторной работы 3 (Лабораторная работа)

Форма реализации: Обмен электронными документами

1. Контрольная работа 1 - Системы счисления (Контрольная работа)
2. Контрольная работа 2 - Логические выражения (Контрольная работа)
3. Контрольная работа 3 (Контрольная работа)

Балльно-рейтинговая структура дисциплины является приложением А.

### **4.2 Промежуточная аттестация по дисциплине**

*Экзамен (Семестр №6)*

Оценка определяется в соответствии с Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» на основании семестровой и аттестационной составляющих.

**Примечание:** Оценочные материалы по дисциплине приведены в фонде оценочных материалов ОПОП.

## **5. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

### **5.1 Печатные и электронные издания:**

1. А. Оппенгейм, Р. Шафер- "Цифровая обработка сигналов", (3-е изд., испр.), Издательство: "Техносфера", Москва, 2012 - (1048 с.)

<https://biblioclub.ru/index.php?page=book&id=233730>;

2. Бойт, К. Цифровая электроника : пер. с нем. / К. Бойт . – М. : Техносфера, 2007 . – 472 с. – (Мир электроники) . - ISBN 978-5-948361-24-6 .;

3. Кузнецов, А. В. Аналоговая цифровая электроника : учебное пособие / А. В. Кузнецов, К. А. Палагута, П. И. Савостин, Федеральное агентство по образованию, МГИУ Правительства Москвы . – М. : Изд-во МГИУ, 2010 . – 262 с. - ISBN 978-5-2760-1823-2 .;

4. Опадчий, Ю. Ф. Аналоговая и цифровая электроника (полный курс) : Учебник для вузов по специальности "Проектирование и технология радиоэлектронных средств" / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров . – М. : Горячая Линия-Телеком, 1999 . – 768 с. - ISBN 5-935170-02-7 : 115.00 .;

5. Оппенгейм, А. Цифровая обработка сигналов : пер. с англ. / А. Оппенгейм, Р. Шафер . – 2-е изд., испр. – М. : Техносфера, 2009 . – 856 с. – (Мир цифровой обработки) . - ISBN 978-5-948362-02-1 .;

6. Угрюмов, Е. П. Цифровая схемотехника : учебное пособие для вузов по направлению 230100 "Информатика и вычислительная техника" / Е. П. Угрюмов . – 3-е изд., перераб. и доп. – СПб. : БХВ-Петербург, 2010 . – 816 с. - ISBN 978-5-9775-0162-0 ..

## 5.2 Лицензионное и свободно распространяемое программное обеспечение:

1. СДО "Прометей";
2. Office;
3. Windows;
4. Matlab;
5. Майнд Видеоконференции.

## 5.3 Интернет-ресурсы, включая профессиональные базы данных и информационно-справочные системы:

1. ЭБС Лань - <https://e.lanbook.com/>
2. ЭБС "Университетская библиотека онлайн" - [http://biblioclub.ru/index.php?page=main\\_ub\\_red](http://biblioclub.ru/index.php?page=main_ub_red)
3. Научная электронная библиотека - <https://elibrary.ru/>
4. База данных ВИНТИ online - <http://www.viniti.ru/>
5. База данных журналов издательства Elsevier - <https://www.sciencedirect.com/>
6. Электронные ресурсы издательства Springer - <https://link.springer.com/>
7. База данных Web of Science - <http://webofscience.com/>
8. База данных Scopus - <http://www.scopus.com>
9. Национальная электронная библиотека - <https://rusneb.ru/>
10. ЭБС "Консультант студента" - <http://www.studentlibrary.ru/>
11. Электронная библиотека МЭИ (ЭБ МЭИ) - <http://elib.mpei.ru/login.php>

## 6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Тип помещения	Номер аудитории, наименование	Оснащение
Учебные аудитории для проведения лекционных занятий и текущего контроля	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
	Б-305, Учебная аудитория	парта со скамьей, стул, доска меловая, мультимедийный проектор, кондиционер
Учебные аудитории для проведения практических занятий, КР и КП	Б-305, Учебная аудитория	парта со скамьей, стул, доска меловая, мультимедийный проектор, кондиционер
Учебные аудитории для проведения лабораторных занятий	Е-101а, Компьютерный класс	стол, стул, шкаф, тумба, компьютерная сеть с выходом в Интернет, мультимедийный проектор, доска маркерная, лабораторный стенд, компьютер персональный
Учебные аудитории для проведения промежуточной аттестации	Е-101а, Компьютерный класс	стол, стул, шкаф, тумба, компьютерная сеть с выходом в Интернет, мультимедийный проектор, доска маркерная, лабораторный стенд, компьютер персональный
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
	Б-305, Учебная аудитория	парта со скамьей, стул, доска меловая, мультимедийный проектор, кондиционер
Помещения для самостоятельной работы	НТБ-303, Компьютерный читальный зал	стол компьютерный, стул, стол письменный, вешалка для одежды, компьютерная сеть с выходом в Интернет, компьютер персональный,



		принтер, кондиционер
Помещения для консультирования	Е-324/6, Преподавательская каф. "Пром.эл."	кресло рабочее, стул, шкаф для документов, стол письменный, тумба, компьютерная сеть с выходом в Интернет, многофункциональный центр, компьютер персональный
Помещения для хранения оборудования и учебного инвентаря	Е-324/5, Методический кабинет каф. "Пром.эл."	парта, стул, вешалка для одежды, компьютерная сеть с выходом в Интернет, мультимедийный проектор, доска маркерная передвижная, ноутбук

## БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА ДИСЦИПЛИНЫ

## Цифровая схемотехника

(название дисциплины)

## 6 семестр

**Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:**

- КМ-1 Контрольная работа 1 - Системы счисления (Контрольная работа)  
 КМ-2 Защита лабораторной работы 1 (Лабораторная работа)  
 КМ-3 Защита лабораторной работы 2 (Лабораторная работа)  
 КМ-4 Контрольная работа 2 - Логические выражения (Контрольная работа)  
 КМ-5 Защита лабораторной работы 3 (Лабораторная работа)  
 КМ-6 Контрольная работа 3 (Контрольная работа)

**Вид промежуточной аттестации – Экзамен.**

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4	КМ-5	КМ-6
		Неделя КМ:	2	4	6	8	12	14
1	Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств							
1.1	Элементы теории информации. Способы представления численной информации. Основы алгебры логики. Синтез комбинационных цифровых устройств		+	+	+	+		
2	Дешифраторы, мультиплексоры, демультиплексоры. Триггерные устройства.							
2.1	Дешифраторы, мультиплексоры, демультиплексоры. Триггерные устройства.		+	+	+	+		
3	Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации							
3.1	Синтез схем с элементарными ячейками памяти Синтез устройств управления с применением преобразователей информации						+	+
4	Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем							
4.1	Реальные отечественные и иностранные микросхемы логики. Синтез устройств управления с учетом особенностей реальных микросхем						+	+
Вес КМ, %:			20	20	20	20	15	5

