

**Министерство науки и высшего образования РФ  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Национальный исследовательский университет «МЭИ»**

**Направление подготовки/специальность: 11.04.01 Радиотехника**

**Наименование образовательной программы: Радиотехнические методы и устройства формирования и обработки сигналов**

**Уровень образования: высшее образование - магистратура**

**Форма обучения: Очная**

**Оценочные материалы  
по дисциплине  
Устройства обработки сигналов на программируемых логических  
интегральных схемах**

**Москва  
2023**

## ОЦЕНОЧНЫЕ МАТЕРИАЛЫ РАЗРАБОТАЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Шукин А.В.
	Идентификатор	R191e9d66-ShchukinAV-13fb24a1

(подпись)

А.В. Шукин

(расшифровка  
подписи)

## СОГЛАСОВАНО:

Руководитель  
образовательной  
программы

(должность, ученая степень, ученое  
звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Сафин А.Р.
	Идентификатор	Rdaf18b6c-SafinAR-8ed43814

(подпись)

А.Р. Сафин

(расшифровка  
подписи)

Заведующий  
выпускающей кафедры

(должность, ученая степень, ученое  
звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Сафин А.Р.
	Идентификатор	Rdaf18b6c-SafinAR-8ed43814

(подпись)

А.Р. Сафин

(расшифровка  
подписи)

## ОБЩАЯ ЧАСТЬ

Оценочные материалы по дисциплине предназначены для оценки: достижения обучающимися запланированных результатов обучения по дисциплине, этапа формирования запланированных компетенций и уровня освоения дисциплины.

Оценочные материалы по дисциплине включают оценочные средства для проведения мероприятий текущего контроля успеваемости и промежуточной аттестации.

Формируемые у обучающегося компетенции:

1. ПК-2 Способность разрабатывать и модернизировать радиоэлектронные устройства и блоки

ИД-1 Разрабатывает структурные, функциональные и принципиальные схемы радиоэлектронных устройств

ИД-2 Использует средства компьютерного моделирования в целях модернизации и совершенствования радиоэлектронных устройств и блоков

и включает:

**для текущего контроля успеваемости:**

Форма реализации: Устная форма

1. Коллоквиум по теме лабораторной работы № 2 (Коллоквиум)
2. Коллоквиум по теме лабораторной работы №3 (Коллоквиум)
3. Коллоквиум по теме лабораторной работы №4 (Коллоквиум)
4. Коллоквиум по теме лабораторной работы №5 (Коллоквиум)
5. Коллоквиум по теме лабораторной работы №6 (Коллоквиум)
6. Коллоквиум по теме лабораторной работы №7 (Коллоквиум)
7. Лабораторная работа №8 (Лабораторная работа)

## БРС дисциплины

2 семестр

Раздел дисциплины	Веса контрольных мероприятий, %							
	Индекс КМ:	КМ-1	КМ-2	КМ-2	КМ-3	КМ-3	КМ-4	КМ-4
	Срок КМ:	4	8	8	12	12	15	15
Введение в проектирование цифровых устройств на ПЛИС, архитектура современных ПЛИС								
Общие сведения о ПЛИС классификация, структура, виды ПЛИС	+	+	+					
Особенности разработки устройств на ПЛИС	+	+	+					
Основы моделирования и функциональной проверки проекта цифрового устройства на ПЛИС								
Основы проектирования прикладных программ для ПЛИС в специализированных САПР	+	+	+					
Проектирование и функциональное моделирование элементов цифровой логики	+	+	+					

Ограничения, накладываемые на проект, применение типовых программных ядер в проекте							
Ограничения, накладываемые на проект				+	+		
Применение типовых программных ядер в проекте				+	+		
Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов							
Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС						+	+
Отладка проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов						+	+
Вес КМ:	20	10	10	20	20	10	10

3 семестр

Раздел дисциплины	Вес контрольных мероприятий, %
	Индекс КМ:
	Срок КМ:
Вес КМ:	

\$Общая часть/Для промежуточной аттестации\$

### БРС курсовой работы/проекта

3 семестр

Раздел дисциплины	Весы контрольных мероприятий, %				
	Индекс КМ:	КМ- 1	КМ- 2	КМ- 3	КМ- 4
	Срок КМ:	4	8	12	15
1-й этап задания по курсовому проектированию: подготовка отчета с описанием назначения, структурной схемы и особенностей работы проектируемого устройства (в соответствии с заданием)		+			
2-ой этап задания по курсовому проектированию: подготовка отчета с описанием структуры проекта устройства и алгоритма работы проекта для ПЛИС			+		
3-й этап задания по курсовому проектированию: разработка и отладка проекта прикладной программы для ПЛИС на языке VHDL для разрабатываемого устройства с подготовкой отчета				+	
4-й этап задания контроль правильности оформления текста пояснительной записки курсового проекта				+	+
Вес КМ:		20	20	40	20

## СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ТЕКУЩЕГО КОНТРОЛЯ

### *I. Оценочные средства для оценки запланированных результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций*

Индекс компетенции	Индикатор	Запланированные результаты обучения по дисциплине	Контрольная точка
ПК-2	ИД-1 <sub>ПК-2</sub> Разрабатывает структурные, функциональные и принципиальные схемы радиоэлектронных устройств	Знать: методы моделирования цифровых устройств и пакеты САПР, применяемые при практической реализации цифровых устройств приема и обработки сигналов на ПЛИС Уметь: Использовать и составлять алгоритмы для прикладных программ для реализации на ПЛИС	Коллоквиум по теме лабораторной работы № 2 (Коллоквиум) Коллоквиум по теме лабораторной работы №3 (Коллоквиум) Коллоквиум по теме лабораторной работы №4 (Коллоквиум) Коллоквиум по теме лабораторной работы №5 (Коллоквиум) Коллоквиум по теме лабораторной работы №6 (Коллоквиум)
ПК-2	ИД-2 <sub>ПК-2</sub> Использует средства компьютерного моделирования в целях модернизации и совершенствования радиоэлектронных устройств и блоков	Уметь: проводить проектирование программ на основе алгоритмов работы, используя языки программирования низкого уровня в специализированных САПР	Коллоквиум по теме лабораторной работы №7 (Коллоквиум) Лабораторная работа №8 (Лабораторная работа)

## II. Содержание оценочных средств. Шкала и критерии оценивания

### КМ-1. Коллоквиум по теме лабораторной работы № 2

**Формы реализации:** Устная форма

**Тип контрольного мероприятия:** Коллоквиум

**Вес контрольного мероприятия в БРС:** 20

**Процедура проведения контрольного мероприятия:** Устный опрос проверки знаний по теме лабораторной работы №2 - Архитектура современных ПЛИС Xilinx: буферные модули и их использование на языке VHDL при проектировании устройств на ПЛИС

**Краткое содержание задания:**

Назначение буферных модулей и их использование на языке VHDL при проектировании устройств на ПЛИС.

**Контрольные вопросы/задания:**

Знать: методы моделирования цифровых устройств и пакеты САПР, применяемые при практической реализации цифровых устройств приема и обработки сигналов на ПЛИС	1. Для чего используются в проекте буферные схемы?
--	--

**Описание шкалы оценивания:**

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания:* Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

*Оценка: 4*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания:* Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

*Оценка: 3*

*Нижний порог выполнения задания в процентах: 50*

*Описание характеристики выполнения знания:* Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

### КМ-2. Коллоквиум по теме лабораторной работы №4

**Формы реализации:** Устная форма

**Тип контрольного мероприятия:** Коллоквиум

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Устный опрос проверки знаний по теме лабораторной работы №4 - Наложение ограничений в проекте при проектировании устройств на ПЛИС, особенности использования специализированных файлов (\*.XDC и пр.)

**Краткое содержание задания:**

В соответствии с заданием к лабораторной работе наложите ограничения на линии проекта с использованием файла ограничений \*.xdc.

**Контрольные вопросы/задания:**

Знать: методы моделирования цифровых устройств и пакеты САПР, применяемые при практической реализации цифровых устройств приема и обработки сигналов на ПЛИС	1. На каких этапах проектирования могут накладываться ограничения на проект?
--	--

**Описание шкалы оценивания:**

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно*

*Оценка: 4*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач*

*Оценка: 3*

*Нижний порог выполнения задания в процентах: 50*

*Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено*

**КМ-2. Коллоквиум по теме лабораторной работы №3**

**Формы реализации:** Устная форма

**Тип контрольного мероприятия:** Коллоквиум

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Устный опрос проверки знаний по теме лабораторной работы №3 - Применение специализированных библиотек и статических логических автоматов с конечным числом состояний при проектировании устройств на ПЛИС

**Краткое содержание задания:**

Добавьте специализированные библиотеки элементов для реализации заданной функции, согласно заданию к лабораторной работе, при проектировании устройств на ПЛИС.

**Контрольные вопросы/задания:**

Знать: методы моделирования цифровых устройств и пакеты САПР, применяемые при практической реализации цифровых устройств приема и обработки сигналов на ПЛИС	1. В чем заключается отличие синхронных от асинхронных статических логических автоматов с конечным числом состояний?
--	--

**Описание шкалы оценивания:**

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно*

*Оценка: 4*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач*

*Оценка: 3*

*Нижний порог выполнения задания в процентах: 50*

*Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено*

### **КМ-3. Коллоквиум по теме лабораторной работы №5**

**Формы реализации:** Устная форма

**Тип контрольного мероприятия:** Коллоквиум

**Вес контрольного мероприятия в БРС: 20**

**Процедура проведения контрольного мероприятия:** Устный опрос проверки знаний по теме лабораторной работы №5 - Создание и подключение к проекту сложно-функциональных программных блоков на примере блока двухпортовой памяти "FIFO"

#### **Краткое содержание задания:**

Подключите к проекту на шину данных модуль двухпортовой памяти "FIFO" и осуществите его функциональную проверку в САПР "Vivado".

#### **Контрольные вопросы/задания:**

Уметь: Использовать и составлять алгоритмы для прикладных программ для реализации на ПЛИС	1.Как осуществить проверку модуля двухпортовой памяти "FIFO" в проекте?
---	---

#### **Описание шкалы оценивания:**

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно*

*Оценка: 4*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач*

*Оценка: 3*

*Нижний порог выполнения задания в процентах: 50*

*Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено*

### **КМ-3. Коллоквиум по теме лабораторной работы №6**

**Формы реализации:** Устная форма

**Тип контрольного мероприятия:** Коллоквиум

**Вес контрольного мероприятия в БРС: 20**

**Процедура проведения контрольного мероприятия:** Устный опрос проверки знаний по теме лабораторной работы №6 - Основные этапы проектирования устройств на ПЛИС: особенности формирования схемы устройства, специфика этапов синтеза и реализации проекта, загрузка прикладной программы проекта в ПЛИС



**Краткое содержание задания:**

Осуществите этапы синтеза, реализации и формирования прикладной программы для ПЛИС в САПР “Vivado”.

**Контрольные вопросы/задания:**

Уметь: Использовать и составлять алгоритмы для прикладных программ для реализации на ПЛИС	1.С какими целями может осуществляться оптимизация проекта (перечислите основные цели)?
---	---

**Описание шкалы оценивания:**

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно*

*Оценка: 4*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач*

*Оценка: 3*

*Нижний порог выполнения задания в процентах: 50*

*Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено*

**КМ-4. Лабораторная работа №8**

**Формы реализации:** Устная форма

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Защита лабораторной работы №8 - Отладка проекта прикладной программы для ПЛИС с помощью специализированных аппаратных и программных средств

**Краткое содержание задания:**

Проведите отладку проекта прикладной программы для ПЛИС с помощью специализированных программных и аппаратных средств в САПР Vivado

**Контрольные вопросы/задания:**

Уметь: проводить проектирование программ на основе алгоритмов работы, используя языки программирования низкого уровня в специализированных САПР	1.Как осуществляется отладка проекта прикладной программы для ПЛИС с помощью средств САПР Vivado?
---	---

**Описание шкалы оценивания:**

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно*

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

#### **КМ-4. Коллоквиум по теме лабораторной работы №7**

**Формы реализации:** Устная форма

**Тип контрольного мероприятия:** Коллоквиум

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Устный опрос проверки знаний по теме лабораторной работы №7 - Отладка проекта прикладной программы для ПЛИС с помощью специализированных аппаратных и программных средств

**Краткое содержание задания:**

Выполните основные этапы проектирования устройств на ПЛИС: синтеза, реализации проекта, загрузку прикладной программы проекта в ПЛИС.

**Контрольные вопросы/задания:**

Уметь: проводить проектирование программ на основе алгоритмов работы, используя языки программирования низкого уровня в специализированных САПР	1.Для чего может использоваться модуль логического анализатора ПЛА в проекте?
---	---

**Описание шкалы оценивания:**

Оценка: 5

Нижний порог выполнения задания в процентах: 70

Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно

Оценка: 4

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Оценка "хорошо" выставляется если большинство вопросов раскрыто. выбрано верное направление для решения задач

Оценка: 3

Нижний порог выполнения задания в процентах: 50

Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется если задание преимущественно выполнено

## Для курсового проекта/работы

### 3 семестр

#### *I. Описание КП/КР*

Изучение особенностей проектирования, алгоритмов цифровой обработки сигналов и функциональной проверки цифрового устройства на ПЛИС (согласно индивидуальному заданию)

#### *II. Примеры задания и темы работы*

Пример задания

Проведите проектирование и осуществите функциональную проверку цифрового устройства на ПЛИС (согласно индивидуальному заданию)

#### **Тематика КП/КР:**

1. Проектирование и функциональное моделирование модуля цифрового синтезатора прямого синтеза сигналов на примере формирования М-последовательности. 2. Проектирование и функциональное моделирование модуля цифрового синтезатора прямого синтеза на примере формирования сигнала, заданного функцией  $\cos(2x)$  с переменным периодом. 3. Проектирование и функциональное моделирование модуля цифрового перестраиваемого синтезатора сигналов с кодом Баркера длиной 7, 11, 13. 4. Проектирование и функциональное моделирование модуля вычисления функции  $\arctg(x)$  на основе алгоритма “цифра за цифрой” или “CORDIC”. 5. Проектирование и функциональное моделирование модуля формирования опорного колебания на основе алгоритма “CORDIC” на примере функций  $\ln(x)$ . 6. Проектирование и функциональное моделирование модуля быстрого преобразования Фурье (БПФ) 7. Проектирование и функциональное моделирование модуля обратного быстрого преобразования Фурье (ОБПФ). 8. Проектирование и функциональное моделирование модуля цифрового понижающего преобразователя частоты. 9. Проектирование и функциональное моделирование модуля циклической свертки двух дискретных сигналов. 10. Проектирование и функциональное моделирование модуля вычисления автокорреляционной функции М-последовательности с помощью алгоритма БПФ (используется ядро БПФ из IP каталога). 11. Проектирование и функциональное моделирование модуля ЦОС на основе алгоритма вычисления “быстрой свертки” дискретных сигналов на основе БПФ (используются ядра БПФ, ОБПФ из IP каталога). 12. Проектирование и функциональное моделирование модуля цифровой автоматической регулировки усиления (АРУ) сигнала. 13. Проектирование и функциональное моделирование модуля фильтрации сигналов на основе фильтра скользящего среднего и медианного фильтра для сигналов с импульсными помехами и разным отношением сигнал/шум. 14. Проектирование и функциональное моделирование модуля 8-х канального корреляционного приемника дискретных сигналов. 15. Проектирование и функциональное моделирование модуля линейной свертки двух дискретных сигналов. 16. Проектирование и функциональное моделирование модуля реализации и выбора одной из оконных функций для спектральных методов обработки сигналов (прямоугольное окно, окно Хана, окно Хемминга).

**КМ-1. Выполнение 1-го этапа задания по курсовому проектированию: подготовка отчета с описанием назначения, структурной схемы и особенностей работы проектируемого устройства (в соответствии с заданием)**

**Описание шкалы оценивания**

*Оценка: зачтено*

*Описание характеристики выполнения знания:* Задание преимущественно выполнено или выполнено в полном объеме

*Оценка:* не зачтено

*Описание характеристики выполнения знания:* Задание не выполнено

**КМ-2. КМ-2.Выполнение 2-го этапа задания по курсовому проектированию: подготовка отчета с описанием структуры проекта устройства и алгоритма работы проекта для ПЛИС**

**Описание шкалы оценивания**

*Оценка:* зачтено

*Описание характеристики выполнения знания:* Задание преимущественно выполнено или выполнено в полном объеме

*Оценка:* не зачтено

*Описание характеристики выполнения знания:* Задание не выполнено

**КМ-3. КМ-3.Выполнение 3-го этапа задания по курсовому проектированию: разработка и отладка проекта прикладной программы для ПЛИС на языке VHDL для разрабатываемого устройства с подготовкой отчета.**

**Описание шкалы оценивания**

*Оценка:* зачтено

*Описание характеристики выполнения знания:* Задание преимущественно выполнено или выполнено в полном объеме

*Оценка:* не зачтено

*Описание характеристики выполнения знания:* Задание не выполнено

**КМ-4. КМ-4. Контроль правильности оформления текста пояснительной записки курсового проекта.**

**Описание шкалы оценивания**

*Оценка:* зачтено

*Описание характеристики выполнения знания:* Задание преимущественно выполнено или выполнено в полном объеме

*Оценка:* не зачтено

*Описание характеристики выполнения знания:* Задание не выполнено

# СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

## 2 семестр

### Форма промежуточной аттестации: Зачет с оценкой

### Пример билета

#### Выполнение заданий лабораторных работ и индивидуального задания.

##### Задание к лабораторным работам № 1-3

Проведите моделирование и функциональную проверку логического автомата. При проектировании модуля выбрать ПЛИС Zynq7010. Для тестовых воздействий использовать поведенческое описание устройства.

Схема логического автомата и теста для лабораторной работы 1 (часть 2).

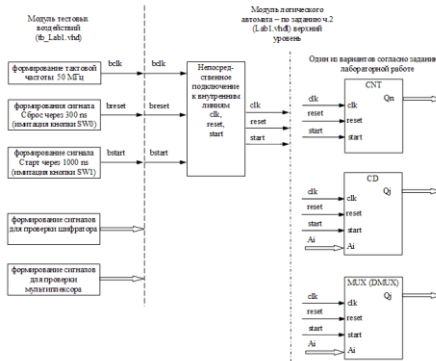


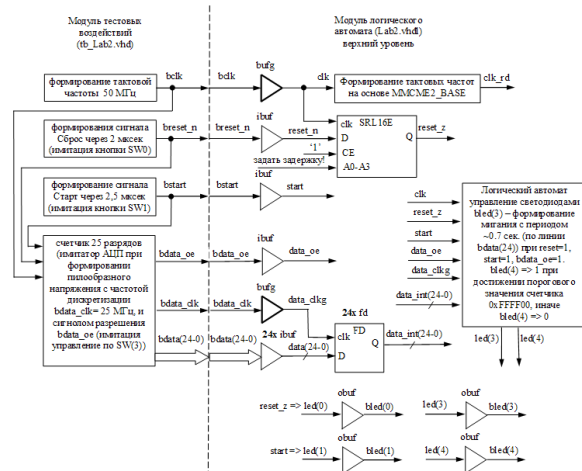
Схема логического автомата и теста для лабораторной работы 2.



Комментарий к схеме 2: блок управления светодиодами строится на основе счетчика и шифратора. Эти Модули следует реализовать в отдельных файлах. На верхнем уровне проекта следует: - счетчик подключить через объявление компонента (component); - шифратор подключить через библиотеку пользователя (pkg).

Схема логического автомата и теста для лабораторной работы 3.

Провести проектирование тестового модуля с имитацией работы АЦП с заданными параметрами.



## Примеры заданий к лабораторным работам № 4-8

### **Задание к лабораторной работе №4**

1. Откройте проект, разработанный в лабораторной работе 3.
2. На основе файла Zybo\_board.xdc и схемы отладочной платы Схема\_zybo.pdf сформируйте файл ограничений для вашего проекта. Добавьте к проекту файл ограничений. Наложите ограничения для тактовой частоты, сигналов управления от кнопок Sw(4-0) и светодиодов led (4-0) для использования платы Zybo.
3. Реализуйте управление одним из светодиодов по следующему алгоритму: выключение по сигналу reset (кнопка 1), мигание с частотой ~ 0.5 сек. по включению кнопки 2 [1](#).
4. Выполните контрольные задания.
5. Ответьте на контрольные вопросы.

### **Задание к лабораторной работе №5**

1. В лабораторной работе добавьте ранее созданному проекту сложно-функциональный блок двух портовой памяти FIFO (англ. First In First Out – “первый вошел, первый вышел”), подключённой к шине данных.
2. Проведите функциональное моделирование блока FIFO, используемого в проекте. Проверить корректность выставления флагов почти пустого FIFO и почти полного FIFO.
3. Ответьте на контрольные вопросы и подготовьте отчет.

### **Задание к лабораторной работе №6**

1. Изучите настройки параметров конфигурирования для процессов разработки схемы (Elaboration), синтеза (Synthesis), реализации (Implementation) и формирования файла прикладной программы для ПЛИС (Bitsream).
2. На основе разработанного ранее проекта проведите этапы проектирования устройства и получите файл прикладной программы в формате bit, для загрузки в ПЛИС (параметры оптимизации задать по умолчанию).
3. Опишите стратегии оптимизации этапа Реализации проекта, представленные на рис. 4.
4. Проведите оптимизацию проекта по занимаемой площади, по максимальной производительности, по потребляемой мощности.
5. Сравните полученные результаты. Напишите выводы по результатам работы.
6. Ответьте на контрольные вопросы и подготовьте отчет.

### **Задание к лабораторным работам №7-8**

1. Разработать программу управляющую светодиодами на отладочной плате, содержащую в своей основе счетчик и другие логические модули (требуется наличие модели функционального имитационного моделирования, с временными диаграммами работы, выполненные ранее). Провести синтез, реализацию проекта, сформировать файл прикладной программы для ПЛИС для платы Zybo. Провести программирование кристалла (части, отвечающей за ПЛИС). По светодиодам проверить корректность функционирования программы.
2. Синтезировать модуль логического анализатора (ILA) в IP каталоге. Подключить модуль ILA в проекте и провести функциональную проверку модуля счетчика и FIFO (из проекта) с использованием блока ILA. Сравните полученные временные диаграммы работы проекта в ПЛИС на основе триггерных цепочек в режиме отладки (Debug) с временными диаграммами

- работы, полученными при функциональном моделировании проекта.
3. Синтезировать модуль логического ввода-вывода (VIO) в IP каталоге. Подключить модуль VIO в проект и провести функциональную проверку модуля счетчика (из проекта) с использованием модулей PLA, VIO. Используйте модуль VIO для управления переключением сигналами reset, start в проекте вместо переключателей на плате Zybo. Сравните полученные временные диаграммы работы проекта в ПЛИС при использовании модулей PLA, VIO с временными диаграммами работы, полученными при функциональном моделировании проекта.
4. Ответьте на контрольные вопросы и подготовьте отчет.

## Процедура проведения

Оценка за освоение дисциплины определяется на основании семестровой составляющей в соответствии с «Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» (БАРС)

### *1. Перечень компетенций/индикаторов и контрольных вопросов проверки результатов освоения дисциплины*

**1. Компетенция/Индикатор:** ИД-1<sub>ПК-2</sub> Разрабатывает структурные, функциональные и принципиальные схемы радиоэлектронных устройств

#### Вопросы, задания

1. Примеры индивидуальных заданий к лабораторной работе №1 по проектированию устройств на ПЛИС в САПР “Vivado” ч.1.

Таблица.1. Задание

№	Функция	№	Функция
1.	$Y = A \vee B \vee C \wedge D$	11.	$Y = A \vee B \vee C \vee D$
2.	$Y = A \vee B \vee C \wedge D$	12.	$Y = A \wedge B \vee C \wedge D$
3.	$Y = A \wedge B \vee C \vee D$	13.	$Y = A \vee B \wedge C \vee D$
4.	$Y = A \vee B \wedge C \wedge D$	14.	$Y = A \vee B \vee C \wedge D$
5.	$Y = A \vee B \vee C \vee D$	15.	$Y = A \vee B \wedge C \vee D$
6.	$Y = A \vee B \wedge C \wedge D$	16.	$Y = A \wedge B \vee C \wedge D$
7.	$Y = A \wedge B \vee C \vee D$	17.	$Y = A \vee B \wedge C \vee D$
8.	$Y = A \vee B \wedge C \vee D$	18.	$Y = A \vee B \vee C \wedge D$
9.	$Y = A \vee B \vee C \vee D$	19.	$Y = A \vee B \wedge C \vee D$
10.	$Y = A \wedge B \vee C \vee D$	20.	$Y = A \wedge B \vee C \wedge D$

#### Материалы для проверки остаточных знаний

1. Какие основные языки программирования используются для разработки проектов на ПЛИС?

Ответы:

VHDL, Verilog, AHDL

Верный ответ: VHDL, Verilog, AHDL

2. Чем отличается верхний уровень в иерархии проекта от других уровней описания проекта?

Ответы:

а) На верхнем уровне проекта, реализуются часть проекта, отвечающего только за реализацию определенную логической функции цифрового устройства.

б) На верхнем уровне проекта, реализуются только подключение к выводам ПЛИС.

в) На верхнем уровне проекта, обеспечивается подключение к целевым функциональным блокам и реализуется подключение к выводам ПЛИС.

Верный ответ: в) На верхнем уровне проекта, обеспечивается подключение к целевым функциональным блокам и реализуется подключение к выводам ПЛИС.

**2. Компетенция/Индикатор:** ИД-2ПК-2 Использует средства компьютерного моделирования в целях модернизации и совершенствования радиоэлектронных устройств и блоков

### Вопросы, задания

1. Примеры индивидуальных заданий к лабораторной работе №1 по проектированию устройств на ПЛИС в САПР “Vivado” ч.2.

Таблица.2. Задание

№	Функции	№	Функции
1.	Синхронный 8-ми разрядный счетчик с элементами управления (сброс, установка)	11.	Асинхронный 8-ми разрядный счетчик с элементами управления (сброс, установка)
2.	Асинхронный 8-ми разрядный шифратор с элементами управления (сброс)	12.	Синхронный 8-ми разрядный шифратор с элементами управления (сброс)
3.	Синхронный 8-ми разрядный дешифратор с элементами управления (сброс)	13.	Асинхронный 8-ми разрядный дешифратор с элементами управления (сброс)
4.	Синхронный 16-ти разрядный счетчик с элементами управления (сброс, установка)	14.	Асинхронный 16-ми разрядный счетчик с элементами управления (сброс, установка)
5.	Асинхронный 16-ми разрядный шифратор с элементами управления (сброс)	15.	Синхронный 16-ми разрядный шифратор с элементами управления (сброс)
6.	Синхронный 16-ми разрядный дешифратор с элементами управления (сброс)	16.	Асинхронный 16-ми разрядный дешифратор с элементами управления (сброс)
7.	Синхронный демультиплексор 16-1 с элементами управления (сброс)	17.	Асинхронный мультиплексор 16-1 с элементами управления (сброс)
8.	Синхронный селектор-мультиплексор 1-16 с элементами управления (сброс)	18.	Асинхронный селектор-мультиплексор 1-16 с элементами управления (сброс)
9.	Синхронный демультиплексор 8-1 с элементами управления (сброс)	19.	Асинхронный демультиплексор 8-1 с элементами управления (сброс)
10.	Синхронный селектор-мультиплексор 1-8 с элементами управления (сброс)	20.	Асинхронный селектор-мультиплексор 1-8 с элементами управления (сброс)

### Материалы для проверки остаточных знаний

1. Какие из представленных ниже записей на языке VHDL будут корректными?

Ответы:

Вычеркните неправильные варианты:

A) 7segment\_indicator Б) A4356 B) Adder/Subtractor  
Г) AND-OR-NOT Д) 4x1\_multiplayer E) tb\_main\_File

Верный ответ: Б) A4356 E) tb\_main\_File

### II. Описание шкалы оценивания

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Работа выполнена в рамках "продвинутого" уровня. Ответы даны верно, четко сформулированные особенности практических решений*

*Оценка: 4*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания: Работа выполнена в рамках "базового" уровня. Большинство ответов даны верно. В части материала есть незначительные недостатки*

*Оценка: 3*

*Нижний порог выполнения задания в процентах: 50*

*Описание характеристики выполнения знания: Работа выполнена в рамках "порогового" уровня. Основная часть задания выполнена верно. на вопросы углубленного уровня*



### ***III. Правила выставления итоговой оценки по курсу***

Оценка за освоение дисциплины определяется на основании оценки за КП, семестровой и экзаменационной составляющих в соответствии с «Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» (БАРС).

**Для курсового проекта/работы:**

**3 семестр**

**Форма проведения: Защита КП/КР**

### ***I. Процедура защиты КП/КР***

Завершающим этапом выполнения студентом курсовой работы (проекта) является ее (его) защита. Студент обязан явиться на защиту курсовой работы (проекта) в назначенное руководителем время. Кафедра разрабатывает критерии оценки, в соответствии с которыми устанавливается качество сформированности у студента компетенций, которые он должен приобрести при подготовке курсовой работы (проекта) и продемонстрировать в ходе ее защиты, а также уровень знаний, умений, владений (навыков), которые студент должен продемонстрировать для подтверждения освоенных компетенций.

### ***II. Описание шкалы оценивания***

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания:* Работа выполнена в рамках "продвинутого" уровня. Ответы даны верно, четко сформулированные особенности практических решений

*Оценка: 4*

*Нижний порог выполнения задания в процентах: 60*

*Описание характеристики выполнения знания:* Работа выполнена в рамках "базового" уровня. Большинство ответов даны верно. В части материала есть незначительные недостатки

*Оценка: 3*

*Нижний порог выполнения задания в процентах: 50*

*Описание характеристики выполнения знания:* Работа выполнена в рамках "порогового" уровня. Основная часть задания выполнена верно. на вопросы углубленного уровня

### ***III. Правила выставления итоговой оценки по курсу***

Итоговая оценка по курсу выставляется по итогам оценок, полученных за экзамен и курсовой проект.