

**Министерство науки и высшего образования РФ**  
**Федеральное государственное бюджетное образовательное учреждение**  
**высшего образования**  
**«Национальный исследовательский университет «МЭИ»**

---

Направление подготовки/специальность: 11.04.01 Радиотехника

Наименование образовательной программы: Радиотехнические методы и устройства формирования и обработки сигналов

Уровень образования: высшее образование - магистратура

Форма обучения: Очная

**Рабочая программа дисциплины**  
**УСТРОЙСТВА ОБРАБОТКИ СИГНАЛОВ НА ПРОГРАММИРУЕМЫХ**  
**ЛОГИЧЕСКИХ ИНТЕГРАЛЬНЫХ СХЕМАХ**

<b>Блок:</b>	<b>Блок 1 «Дисциплины (модули)»</b>
<b>Часть образовательной программы:</b>	<b>Часть, формируемая участниками образовательных отношений</b>
<b>№ дисциплины по учебному плану:</b>	<b>Б1.Ч.03</b>
<b>Трудоемкость в зачетных единицах:</b>	<b>2 семестр - 3; 3 семестр - 2; всего - 5</b>
<b>Часов (всего) по учебному плану:</b>	<b>180 часов</b>
<b>Лекции</b>	<b>2 семестр - 16 часов;</b>
<b>Практические занятия</b>	<b>не предусмотрено учебным планом</b>
<b>Лабораторные работы</b>	<b>2 семестр - 16 часов;</b>
<b>Консультации</b>	<b>3 семестр - 32 часа;</b>
<b>Самостоятельная работа</b>	<b>2 семестр - 75,7 часа; 3 семестр - 35,7 часа; всего - 111,4 часов</b>
<b>в том числе на КП/КР</b>	<b>3 семестр - 35,7 часа;</b>
<b>Иная контактная работа</b>	<b>3 семестр - 4 часа;</b>
<b>включая:</b> <b>Коллоквиум</b> <b>Лабораторная работа</b>	
<b>Промежуточная аттестация:</b>	
<b>Зачет с оценкой</b>	<b>2 семестр - 0,3 часа;</b>
<b>Защита курсового проекта</b>	<b>3 семестр - 0,3 часа; всего - 0,6 часа</b>

**Москва 2022**

**ПРОГРАММУ СОСТАВИЛ:**

Преподаватель

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Щукин А.В.
	Идентификатор	R191e9d66-ShchukinAV-13fb24a1

А.В. Щукин

**СОГЛАСОВАНО:**

Руководитель  
образовательной программы

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Сафин А.Р.
	Идентификатор	Rdaf18b6c-SafinAR-8ed43814

А.Р. Сафин

Заведующий выпускающей  
кафедрой

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Сафин А.Р.
	Идентификатор	Rdaf18b6c-SafinAR-8ed43814

А.Р. Сафин

## 1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

**Цель освоения дисциплины:** Цель освоения дисциплины состоит в освоении принципов расчета, проектирования и реализации цифровых радиотехнических устройств, реализованных на базе программируемых логических интегральных схем (ПЛИС), изучении алгоритмов цифровой обработки сигналов

### Задачи дисциплины

- усвоение основных методов проектирования, расчета и моделирования цифровых радиотехнических устройств на программируемых логических интегральных схемах (ПЛИС);
- освоение алгоритмов цифровой обработки сигналов и особенностей их реализации на базе ПЛИС.

Формируемые у обучающегося **компетенции** и запланированные **результаты обучения** по дисциплине, соотнесенные с **индикаторами достижения компетенций**:

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
ПК-2 Способность разрабатывать и модернизировать радиоэлектронные устройства и блоки	ИД-1 <sub>ПК-2</sub> Разрабатывает структурные, функциональные и принципиальные схемы радиоэлектронных устройств	знать: - методы моделирования цифровых устройств и пакеты САПР, применяемые при практической реализации цифровых устройств приема и обработки сигналов на ПЛИС.  уметь: - Использовать и составлять алгоритмы для прикладных программ для реализации на ПЛИС.
ПК-2 Способность разрабатывать и модернизировать радиоэлектронные устройства и блоки	ИД-2 <sub>ПК-2</sub> Использует средства компьютерного моделирования в целях модернизации и совершенствования радиоэлектронных устройств и блоков	уметь: - проводить проектирование программ на основе алгоритмов работы, используя языки программирования низкого уровня в специализированных САПР.

## 2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ ВО

Дисциплина относится к основной профессиональной образовательной программе Радиотехнические методы и устройства формирования и обработки сигналов (далее – ОПОП), направления подготовки 11.04.01 Радиотехника, уровень образования: высшее образование - магистратура.

Требования к входным знаниям и умениям:

- знать основы цифровой и микропроцессорной техники, принципы действия цифровых логических устройств
- знать основы цифровой обработки сигналов
- уметь проводить логический синтез цифровых устройств с заданными параметрами
- уметь проводить анализ функционирования цифровых устройств

Результаты обучения, полученные при освоении дисциплины, необходимы при выполнении выпускной квалификационной работы.

### 3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

#### 3.1 Структура дисциплины

Общая трудоемкость дисциплины составляет 5 зачетных единиц, 180 часов.

№ п/п	Разделы/темы дисциплины/формы промежуточной аттестации	Всего часов на раздел	Семестр	Распределение трудоемкости раздела (в часах) по видам учебной работы										Содержание самостоятельной работы/ методические указания
				Контактная работа							СР			
				Лек	Лаб	Пр	Консультация		ИКР		ПА	Работа в семестре	Подготовка к аттестации /контроль	
КПР	ГК	ИККП	ТК											
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	Введение в проектирование цифровых устройств на ПЛИС, архитектура современных ПЛИС	26	2	4	4	-	-	-	-	-	-	18	-	<p><b><u>Подготовка курсовой работы:</u></b> Выполнение 1 этапа курсового проекта</p> <p><b><u>Подготовка к лабораторной работе:</u></b> Подготовка к лабораторной работе №2 - Архитектура современных ПЛИС Xilinx, буферные модули и их использование в проекте</p> <p><b><u>Подготовка к лабораторной работе:</u></b> Подготовка к лабораторной работе №1 - Основы проектирования устройств формирования и обработки сигналов на ПЛИС</p> <p><b><u>Изучение материалов литературных источников:</u></b> [1], стр. 3-34 [3], стр. 123-164</p>
1.1	Общие сведения о ПЛИС классификация, структура, виды ПЛИС	13		2	2	-	-	-	-	-	-	9	-	
1.2	Особенности разработки устройств на ПЛИС	13		2	2	-	-	-	-	-	-	9	-	
2	Основы моделирования и функциональной проверки проекта цифрового устройства на ПЛИС	26		4	4	-	-	-	-	-	-	18	-	
2.1	Основы проектирования прикладных программ для ПЛИС в специализированных САПР	13		2	2	-	-	-	-	-	-	9	-	

2.2	Проектирование и функциональное моделирование элементов цифровой логики	13	2	2	-	-	-	-	-	-	9	-	<b><u>источников:</u></b> [4], стр. 25-86
3	Ограничения, накладываемы на проект, применение типовых программных ядер в проекте	28	4	4	-	-	-	-	-	-	20	-	<b><u>Подготовка к лабораторной работе:</u></b> Подготовка к лабораторной работе №6 - Создание и подключение к проекту сложно-функциональных программных ядер, на примере блока двухпортовой памяти "FIFO" <b><u>Подготовка к лабораторной работе:</u></b> Подготовка к лабораторной работе №5 - Наложение ограничений в проекте при проектировании устройств на ПЛИС, формат файлов (*.XDC) <b><u>Изучение материалов литературных источников:</u></b> [2], стр. 11-39 [5], стр. 68-133
3.1	Ограничения, накладываемые на проект	14	2	2	-	-	-	-	-	-	10	-	Подготовка к лабораторной работе №5 - Наложение ограничений в проекте при проектировании устройств на ПЛИС, формат файлов (*.XDC)
3.2	Применение типовых программных ядер в проекте	14	2	2	-	-	-	-	-	-	10	-	<b><u>Изучение материалов литературных источников:</u></b> [2], стр. 11-39 [5], стр. 68-133
4	Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов	27.7	4	4	-	-	-	-	-	-	19.7	-	<b><u>Подготовка к лабораторной работе:</u></b> Подготовка к лабораторной работе №8 - Отладка проекта прикладной программы для ПЛИС с помощью специализированных программных и аппаратных средств <b><u>Подготовка к лабораторной работе:</u></b> Подготовка к лабораторной работе №7 - Основные этапы проектирования устройств на ПЛИС: особенности формирования схемы устройства, специфика этапов синтеза и реализации проекта, загрузка прикладной программы проекта в ПЛИС <b><u>Изучение материалов литературных источников:</u></b> [6], стр. 5-40
4.1	Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС	14	2	2	-	-	-	-	-	-	10	-	Подготовка к лабораторной работе №7 - Основные этапы проектирования устройств на ПЛИС: особенности формирования схемы устройства, специфика этапов синтеза и реализации проекта, загрузка прикладной программы проекта в ПЛИС <b><u>Изучение материалов литературных источников:</u></b> [6], стр. 5-40
4.2	Отладка проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов	13.7	2	2	-	-	-	-	-	-	9.7	-	[6], стр. 5-40

	Зачет с оценкой	0.3		-	-	-	-	-	-	-	0.3	-	-	
	<b>Всего за семестр</b>	<b>108.0</b>		<b>16</b>	<b>16</b>	-	-	-	-	-	<b>0.3</b>	<b>75.7</b>	-	
	<b>Итого за семестр</b>	<b>108.0</b>		<b>16</b>	<b>16</b>	-	-	-	-	-	<b>0.3</b>	<b>75.7</b>	-	
	Курсовой проект (КП)	72.0	3	-	-	-	32	-	4	-	0.3	35.7	-	
	<b>Всего за семестр</b>	<b>72.0</b>		-	-	-	<b>32</b>	-	<b>4</b>	-	<b>0.3</b>	<b>35.7</b>	-	
	<b>Итого за семестр</b>	<b>72.0</b>		-	-	-	<b>32</b>	-	<b>4</b>	-	<b>0.3</b>	<b>35.7</b>	-	
	<b>ИТОГО</b>	<b>180.0</b>	-	<b>16</b>	<b>16</b>	-	<b>32</b>	-	<b>4</b>	-	<b>0.6</b>	<b>111.4</b>	-	

**Примечание:** Лек – лекции; Лаб – лабораторные работы; Пр – практические занятия; КПр – аудиторные консультации по курсовым проектам/работам; ИККП – индивидуальные консультации по курсовым проектам/работам; ГК- групповые консультации по разделам дисциплины; СР – самостоятельная работа студента; ИКР – иная контактная работа; ТК – текущий контроль; ПА – промежуточная аттестация

## **3.2 Краткое содержание разделов**

### 1. Введение в проектирование цифровых устройств на ПЛИС, архитектура современных ПЛИС

#### 1.1. Общие сведения о ПЛИС классификация, структура, виды ПЛИС

Общие сведения о ПЛИС классификация, структура, виды ПЛИС, особенности программирования и отладки. Архитектура современных ПЛИС Xilinx. Основные составляющие элементы ПЛИС (аппаратная часть, конфигурационные таблицы, блоковая и распределенная память, буферы ввода-вывода, аппаратные умножители и блоки цифровой обработки сигналов (ЦОС), иные аппаратные решения и процессорные ядра)..

#### 1.2. Особенности разработки устройств на ПЛИС

Особенности разработки устройств на ПЛИС с использованием специализированных языков программирования VHDL (Verilog). Базовые особенности языка низкого уровня VHDL; основы синтаксиса. Общие сведения о специализированных системах автоматизированного проектирования (САПР). Структура проекта в специализированном САПР “Vivado: WebPack”..

### 2. Основы моделирования и функциональной проверки проекта цифрового устройства на ПЛИС

#### 2.1. Основы проектирования прикладных программ для ПЛИС в специализированных САПР

Основы проектирования прикладной программы для ПЛИС. Описание основных конструкций и элементов языка программирования ПЛИС VHDL (Verilog) при описании цифрового устройства. Введение в функциональное моделирование цифровых устройств и создание тестовых модулей на примерах разработки проектов для ПЛИС типа ППВМ. Проектирование и функциональное моделирование простейших элементов цифровой логики (примитивов - элементов логики И, ИЛИ, НЕ, сумматоров со знаком и без знака, умножителей со знаком и без знака, регистров сдвига и пр.) на одном из языков описания цифровых устройств (VHDL, Verilog). Особенности создания тестов в специализированном САПР “Vivado: WebPack”., проверка модулей с использованием временных диаграмм, взаимодействие с математическими пакетами (“Matlab”, “Octave”, “SmathStudio”) при создании тестов..

#### 2.2. Проектирование и функциональное моделирование элементов цифровой логики

Применение специализированных элементов и библиотек при проектировании устройств на ПЛИС на языке VHDL. Проектирование и функциональная проверка цифровых логических автоматов с ограниченным количеством состояний..

### 3. Ограничения, накладываемые на проект, применение типовых программных ядер в проекте

#### 3.1. Ограничения, накладываемые на проект

Наложение ограничений в проекте при проектировании устройств на ПЛИС, особенности использования специализированных файлов формата \*.XDC и первые сведения об элементах языка TCL..

#### 3.2. Применение типовых программных ядер в проекте

Типовые программные ядра для цифровых устройств. Особенности формирования программных ядер цифровых устройств в САПР “ Vivado: WebPack”. Конфигурирование

типовых программных ядер и включение этих ядер к проект. Практическое использование программных ядер сложно-функциональных программных блоков на одном из примеров. Особенности функциональной проверки и отладки проекта с типовыми программными ядрами..

#### 4. Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов

##### 4.1. Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС

Изучение особенностей формирования схемы устройства, специфики этапов синтеза и реализации проекта, загрузки прикладной программы проекта в ПЛИС. Отладка проекта прикладной программы для ПЛИС с помощью специализированных программных и аппаратных средств. Работа со специализированными модулями для отладки прикладной программы для ПЛИС в САПР “ Vivado: WebPack”..

##### 4.2. Отладка проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов

Особенности конфигурирования, подключения и использования в проекте. Общие сведения о базовых алгоритмах цифровой обработки сигналов и особенностями их реализации на ПЛИС..

### **3.3. Темы практических занятий** не предусмотрено

### **3.4. Темы лабораторных работ**

1. Основы проектирования устройств формирования и обработки сигналов на ПЛИС и “системах на кристалле”;
2. Архитектура современных ПЛИС Xilinx: буферные модули и их использование на языке VHDL при проектировании устройств на ПЛИС;
3. Применение специализированных библиотек и элементов при проектировании устройств на ПЛИС на языке VHDL;
4. Наложение ограничений в проекте при проектировании устройств на ПЛИС, особенности использования специализированных файлов (\*.XDC и пр.);
5. Создание и подключение к проекту сложно-функциональных программных блоков на примере блока двухпортовой памяти “FIFO”;
6. Основные этапы проектирования устройств на ПЛИС: особенности формирования схемы устройства, специфика этапов синтеза и реализации проекта, загрузка прикладной программы проекта в ПЛИС;
7. Отладка проекта прикладной программы для ПЛИС с помощью специализированных аппаратных и программных средств.

### **3.5 Консультации**

#### Аудиторные консультации по курсовому проекту/работе (КПР)

1. Консультации направлены на выполнение разделов курсового проекта под руководством наставника (преподавателя). В рамках часов на групповые консультации разбираются наиболее важные части расчетных заданий раздела "Введение в проектирование цифровых устройств на ПЛИС, архитектура современных ПЛИС"



2. Консультации направлены на выполнение разделов курсового проекта под руководством наставника (преподавателя). В рамках часов на групповые консультации разбираются наиболее важные части расчетных заданий раздела "Основы моделирования и функциональной проверки проекта цифрового устройства на ПЛИС"
3. Консультации направлены на выполнение разделов курсового проекта под руководством наставника (преподавателя). В рамках часов на групповые консультации разбираются наиболее важные части расчетных заданий раздела "Ограничения, накладываемые на проект, применение типовых программных ядер в проекте"
4. Консультации направлены на выполнение разделов курсового проекта под руководством наставника (преподавателя). В рамках часов на групповые консультации разбираются наиболее важные части расчетных заданий раздела "Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов"

*Групповые консультации по разделам дисциплины (ГК)*

1. Консультации проводятся по разделу "Введение в проектирование цифровых устройств на ПЛИС, архитектура современных ПЛИС"
2. Консультации проводятся по разделу "Основы моделирования и функциональной проверки проекта цифрового устройства на ПЛИС"
3. Консультации проводятся по разделу "Ограничения, накладываемые на проект, применение типовых программных ядер в проекте"
4. Консультации проводятся по разделу "Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов"

*Текущий контроль (ТК)*

1. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Введение в проектирование цифровых устройств на ПЛИС, архитектура современных ПЛИС"
2. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Основы моделирования и функциональной проверки проекта цифрового устройства на ПЛИС"
3. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Ограничения, накладываемые на проект, применение типовых программных ядер в проекте"
4. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов"

### **3.6 Тематика курсовых проектов/курсовых работ**

#### **3 Семестр**

Курсовой проект (КП)

Темы:

- 1. Проектирование и функциональное моделирование модуля цифрового синтезатора прямого синтеза сигналов на примере формирования М-последовательности. 2. Проектирование и функциональное моделирование модуля цифрового синтезатора прямого синтеза на примере формирования сигнала, заданного функцией  $\cos(2x)$  с переменным периодом. 3. Проектирование и функциональное моделирование модуля цифрового перестраиваемого синтезатора сигналов с кодом Баркера длиной 7, 11, 13. 4.

Проектирование и функциональное моделирование модуля вычисления функции  $\arctg(x)$  на основе алгоритма “цифра за цифрой” или “CORDIC”. 5. Проектирование и функциональное моделирование модуля формирования опорного колебания на основе алгоритма “CORDIC” на примере функций  $\ln(x)$ . 6. Проектирование и функциональное моделирование модуля быстрого преобразования Фурье (БПФ) 7. Проектирование и функциональное моделирование модуля обратного быстрого преобразования Фурье (ОБПФ). 8. Проектирование и функциональное моделирование модуля цифрового понижающего преобразователя частоты. 9. Проектирование и функциональное моделирование модуля циклической свертки двух дискретных сигналов. 10. Проектирование и функциональное моделирование модуля вычисления автокорреляционной функции M-последовательности с помощью алгоритма БПФ (используется ядро БПФ из IP каталога). 11. Проектирование и функциональное моделирование модуля ЦОС на основе алгоритма вычисления “быстрой свертки” дискретных сигналов на основе БПФ (используются ядра БПФ, ОБПФ из IP каталога). 12. Проектирование и функциональное моделирование модуля цифровой автоматической регулировки усиления (АРУ) сигнала. 13. Проектирование и функциональное моделирование модуля фильтрации сигналов на основе фильтра скользящего среднего и медианного фильтра для сигналов с импульсными помехами и разным отношением сигнал/шум. 14. Проектирование и функциональное моделирование модуля 8-х канального корреляционного приемника дискретных сигналов. 15. Проектирование и функциональное моделирование модуля линейной свертки двух дискретных сигналов. 16. Проектирование и функциональное моделирование модуля реализации и выбора одной из оконных функций для спектральных методов обработки сигналов (прямоугольное окно, окно Хана, окно Хемминга).

#### График выполнения курсового проекта

Неделя	1 - 4	5 - 8	9 - 12	13 - 15	Зачетная
Раздел курсового проекта	1	2	3, 4	4	Защита курсового проекта
Объем раздела, %	20	20	40	20	-
Выполненный объем нарастающим итогом, %	20	40	80	100	-

Номер раздела	Раздел курсового проекта
1	1-й этап задания по курсовому проектированию: подготовка отчета с описанием назначения, структурной схемы и особенностей работы проектируемого устройства (в соответствии с заданием)
2	2-ой этап задания по курсовому проектированию: подготовка отчета с описанием структуры проекта устройства и алгоритма работы проекта для ПЛИС
3	3-й этап задания по курсовому проектированию: разработка и отладка проекта прикладной программы для ПЛИС на языке VHDL для разрабатываемого устройства с подготовкой отчета
4	4-й этап задания контроль правильности оформления текста пояснительной записки курсового проекта

### 3.7. Соответствие разделов дисциплины и формируемых в них компетенций

Запланированные результаты обучения по дисциплине (в соответствии с разделом 1)	Коды индикаторов	Номер раздела дисциплины (в соответствии с п.3.1)				Оценочное средство (тип и наименование)
		1	2	3	4	
<b>Знать:</b>						
методы моделирования цифровых устройств и пакеты САПР, применяемые при практической реализации цифровых устройств приема и обработки сигналов на ПЛИС	ИД-1ПК-2	+	+			Коллоквиум/Коллоквиум по теме лабораторной работы № 2 Коллоквиум/Коллоквиум по теме лабораторной работы №3 Коллоквиум/Коллоквиум по теме лабораторной работы №4
<b>Уметь:</b>						
Использовать и составлять алгоритмы для прикладных программ для реализации на ПЛИС	ИД-1ПК-2			+		Коллоквиум/Коллоквиум по теме лабораторной работы №5 Коллоквиум/Коллоквиум по теме лабораторной работы №6
проводить проектирование программ на основе алгоритмов работы, используя языки программирования низкого уровня в специализированных САПР	ИД-2ПК-2				+	Коллоквиум/Коллоквиум по теме лабораторной работы №7 Лабораторная работа/Лабораторная работа №8

## **4. КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ (ТЕКУЩИЙ КОНТРОЛЬ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО ДИСЦИПЛИНЕ)**

### **4.1. Текущий контроль успеваемости**

**2 семестр**

Форма реализации: Устная форма

1. Коллоквиум по теме лабораторной работы № 2 (Коллоквиум)
2. Коллоквиум по теме лабораторной работы №3 (Коллоквиум)
3. Коллоквиум по теме лабораторной работы №4 (Коллоквиум)
4. Коллоквиум по теме лабораторной работы №5 (Коллоквиум)
5. Коллоквиум по теме лабораторной работы №6 (Коллоквиум)
6. Коллоквиум по теме лабораторной работы №7 (Коллоквиум)
7. Лабораторная работа №8 (Лабораторная работа)

Балльно-рейтинговая структура дисциплины является приложением А.

Балльно-рейтинговая структура курсового проекта является приложением Б.

### **4.2 Промежуточная аттестация по дисциплине**

*Зачет с оценкой (Семестр №2)*

Оценка за освоение дисциплины определяется на основании оценки за КП, семестровой и экзаменационной составляющих в соответствии с «Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» (БАРС).

*Курсовой проект (КП) (Семестр №3)*

Итоговая оценка по курсу выставляется по итогам оценок, полученных за экзамен и курсовой проект.

В диплом выставляется оценка за 2 семестр.

**Примечание:** Оценочные материалы по дисциплине приведены в фонде оценочных материалов ОПОП.

## **5. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

### **5.1 Печатные и электронные издания:**

1. Остапенков, П. С. Основы проектирования цифровых устройств на программируемых логических интегральных схемах : учебное пособие по курсу "Устройства обработки сигналов на программируемых логических интегральных схемах" по направлению "Радиотехника" / П. С. Остапенков, А. А. Капитанов, Нац. исслед. ун-т "МЭИ" . – М. : Изд-во МЭИ, 2016 . – 36 с. - ISBN 978-5-7046-1714-3 .

<http://elib.mpei.ru/elib/view.php?id=8227>;

2. Остапенков, П. С. Элементная база для проектирования устройств обработки сигналов : учебное пособие по курсу "Устройства обработки сигналов на программируемых логических интегральных схемах" по направлению "Радиотехника" / П. С. Остапенков, Нац. исслед. ун-т "МЭИ" . – М. : Изд-во МЭИ, 2016 . – 48 с. - ISBN 978-5-7046-1713-6 .

<http://elib.mpei.ru/elib/view.php?id=8226>;

3. П. Н. Бибило- "Применение диаграмм двоичного выбора при синтезе логических схем", Издательство: "Белорусская наука", Минск, 2014 - (232 с.)

<https://biblioclub.ru/index.php?page=book&id=330476>;

4. П. Н. Бибило- "Синтез логических схем с использованием языка VHDL", Издательство: "СОЛОН-ПРЕСС", Москва, 2009 - (384 с.)  
<https://biblioclub.ru/index.php?page=book&id=226994>;
5. Бибило, П. Н. Основы языка VHDL / П. Н. Бибило . – М. : СОЛОН-Р, 2000 . – 200 с. - ISBN 5-934550-56-X .;
6. Поляков А.К.- "Языки VHDL и VERILOG в проектировании цифровой аппаратуры на ПЛИС", Издательство: "МЭИ", Москва, 2017  
<https://www.studentlibrary.ru/book/ISBN9785383012031.html>.

## 5.2 Лицензионное и свободно распространяемое программное обеспечение:

1. СДО "Прометей";
2. Office / Российский пакет офисных программ;
3. Windows / Операционная система семейства Linux;
4. Acrobat Reader;
5. SmathStudio;
6. Libre Office;
7. Vivado Design Suite HL WebPACK™ Edition,;
8. GNU Octave.

## 5.3 Интернет-ресурсы, включая профессиональные базы данных и информационно-справочные системы:

1. ЭБС Лань - <https://e.lanbook.com/>
2. ЭБС "Университетская библиотека онлайн" - [http://biblioclub.ru/index.php?page=main\\_ub\\_red](http://biblioclub.ru/index.php?page=main_ub_red)
3. Научная электронная библиотека - <https://elibrary.ru/>
4. База данных журналов издательства Elsevier - <https://www.sciencedirect.com/>
5. Электронные ресурсы издательства Springer - <https://link.springer.com/>
6. База данных Web of Science - <http://webofscience.com/>
7. База данных Scopus - <http://www.scopus.com>
8. База данных IEL издательства IEEE (Institute of Electrical and Electronics Engineers, Inc.) - <https://ieeexplore.ieee.org/Xplore/home.jsp?reload=true>
9. Электронная библиотека МЭИ (ЭБ МЭИ) - <http://elib.mpei.ru/login.php>

## 6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Тип помещения	Номер аудитории, наименование	Оснащение
Учебные аудитории для проведения лекционных занятий и текущего контроля	Е-704/13, Компьютерно-вычислительная лаборатория	стол преподавателя, стол учебный, стул, доска маркерная, компьютер персональный
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Учебные аудитории для проведения практических занятий, КР и КП	Б-318, Учебная аудитория	парта со скамьей, стул, стол письменный, доска меловая, доска маркерная, кондиционер
Учебные аудитории для проведения лабораторных занятий	Е-704/13, Компьютерно-вычислительная лаборатория	стол преподавателя, стол учебный, стул, доска маркерная, компьютер персональный
Учебные аудитории для проведения	Е-704/13, Компьютерно-	стол преподавателя, стол учебный, стул, доска маркерная, компьютер

промежуточной аттестации	вычислительная лаборатория	персональный
Помещения для самостоятельной работы	НТБ-303, Компьютерный читальный зал	стол компьютерный, стул, стол письменный, вешалка для одежды, компьютерная сеть с выходом в Интернет, компьютер персональный, принтер, кондиционер
Помещения для консультирования	Е-420/7, Лаборатория М-видео	стол преподавателя, стол, стул, шкаф, вешалка для одежды, доска маркерная, телевизор
	Е-704/5, Лаборатория каф. "ФОРС"	кресло рабочее, стол, шкаф, оборудование для экспериментов, техническая аппаратура, компьютер персональный, журналы, книги, учебники, пособия
	Е-705/5, Кабинет сотрудников каф. "ФОРС"	стеллаж для хранения книг, стол, стул, шкаф, шкаф для документов, вешалка для одежды, колонки, техническая аппаратура, кондиционер, книги, учебники, пособия
Помещения для хранения оборудования и учебного инвентаря	Е-704/14, Помещение каф. "ФОРС"	оборудование для экспериментов, запасные комплектующие для оборудования

## БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА ДИСЦИПЛИНЫ

### Устройства обработки сигналов на программируемых логических интегральных схемах

(название дисциплины)

#### 2 семестр

#### Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:

- КМ-1 Коллоквиум по теме лабораторной работы № 2 (Коллоквиум)
- КМ-2 Коллоквиум по теме лабораторной работы №4 (Коллоквиум)
- КМ-2 Коллоквиум по теме лабораторной работы №3 (Коллоквиум)
- КМ-3 Коллоквиум по теме лабораторной работы №5 (Коллоквиум)
- КМ-3 Коллоквиум по теме лабораторной работы №6 (Коллоквиум)
- КМ-4 Коллоквиум по теме лабораторной работы №7 (Коллоквиум)
- КМ-4 Лабораторная работа №8 (Лабораторная работа)

**Вид промежуточной аттестации** – Зачет с оценкой.

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ-1	КМ-2	КМ-2	КМ-3	КМ-3	КМ-4	КМ-4
		Неделя КМ:	4	8	8	12	12	15	15
1	Введение в проектирование цифровых устройств на ПЛИС, архитектура современных ПЛИС								
1.1	Общие сведения о ПЛИС классификация, структура, виды ПЛИС		+	+	+				
1.2	Особенности разработки устройств на ПЛИС		+	+	+				
2	Основы моделирования и функциональной проверки проекта цифрового устройства на ПЛИС								
2.1	Основы проектирования прикладных программ для ПЛИС в специализированных САПР		+	+	+				
2.2	Проектирование и функциональное моделирование элементов цифровой логики		+	+	+				
3	Ограничения, накладываемые на проект, применение типовых программных ядер в проекте								
3.1	Ограничения, накладываемые на проект					+	+		
3.2	Применение типовых программных ядер в проекте					+	+		
4	Этапы синтеза, имплементации, программирования и отладки проекта								

	для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов							
4.1	Этапы синтеза, имплементации, программирования и отладки проекта для ПЛИС						+	+
4.2	Отладка проекта для ПЛИС, особенности применение ПЛИС для реализации алгоритмов цифровой обработки сигналов						+	+
Вес КМ, %:		20	10	10	20	20	10	10

### 3 семестр

**Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:**

**Вид промежуточной аттестации – .**

Номер раздела	Раздел дисциплины	Индекс КМ:
		Неделя КМ:
Вес КМ, %:		



## БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА КУРСОВОГО ПРОЕКТА/РАБОТЫ ПО ДИСЦИПЛИНЕ

Устройства обработки сигналов на программируемых логических интегральных  
схемах

(название дисциплины)

**3 семестр**

**Перечень контрольных мероприятий текущего контроля успеваемости по курсовому проекту:**

- КМ-1 Выполнение 1-го этапа задания по курсовому проектированию: подготовка отчета с описанием назначения, структурной схемы и особенностей работы проектируемого устройства (в соответствии с заданием)
- КМ-2 КМ-2.Выполнение 2-го этапа задания по курсовому проектированию: подготовка отчета с описанием структуры проекта устройства и алгоритма работы проекта для ПЛИС
- КМ-3 КМ-3.Выполнение 3-го этапа задания по курсовому проектированию: разработка и отладка проекта прикладной программы для ПЛИС на языке VHDL для разрабатываемого устройства с подготовкой отчета.
- КМ-4 КМ-4. Контроль правильности оформления текста пояснительной записки курсового проекта.

**Вид промежуточной аттестации – защита КП.**

Номер раздела	Раздел курсового проекта/курсовой работы	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4
		Неделя КМ:	4	8	12	15
1	1-й этап задания по курсовому проектированию: подготовка отчета с описанием назначения, структурной схемы и особенностей работы проектируемого устройства (в соответствии с заданием)		+			
2	2-ой этап задания по курсовому проектированию: подготовка отчета с описанием структуры проекта устройства и алгоритма работы проекта для ПЛИС			+		
3	3-й этап задания по курсовому проектированию: разработка и отладка проекта прикладной программы для ПЛИС на языке VHDL для разрабатываемого устройства с подготовкой отчета				+	
4	4-й этап задания контроль правильности оформления текста пояснительной записки курсового проекта				+	+
Вес КМ, %:			20	20	40	20