

**Министерство науки и высшего образования РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Национальный исследовательский университет «МЭИ»**

Направление подготовки/специальность: 11.04.04 Электроника и нанoeлектроника

Наименование образовательной программы: Твердотельная микро- и нанoeлектроника

Уровень образования: высшее образование - магистратура

Форма обучения: Очная

**Оценочные материалы
по дисциплине
Системы памяти**

**Москва
2022**

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ РАЗРАБОТАЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Зезин Д.А.
	Идентификатор	Re7522a00-ZezinDA-ba8dbd73

(подпись)

Д.А. Зезин

(расшифровка
подписи)

СОГЛАСОВАНО:

Руководитель
образовательной
программы

(должность, ученая степень,
ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

(подпись)

А.Д. Баринов

(расшифровка подписи)

Заведующий
выпускающей
кафедры

(должность, ученая степень,
ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Мирошникова И.Н.
	Идентификатор	Rd1db27a5-MiroshnikovaIN-70cafb8

(подпись)

И.Н.

Мирошникова

(расшифровка подписи)

ОБЩАЯ ЧАСТЬ

Оценочные материалы по дисциплине предназначены для оценки: достижения обучающимися запланированных результатов обучения по дисциплине, этапа формирования запланированных компетенций и уровня освоения дисциплины.

Оценочные материалы по дисциплине включают оценочные средства для проведения мероприятий текущего контроля успеваемости и промежуточной аттестации.

Формируемые у обучающегося компетенции:

1. ПК-1 Способен участвовать в проектировании полупроводниковых приборов и / или интегральных схем

ИД-1 Демонстрирует знание принципов работы, физических и математических моделей основных полупроводниковых приборов в соответствующих областях электроники

и включает:

для текущего контроля успеваемости:

Форма реализации: Защита задания

1. КМ-4 (Расчетно-графическая работа)

Форма реализации: Проверка задания

1. КМ-1 (Расчетно-графическая работа)

2. КМ-2 (Расчетно-графическая работа)

3. КМ-3 (Расчетно-графическая работа)

БРС дисциплины

3 семестр

Раздел дисциплины	Веса контрольных мероприятий, %				
	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4
	Срок КМ:	4	8	12	15
Введение					
Введение		+			
Постоянные запоминающие устройства с однократным и многократным программированием					
Постоянные запоминающие устройства с однократным и многократным программированием			+		
Память с произвольным доступом типа RAM					
Память с произвольным доступом типа RAM				+	
Память типа FLASH					
Память типа FLASH				+	
Кэш – память					

Кэш – память				+
Заключение. Оценка перспектив развития полупроводниковой памяти				
Заключение. Оценка перспектив развития полупроводниковой памяти				+
Вес КМ:	10	20	20	50

\$Общая часть/Для промежуточной аттестации\$

СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ТЕКУЩЕГО КОНТРОЛЯ

I. Оценочные средства для оценки запланированных результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Индекс компетенции	Индикатор	Запланированные результаты обучения по дисциплине	Контрольная точка
ПК-1	ИД-1 _{ПК-1} Демонстрирует знание принципов работы, физических и математических моделей основных полупроводниковых приборов в соответствующих областях электроники	<p>Знать:</p> <p>цели и задачи научных исследований в области систем памяти проблемы в области систем памяти, а также методы и способы их решения</p> <p>Уметь:</p> <p>формулировать цели и задачи научных исследований в соответствии с тенденциями и перспективами развития электроники и наноэлектроники использовать результаты освоения дисциплин программы магистратуры</p>	<p>КМ-1 (Расчетно-графическая работа)</p> <p>КМ-2 (Расчетно-графическая работа)</p> <p>КМ-3 (Расчетно-графическая работа)</p> <p>КМ-4 (Расчетно-графическая работа)</p>

II. Содержание оценочных средств. Шкала и критерии оценивания

КМ-1. КМ-1

Формы реализации: Проверка задания

Тип контрольного мероприятия: Расчетно-графическая работа

Вес контрольного мероприятия в БРС: 10

Процедура проведения контрольного мероприятия: Студент должен выполнить п. 1-3 типового расчета

Краткое содержание задания:

1. Произвести измерение передаточной и выходной характеристик предложенного транзистора. По измеренным характеристикам сделать вывод о необходимом напряжении питания схемы.
2. Произвести измерение быстродействия одиночного транзистора с каналом n-типа, оценить нагрузочную способность одиночного транзистора с n-каналом.
3. Реализовать схему простейшего инвертора. Произвести измерение передаточной характеристики. Произвести коррекцию геометрических размеров транзистора p-типа для нормализации точки переброса. Произвести измерение быстродействия инвертора, оценить нагрузочную способность инвертора.

Контрольные вопросы/задания:

Знать: проблемы в области систем памяти, а также методы и способы их решения	1. Дать описание передаточных и выходных характеристик транзистора, основных параметров полевого транзистора.
--	---

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 100

Описание характеристики выполнения знания: Все пункты выполнены без ошибок

Оценка: 4

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Все пункты выполнены с замечаниями, которые студент смог исправить самостоятельно

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Все пункты выполнены с замечаниями, которые студент смог исправить под руководством преподавателя

КМ-2. КМ-2

Формы реализации: Проверка задания

Тип контрольного мероприятия: Расчетно-графическая работа

Вес контрольного мероприятия в БРС: 20

Процедура проведения контрольного мероприятия: Студент должен выполнить п. 4-7 типового расчета

Краткое содержание задания:

4. Реализовать схему выравнивания напряжений для усилителя записи — считывания (sense amplifier). Привести осциллограммы работы прибора.
5. Реализовать схему усилителя записи — считывания на транзисторах с n-каналом. Привести осциллограммы чтения нуля и чтения единицы.
6. Модернизировать схему усилителя записи — считывания, добавив транзисторы с p-каналом.
7. Реализовать буферный усилитель для строк (row driver). Проверить работу прибора в случае наличия проходной помехи. Предложить меры, снижающие влияние проходной помехи на работу прибора. Проверить прибор на наличие эффекта памяти. Реализовать один из возможных вариантов устранения эффекта памяти.

Контрольные вопросы/задания:

Знать: цели и задачи научных исследований в области систем памяти	1. Дать описание принципа работы усилителя записи — считывания, буферного усилителя для строк
---	---

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 100

Описание характеристики выполнения знания: Все пункты выполнены без ошибок

Оценка: 4

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Все пункты выполнены с замечаниями, которые студент смог исправить самостоятельно

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Все пункты выполнены с замечаниями, которые студент смог исправить под руководством преподавателя

КМ-3. КМ-3

Формы реализации: Проверка задания

Тип контрольного мероприятия: Расчетно-графическая работа

Вес контрольного мероприятия в БРС: 20

Процедура проведения контрольного мероприятия: Студент должен выполнить п. 8-11 типового расчета

Краткое содержание задания:

8. Реализовать дешифратор адреса для строк. Учесть при разработке узла необходимость подведения к управляющим линиям повышенного напряжения питания.
9. Реализовать дешифратор адреса для столбцов. Учесть при разработке узла, что дешифратор должен поддерживать работу с линиями как в режиме записи, так и считывания.
10. Реализовать систему памяти с учётом предложенного варианта, используя все перечисленные выше узлы. Произвести измерение быстродействия системы. Произвести измерение мощности, потребляемой схемой.
11. Произвести измерение допустимых отклонений в геометрических размерах транзисторов используя метод Монте-Карло и нормальное распределение.

Контрольные вопросы/задания:

Уметь: использовать результаты	1. Провести моделирование дешифратора адреса для
--------------------------------	--

освоения дисциплин программы магистратуры	<p>строк. Учесть при разработке узла необходимость подведения к управляющим линиям повышенного напряжения питания.</p> <p>Провести моделирование дешифратора адреса для столбцов. Учесть при разработке узла, что дешифратор должен поддерживать работу с линиями как в режиме записи, так и считывания.</p> <p>Провести моделирование системы памяти с учётом предложенного варианта, используя все перечисленные выше узлы. Произвести измерение быстродействия системы. Произвести измерение мощности, потребляемой схемой.</p> <p>Произвести измерение допустимых отклонений в геометрических размерах транзисторов используя метод Монте-Карло и нормальное распределение.</p>
---	---

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 100

Описание характеристики выполнения знания: Все пункты выполнены без ошибок

Оценка: 4

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Все пункты выполнены с замечаниями, которые студент смог исправить самостоятельно

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Все пункты выполнены с замечаниями, которые студент смог исправить под руководством преподавателя

КМ-4. КМ-4

Формы реализации: Защита задания

Тип контрольного мероприятия: Расчетно-графическая работа

Вес контрольного мероприятия в БРС: 50

Процедура проведения контрольного мероприятия: Законченная работа подлежит защите, на которой студент должен предъявить все использованные в работе файлы, продемонстрировать преподавателю работоспособность каждого узла в отдельности и готового устройства в целом, предъявить отпечатанный вариант отчёта, а также ответить устно на возникшие у преподавателя вопросы.

Краткое содержание задания:

Законченная работа подлежит защите, на которой студент должен предъявить все использованные в работе файлы, продемонстрировать преподавателю работоспособность каждого узла в отдельности и готового устройства в целом, предъявить отпечатанный вариант отчёта, а также ответить устно на возникшие у преподавателя вопросы.

Контрольные вопросы/задания:

Уметь: формулировать цели и задачи научных исследований в соответствии с тенденциями и	1.Выполнить и защитить типовой расчет
--	---------------------------------------

Описание шкалы оценивания:

Оценка: 5

Нижний порог выполнения задания в процентах: 100

Описание характеристики выполнения знания: Все пункты выполнены без ошибок

Оценка: 4

Нижний порог выполнения задания в процентах: 80

Описание характеристики выполнения знания: Все пункты выполнены с замечаниями, которые студент смог исправить самостоятельно

Оценка: 3

Нижний порог выполнения задания в процентах: 60

Описание характеристики выполнения знания: Все пункты выполнены с замечаниями, которые студент смог исправить под руководством преподавателя

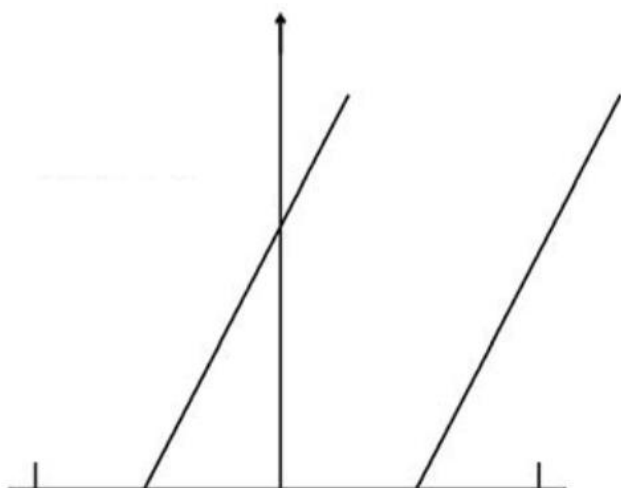
СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

3 семестр

Форма промежуточной аттестации: Экзамен

Пример билета

1. Схемы с многократным программированием. Общие принципы работы, транзисторы типа МНОП.
2. Усилитель для строк (row driver). Общие принципы работы, проблемы простейшей схемы и способы их устранения.
3. Практическое задание
Обозначьте оси. Опишите режимы работы системы памяти, приводящие к зависимостям, изображённым на рисунке.



Процедура проведения

Студент получает билет для самостоятельной подготовки. Подготовка для устного экзамена - 1 час. По окончании подготовки студент отвечает экзаменатору.

1. Перечень компетенций/индикаторов и контрольных вопросов проверки результатов освоения дисциплины

1. Компетенция/Индикатор: ИД-1_{ПК-1} Демонстрирует знание принципов работы, физических и математических моделей основных полупроводниковых приборов в соответствующих областях электроники

Вопросы, задания

1. Биты и байты, принципы хранения информации в двоичном виде, прямой и обратный порядок байта.

Классификация полупроводниковой памяти. Причины возникновения памяти разных типов.

Постоянные запоминающие устройства. Общие принципы работы, виды ПЗУ.

Кэш – память. Принципы организации. Виды кэш-памяти.

Схемы с многократным программированием. Общие принципы работы, транзисторы типа МНОП.

Схемы с многократным программированием. Общие принципы работы, транзисторы типа ЛИЗМОП.

Типовая структура памяти с произвольным доступом. Открытая и закрытая архитектуры памяти.

Статическая память. Общие принципы работы, достоинства и недостатки.

Динамическая память. Общие принципы работы, достоинства и недостатки.

Усилитель записи — считывания для динамической памяти. Общие принципы работы, проблемы простейшей схемы и способы их устранения.

Усилитель для строк (row driver). Общие принципы работы, проблемы простейшей схемы и способы их устранения.

Дешифраторы адреса для строк и столбцов матрицы памяти. Общие принципы работы, проблемы простейших схем и способы их устранения.

Динамические ЗУ повышенного быстродействия. Историческое развитие памяти типа DRAM. Технологии FPM, EDORAM, BEDORAM, MDRAM и т.п.

Память типа FLASH. Типы организации памяти, их достоинства и недостатки.

Пути развития памяти типа FLASH, технология MLC, технология V-NAND.

Материалы для проверки остаточных знаний

1. Какова причина возникновения иерархии памяти?

Ответы:

- а) Существует противоречие между быстродействием памяти и её объёмом: чем больше объём памяти, тем медленнее эта память работает.
- б) Основная причина разделения памяти по иерархии — цена: чем больше объём памяти, тем эта память дороже.
- в) Основная причина разделения памяти по иерархии — потребляемая мощность: большие объёмы памяти склонны к перегреву.
- г) Системы памяти большого объёма обладают очень низкой надёжностью.

Верный ответ: а

2. Что такое КЭШ — память?

Ответы:

- а) КЭШ — память — это память малого объёма и очень высокого быстродействия, связанная напрямую кратчайшим маршрутом с центральным процессором. Основное назначение — временное хранение наиболее часто используемых данных.
- б) КЭШ — память содержит адреса ячеек памяти, к которым следует обращаться центральному процессору в первую очередь.
- в) КЭШ — память содержит адреса ячеек памяти, к которым не следует обращаться центральному процессору в поисках нужных данных.
- г) КЭШ — память содержит данные, которые были нужны центральному процессору до перезагрузки операционной системы.

Верный ответ: а

3. Каким образом осуществляется чтение из памяти типа FLESH NAND?

Ответы:

- а) На линию выборки подаётся напряжение питания, на все строки, кроме считываемой, подаётся напряжение около 90% от питания, на программируемую строку подаётся напряжение логического нуля.

- б) На линию выборки подаётся напряжение логического нуля, на все строки, кроме считываемой, подаётся напряжение логического нуля, на программируемую строку подаётся напряжение около 90% от питания.
- в) На линию выборки подаётся напряжение логического нуля, на все строки, кроме считываемой, подаётся напряжение питания, на программируемую строку подаётся напряжение около 90% от питания.
- г) На все линии подаётся напряжение логического нуля.

Верный ответ: а

4. Каков основной недостаток системы памяти типа РСМ относительно классической оперативной памяти?

Ответы:

- а) Для сравнимого быстродействия требуется очень высокая потребляемая мощность. Высокая потребляемая мощность снижает долговечность памяти.
- б) Память требует обновления данных во время работы.
- в) Память обладает существенно более низким быстродействием.
- г) Память типа РСМ многократно дороже.

Верный ответ: а

5. Каково основное достоинство системы памяти типа РСМ относительно классической оперативной памяти?

Ответы:

- а) Память является энергонезависимой.
- б) Память потребляет существенно меньше мощности.
- в) Память обладает гораздо более высоким быстродействием.
- г) Память типа РСМ гораздо дешевле.

Верный ответ: а

6. Каким способом осуществляют установку единицы (перевод ячейки памяти в кристаллическое состояние) для системы памяти типа РСМ?

Ответы:

- а) На ячейку подают длинный и маломощный импульс тока.
- б) На ячейку подают длинный и мощный импульс тока.
- в) На ячейку подают короткий и маломощный импульс тока.
- г) На ячейку подают короткий и мощный импульс тока.

Верный ответ: а

7. Каким способом осуществляют установку единицы (перевод ячейки памяти в кристаллическое состояние) для системы памяти типа РСМ?

Ответы:

- а) На ячейку подают длинный и маломощный импульс тока.
- б) На ячейку подают длинный и мощный импульс тока.
- в) На ячейку подают короткий и маломощный импульс тока.
- г) На ячейку подают короткий и мощный импульс тока.

Верный ответ: а

8. Каким способом осуществляют сброс (перевод ячейки памяти в аморфное состояние) для системы памяти типа РСМ?

Ответы:

- а) На ячейку подают короткий и мощный импульс тока.
- б) На ячейку подают длинный и мощный импульс тока.
- в) На ячейку подают короткий и маломощный импульс тока.
- г) На ячейку подают длинный и маломощный импульс тока.

Верный ответ: а

9. Каким образом происходит наращивание ёмкости памяти типа V-NAND относительно обычной NAND FLASH?

Ответы:

- а) V-NAND — вертикальная память: ячейки памяти размещаются не только вдоль поверхности подложки, но и по «высоте», располагая ячейки в разных изолированных слоях.
- б) V-NAND — память, использующая для изоляции V — канавки, что позволяет значительно сократить площадь кристалла, занятую изоляцией.
- в) V-NAND — память, использующая для легирования кремния ванадий, что позволяет уменьшить длину канала транзистора, относительно обычного кремния, легированного фосфором или бором, что позволяет на той же площади сделать большее количество ячеек памяти.
- г) V-NAND — высоковольтные ячейки памяти, которые имеют несколько изолированных затворов в одной ячейке памяти. К каждому затвору получают доступ, варьируя напряжение записи / считывания, что позволяет при той же занимаемой на кристалле площади увеличить ёмкость памяти.

Верный ответ: а

10. Каким образом удастся в одной ячейке памяти FLASH хранить больше одного бита информации (MLC - FLASH)?

Ответы:

- а) За счет высокого уровня технологии MLC - FLASH разброс количества электронов в изолированных затворах ячеек памяти настолько небольшой, что можно с высокой точностью каждой ячейке поставить в соответствие несколько пороговых напряжений.
- б) В MLC - FLASH запись производится несколькими амплитудами напряжений, что приводит к нескольким значениям пороговых напряжений.
- в) В MLC - FLASH стирание не удаляет бит информации полностью. Остаточное напряжение и является дополнительным битом памяти.
- г) В MLC - FLASH чтение и запись производятся как по фронту, так и по спаду тактового импульса, что при неизменной частоте позволяет удваивать память.

Верный ответ: а

11. Какова основная проблема резистивных систем памяти, из-за которой этот тип памяти не получил массового распространения?

Ответы:

- а) Память не является долговечной: после нескольких сотен циклов включения и выключения ячейка памяти теряет способность к переключениям.
- б) Память сильно теряет в производительности при нагреве.
- в) Память обладает существенно более низким быстродействием.
- г) Память данного типа очень сложна в производстве.

Верный ответ: а

12. Какова основная проблема сегнетоэлектрических систем памяти, из-за которой этот тип памяти не получил массового распространения?

Ответы:

- а) Сегнетоэлектрики склонны к самопроизвольной поляризации, что может уничтожить данные, хранящиеся в памяти.
- б) Память требует обновления данных во время работы.
- в) Память обладает существенно более низким быстродействием по сравнению с классическими видами оперативной памяти.
- г) Память данного типа очень сложна в производстве.

Верный ответ: а

13. Каким образом осуществляется чтение информации в простейших транзисторах типа FLASH?

Ответы:

- а) На затвор транзистора подается напряжение, промежуточное между напряжением чтения и записи, далее регистрируется протекающий ток.

- б) На затвор транзистора подается большое отрицательное напряжение, далее регистрируется протекающий ток.
- в) На затвор транзистора подается большое положительное напряжение, далее регистрируется протекающий ток.
- г) На затвор транзистора подается нулевое смещение, далее регистрируется протекающий ток.

Верный ответ: а

14. Каким образом осуществляется стирание информации в простейших транзисторах типа ЛИЗМОП, не имеющих затворного контакта?

Ответы:

- а) Заряд стирается ультрафиолетовым излучением, корпус схемы должен содержать кварцевое окно для обеспечения возможности засветки.
- б) Заряд стирается продольным током в канале МДП - транзистора.
- в) Заряд стирается внешним магнитным полем.
- г) Заряд стирается самопроизвольно в течении нескольких суток после выключения напряжения на приборе.

Верный ответ: а

15. Каким образом осуществляется хранение информации в простейших транзисторах типа МНОП?

Ответы:

- а) Заряд хранится на границе оксида и нитрида кремния.
- б) Заряд хранится на границе оксида кремния и кремния.
- в) Заряд хранится на границе нитрида кремния и кремния.
- г) Заряд хранится на границе двух кремниевых слоев противоположного типа проводимости.

Верный ответ: а

16. Каков основной недостаток полностью ассоциативного кэша?

Ответы:

- а) Самое высокое количество кэш — промахов.
- б) Минимальное быстродействие.
- в) Самая высокая цена.
- г) Максимальная потребляемая мощность.

Верный ответ: а

17. Каково основное преимущества полностью ассоциативного кэша?

Ответы:

- а) Самое низкое количество кэш — промахов.
- б) Минимальный занимаемый объём.
- в) Самая низкая цена.
- г) Минимальная потребляемая мощность.

Верный ответ: а

18. Каков основной недостаток кэша с прямым отображением?

Ответы:

- а) Самое высокое количество кэш — промахов.
- б) Минимальное быстродействие.
- в) Самая высокая цена.
- г) Максимальная потребляемая мощность.

Верный ответ: а

19. Каково основное преимущества кэша с прямым отображением?

Ответы:

- а) Максимальное быстродействие.
- б) Минимальный занимаемый объём.
- в) Самая низкая цена.

г) Минимальная потребляемая мощность.

Верный ответ: а

20. Каким образом осуществляется запись в память типа FLASH NAND?

Ответы:

а) На линию выборки подаётся напряжение питания, на все строки, кроме программируемой, подаётся напряжение питания, на программируемую строку подаётся напряжение в 4 раза большее напряжения питания.

б) На линию выборки подаётся напряжение логического нуля, на все строки, кроме программируемой, подаётся напряжение питания, на программируемую строку подаётся напряжение в 4 раза больше напряжения питания.

в) На линию выборки подаётся высокое напряжение, на все строки, кроме программируемой, подаётся напряжение в 4 раза большее напряжения питания, на программируемую строку подаётся напряжение в 4 раза большее напряжения питания.

г) На линию выборки подаётся высокое напряжение, на все строки, кроме программируемой, подаётся напряжение в 4 раза большее напряжения питания, на программируемую строку подаётся напряжение питания.

Верный ответ: а

II. Описание шкалы оценивания

Оценка: 5

Описание характеристики выполнения знания: выставляется студенту, правильно выполнившему практическое задание, который показал при ответе на вопросы экзаменационного билета и на дополнительные вопросы, что владеет материалом изученной дисциплины, свободно применяет свои знания для объяснения различных явлений и решения задач

Оценка: 4

Описание характеристики выполнения знания: выставляется студенту, правильно выполнившему практическое задание и в основном правильно ответившему на вопросы экзаменационного билета и на дополнительные вопросы, но допустившему при этом принципиальные ошибки.

Оценка: 3

Описание характеристики выполнения знания: выставляется студенту, который в ответах на вопросы экзаменационного билета допустил существенные и даже грубые ошибки, но затем исправил их сам, а также не выполнил практическое задание из экзаменационного билета, но либо наметил правильный путь его выполнения, либо по указанию экзаменатора решил другую задачу из того же раздела дисциплины.

III. Правила выставления итоговой оценки по курсу

Оценка выставляется по результатам экзамена с учётом системы БАРС.