

**Министерство науки и высшего образования РФ  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Национальный исследовательский университет «МЭИ»**

**Направление подготовки/специальность: 11.04.04 Электроника и нанoeлектроника**

**Наименование образовательной программы: Твердотельная микро- и нанoeлектроника**

**Уровень образования: высшее образование - магистратура**

**Форма обучения: Очная**


**Оценочные материалы  
по дисциплине  
Языки и средства проектирования цифровых интегральных схем**

**Москва  
2023**

## ОЦЕНОЧНЫЕ МАТЕРИАЛЫ РАЗРАБОТАЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

(подпись)


А.Д. Баринов

(расшифровка  
подписи)

## СОГЛАСОВАНО:

Руководитель  
образовательной  
программы

(должность, ученая степень,  
ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f


(подпись)

А.Д. Баринов

(расшифровка подписи)

Заведующий  
выпускающей  
кафедры

(должность, ученая степень,  
ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Мирошникова И.Н.
	Идентификатор	Rd1db27a5-MiroshnikovaIN-70cafb8

(подпись)

И.Н.

Мирошникова

(расшифровка подписи)

## ОБЩАЯ ЧАСТЬ

Оценочные материалы по дисциплине предназначены для оценки: достижения обучающимися запланированных результатов обучения по дисциплине, этапа формирования запланированных компетенций и уровня освоения дисциплины.

Оценочные материалы по дисциплине включают оценочные средства для проведения мероприятий текущего контроля успеваемости и промежуточной аттестации.

Формируемые у обучающегося компетенции:

1. ПК-1 Способен участвовать в проектировании полупроводниковых приборов и / или интегральных схем

ИД-3 Использует средства автоматизации схемотехнического проектирования в процессе проектирования СФ-блоков цифровых интегральных схем

и включает:

для текущего контроля успеваемости:

Форма реализации: Защита задания

1. Выполнение и защита расчётного задания (Индивидуальный проект)

Форма реализации: Компьютерное задание

1. Комбинационная и последовательностная логика (Лабораторная работа)

2. Мультиплексоры и демультимплексоры (Лабораторная работа)

3. Сумматор (Лабораторная работа)

4. Счётчики и регистры (Лабораторная работа)

5. Цифровые автоматы (Лабораторная работа)

6. Шифраторы и дешифраторы (Лабораторная работа)

## БРС дисциплины

1 семестр

Раздел дисциплины	Веса контрольных мероприятий, %							
	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4	КМ-5	КМ-6	КМ-7
	Срок КМ:	3	5	7	12	13	14	15
Проектирование цифровых интегральных схем								
Концепции проектирования цифровых интегральных схем	+	+	+	+	+			
Языки описания аппаратных средств как средство моделирования и синтеза логического устройства						+	+	+
Основные методы моделирования аппаратуры цифровых систем	+	+	+	+	+	+	+	+
Синтез логических схем								
Теоретические основы синтеза логических схем	+	+	+	+	+			
Задача синтеза комбинационных и последовательностных логических схем и	+	+	+	+	+			

основные этапы её решения							
Автоматизация создания топологии, размещения и разводки соединений стандартных ячеек на кристалле							
Средства автоматизации создания топологии интегральных схем	+	+	+	+	+	+	+
Создание топологии библиотечных блоков	+	+	+	+	+	+	+
Автоматизация размещения и разводки соединений стандартных ячеек на кристалле	+	+	+	+	+	+	+
Вес КМ:	10	10	10	10	10	10	40

\$Общая часть/Для промежуточной аттестации\$

## СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ТЕКУЩЕГО КОНТРОЛЯ

### *I. Оценочные средства для оценки запланированных результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций*

Индекс компетенции	Индикатор	Запланированные результаты обучения по дисциплине	Контрольная точка
ПК-1	ИД-3ПК-1 Использует средства автоматизации схемотехнического проектирования в процессе проектирования СФ-блоков цифровых интегральных схем	Знать: языки описания аппаратуры принципы проектирования интегральных схем Уметь: пользоваться программными средствами автоматизации проектирования интегральных схем	Комбинационная и последовательностная логика (Лабораторная работа) Шифраторы и дешифраторы (Лабораторная работа) Мультиплексоры и демультимплексоры (Лабораторная работа) Сумматор (Лабораторная работа) Счётчики и регистры (Лабораторная работа) Цифровые автоматы (Лабораторная работа) Выполнение и защита расчётного задания (Индивидуальный проект)

## II. Содержание оценочных средств. Шкала и критерии оценивания

### КМ-1. Комбинационная и последовательностная логика

**Формы реализации:** Компьютерное задание

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Студент приводит результаты моделирования различных элементов цифровой схемы - комбинационную функцию, асинхронный RS-триггер, D-защёлку, D-триггер, JK-триггер, T-триггер. Анализирует эти результаты.

#### Краткое содержание задания:

1. Привести HDL-описаний реализации комбинационной функции.
2. Провести синтез всех описаний в программе Quartus Prime.
3. Привести результаты моделирования схем.
4. Привести HDL-описаний реализации последовательностной - триггеров.
5. Провести синтез всех описаний в программе Quartus Prime.
6. Привести результаты моделирования схем.

#### Контрольные вопросы/задания:

Знать: принципы проектирования интегральных схем	1.Опишите основные отличия синхронных триггеров от асинхронных 2.В чём состоит преимущества D-триггера перед D-защёлкой? 3.Почему JK-триггер называют универсальным?
Уметь: пользоваться программными средствами автоматизации проектирования интегральных схем	1.Реализуйте заданную логическую функцию. Напишите к ней тестбенч и промоделируйте. 2.Реализуйте T-триггер на основе D-триггера.

#### Описание шкалы оценивания:

*Оценка: 5*

*Описание характеристики выполнения знания:* Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно

*Оценка: 4*

*Описание характеристики выполнения знания:* Оценка "хорошо" выставляется, если большинство вопросов раскрыто. Выбрано верное направление для решения задач

*Оценка: 3*

*Описание характеристики выполнения знания:* Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено

### КМ-2. Шифраторы и дешифраторы

**Формы реализации:** Компьютерное задание

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Студент приводит результаты моделирования различных вариантов HDL-описания для элемента цифровой схемы - шифратора и дешифратора. Анализирует эти результаты.

**Краткое содержание задания:**

1. Привести несколько вариантов HDL-описания шифратора и дешифратора.
2. Провести синтез всех описаний в программе Quartus Prime.
3. Привести результаты моделирования схем.
4. По заданию преподавателя провести для описаний временной анализ.

**Контрольные вопросы/задания:**

<p>Знать: принципы проектирования интегральных схем</p>	<ol style="list-style-type: none"> <li>1.Что такое “шифратор”? Приведите пример таблицы истинности</li> <li>2.Что такое “дешифратор”? Приведите пример таблицы истинности</li> <li>3.Что такое “приоритетный шифратор”? Как он реализуется?</li> <li>4.Что такое “параметрический шифратор”? Как он реализуется?</li> <li>5.Что такое “параметрический дешифратор”? Как он реализуется?</li> </ol>
<p>Уметь: пользоваться программными средствами автоматизации проектирования интегральных схем</p>	<ol style="list-style-type: none"> <li>1.Разработайте преобразователь унарного кода в код Грэя.</li> <li>2.Разработайте преобразователь кода Грэя в двоичный код.</li> <li>3.Разработайте преобразователь для отображения двухразрядных десятичных чисел на двух семисегментных индикаторах.</li> <li>4.Проведите анализ различных профилей оптимизации и разработайте несколько вариантов шифратора “из 16 в 4”. Сравните получившиеся результаты при различных профилях оптимизации.</li> </ol>

**Описание шкалы оценивания:**

*Оценка: 5*

*Описание характеристики выполнения знания:* Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно

*Оценка: 4*

*Описание характеристики выполнения знания:* Оценка "хорошо" выставляется, если большинство вопросов раскрыто. Выбрано верное направление для решения задач

*Оценка: 3*

*Описание характеристики выполнения знания:* Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено

**КМ-3. Мультиплексоры и демультиплексоры**

**Формы реализации:** Компьютерное задание

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Студент приводит результаты моделирования различных вариантов HDL-описания для элемента цифровой схемы - мультиплексора. Анализирует эти результаты.

**Краткое содержание задания:**

1. Привести несколько вариантов HDL-описания мультиплексора.
2. Провести синтез всех описаний в программе Quartus Prime.
3. Привести результаты моделирования схем.
4. По заданию преподавателя провести для описаний временной анализ.

**Контрольные вопросы/задания:**

<p>Знать: принципы проектирования интегральных схем</p>	<ol style="list-style-type: none"> <li>1.Поясните принцип работы мультиплексора.</li> <li>2.Какими конструкциями можно описать мультиплексор?</li> <li>3.Что такое “полный” и “неполный” мультиплексоры?</li> <li>4.Что такое “селектор” и для чего он применяется? Что его отличает от мультиплексора?</li> </ol>
<p>Уметь: пользоваться программными средствами автоматизации проектирования интегральных схем</p>	<ol style="list-style-type: none"> <li>1.Реализуйте логическую функцию с помощью мультиплексора "из 8 в 1"</li> <li>2.Реализуйте 3-битный мультиплексор “из 3 в 1” с помощью операторов <b>?:, if</b> и <b>case</b>.</li> </ol>

**Описание шкалы оценивания:**

*Оценка: 5*

*Описание характеристики выполнения знания:* Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно

*Оценка: 4*

*Описание характеристики выполнения знания:* Оценка "хорошо" выставляется, если большинство вопросов раскрыто. Выбрано верное направление для решения задач

*Оценка: 3*

*Описание характеристики выполнения знания:* Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено

**КМ-4. Сумматор**

**Формы реализации:** Компьютерное задание

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Студент приводит результаты моделирования различных вариантов HDL-описания для элемента цифровой схемы - одноразрядного и многоразрядного сумматора. Анализирует эти результаты.

**Краткое содержание задания:**

1. Привести несколько вариантов HDL-описания одноразрядного сумматора.
2. Провести синтез всех описаний в программе Quartus Prime.
3. Привести результаты моделирования схем.
4. Привести несколько вариантов HDL-описаний многоразрядного сумматора.
5. Провести синтез всех описаний в программе Quartus Prime.



6. Привести результаты моделирования схем.

**Контрольные вопросы/задания:**

Знать: принципы проектирования интегральных схем	1.Что такое “сумматор”? 2.Что такое “полусумматор”? 3.Что такое “полный сумматор”? 4.Какие есть варианты реализации расчёта суммы и знака переноса? В чём они различаются?
Уметь: пользоваться программными средствами автоматизации проектирования интегральных схем	1.По заданию преподавателя привести описание, синтез и моделирование 4-битного сумматора по различным схемам формирования суммы и переноса. Провести временной анализ. Сделать вывод о зависимости максимальной тактовой частоты от способа формирования сигналов суммы и переноса. 2.По заданию преподавателя привести описание, синтез и моделирование 4-, 8-, 16-, 32- и 128-битного сумматора по схеме с быстрым переносом. Провести временной анализ. Сделать вывод о зависимости максимальной тактовой частоты от разрядности сумматора. 3.По заданию преподавателя привести описание, синтез и моделирование 4-, 8-, 16-, 32- и 128-битного сумматора по схеме с параллельным переносом. Провести временной анализ. Сделать вывод о зависимости максимальной тактовой частоты от разрядности сумматора.

**Описание шкалы оценивания:**

*Оценка: 5*

*Описание характеристики выполнения знания:* Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно

*Оценка: 4*

*Описание характеристики выполнения знания:* Оценка "хорошо" выставляется, если большинство вопросов раскрыто. Выбрано верное направление для решения задач

*Оценка: 3*

*Описание характеристики выполнения знания:* Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено

**КМ-5. Счётчики и регистры**

**Формы реализации:** Компьютерное задание

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Студент приводит результаты моделирований различных вариантов HDL-описания для элементов цифровой схемы - счётчиков и 8-разрядного регистра. Анализирует эти результаты.

**Краткое содержание задания:**

1. Привести HDL-описание n-битного счётчика (суммирующего и вычитающего).
2. Провести синтез в программе Quartus Prime.

3. Привести результат моделирования схемы.
4. Привести описание устройства сдвига (комбинационного и последовательностного).
5. Провести синтез в программе Quartus Prime.
6. Привести результат моделирования схемы.

**Контрольные вопросы/задания:**

Знать: принципы проектирования интегральных схем	1.Что такое “счётчик”? Чем различаются суммирующий и вычитающий счётчики?
Знать: языки описания аппаратуры	1.Что такое "регистр"? 2.Опишите назначение устройства сдвига. Каких типов бывают эти устройства?
Уметь: пользоваться программными средствами автоматизации проектирования интегральных схем	1.Приведите описание, синтез и моделирование n-битного универсального регистра. 2.Приведите описание, синтез и моделирование n-битного счётчика с коэффициентом счёта равным K. 3.Приведите описание, синтез и моделирование 4-битного счётчика Грэя.

**Описание шкалы оценивания:**

*Оценка: 5*

*Описание характеристики выполнения знания:* Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно

*Оценка: 4*

*Описание характеристики выполнения знания:* Оценка "хорошо" выставляется, если большинство вопросов раскрыто. Выбрано верное направление для решения задач

*Оценка: 3*

*Описание характеристики выполнения знания:* Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено

**КМ-6. Цифровые автоматы**

**Формы реализации:** Компьютерное задание

**Тип контрольного мероприятия:** Лабораторная работа

**Вес контрольного мероприятия в БРС:** 10

**Процедура проведения контрольного мероприятия:** Студент приводит результаты моделирования различных вариантов HDL-описания для элементов цифровой схемы - счётчиков и 8-разрядного регистра. Анализирует эти результаты.

**Краткое содержание задания:**

Построить граф конечного автомата в соответствии с таблицей своего варианта.

Разработать код с комбинационными выходами и синхронными выходами.

Синтезировать код в Quartus Prime.

Провести моделирование конечного автомата.

**Контрольные вопросы/задания:**

Знать: языки описания аппаратуры	1.Что такое “конечный автомат”? 2.В чём заключается отличия между автоматами Мили и Мура? 3.Какие есть методы кодирования состояний конечного автомата?
----------------------------------	---

<p>Уметь: пользоваться программными средствами автоматизации проектирования интегральных схем</p>	<p>1.Приведите реализацию работы светофора с тремя состояниями (красный, жёлтый и зелёный) на конечных автоматах. 2.Приведите реализацию работы светофора с четырьмя состояниями (красный, жёлтый и зелёный) на конечных автоматах. 3.Приведите реализацию конечного автомата поиска в последовательности единиц и нулей двух подряд идущих единиц.</p>
---	---

**Описание шкалы оценивания:**

*Оценка: 5*

*Описание характеристики выполнения знания:* Оценка "отлично" выставляется, если задание выполнено в полном объеме или выполнено преимущественно верно

*Оценка: 4*

*Описание характеристики выполнения знания:* Оценка "хорошо" выставляется, если большинство вопросов раскрыто. Выбрано верное направление для решения задач

*Оценка: 3*

*Описание характеристики выполнения знания:* Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено

**КМ-7. Выполнение и защита расчётного задания**

**Формы реализации:** Защита задания

**Тип контрольного мероприятия:** Индивидуальный проект

**Вес контрольного мероприятия в БРС:** 40

**Процедура проведения контрольного мероприятия:** Студент в течение семестра производит полный поток проектирования небольшой логической схемы: от этапа синтеза до размещения стандартных ячеек на кристалле. После проводится беседа со студентом по материалу выполненного им задания. Оцениваются знания синтаксиса языка описания аппаратуры, оптимальность использования тех или иных решений.

**Краткое содержание задания:**

Произвести полный поток проектирования цифровой интегральной схемы. Для этого:

1. 1. Сформировать RTL- или поведенческое описание схемы на языке описания аппаратуры (HDL).
2. 2. Написать testbench и провести моделирование описания.
3. 3. Произвести синтез логической схемы и провести моделирование её работы, показать соответствие моделирования на HDL.
4. 4. Произвести автоматизированную трассировку и размещение стандартных ячеек на кристалле для своей схемы.

**Контрольные вопросы/задания:**

<p>Знать: языки описания аппаратуры</p>	<p>1.Поясните на примере своей работы поток проектирования цифровых интегральных схем</p>
<p>Уметь: пользоваться программными средствами автоматизации проектирования интегральных схем</p>	<p>1.На основе HDL-описания своей схемы сформируйте её RTL-описание</p>

**Описание шкалы оценивания:**

*Оценка: 5*

*Нижний порог выполнения задания в процентах: 90*

*Описание характеристики выполнения знания: Оценка "отлично" выставляется если задание выполнено в полном объеме или выполнено преимущественно верно*

*Оценка: 4*

*Нижний порог выполнения задания в процентах: 70*

*Описание характеристики выполнения знания: Оценка "хорошо" выставляется, если большинство вопросов раскрыто. выбрано верное направление для решения задачи, однако есть небольшие недочёты*

*Оценка: 3*

*Нижний порог выполнения задания в процентах: 50*

*Описание характеристики выполнения знания: Оценка "удовлетворительно" выставляется, если задание преимущественно выполнено, есть достаточно крупные недочёты*

# СОДЕРЖАНИЕ ОЦЕНОЧНЫХ СРЕДСТВ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

## 1 семестр

**Форма промежуточной аттестации:** Зачет с оценкой

### Процедура проведения

Оценка за зачёт выставляется на основе совокупной оценки по текущему контролю успеваемости.

### ***1. Перечень компетенций/индикаторов и контрольных вопросов проверки результатов освоения дисциплины***

**1. Компетенция/Индикатор:** ИД-3ПК-1 Использует средства автоматизации схемотехнического проектирования в процессе проектирования СФ-блоков цифровых интегральных схем

### **Вопросы, задания**

1. Оценка за освоение выставляется на основе семестровой составляющей.

### **Материалы для проверки остаточных знаний**

1. Множество выходных значений схемы, реализованной на автомате Мили, определяются ...

Ответы:

только множеством текущего состояния автомата

только множеством входных значений

множеством входных значений и текущего состояния автомата

Верный ответ: множеством входных значений и текущего состояния автомата

2. Множество выходных значений схемы, реализованной на автомате Мура, определяются ...

Ответы:

только множеством текущего состояния автомата

только множеством входных значений

множеством входных значений и текущего состояния автомата

Верный ответ: только множеством текущего состояния автомата

3. В комбинационной схеме присутствует элемент памяти?

Ответы:

да

нет

Верный ответ: нет

4. В последовательностной схеме присутствует элемент памяти?

Ответы:

да

нет

Верный ответ: да

### ***II. Описание шкалы оценивания***

*Оценка: 5*

*Описание характеристики выполнения знания:* Семестровая составляющая от 4,5 и выше.

Все контрольные мероприятия выполнены с оценкой не ниже 3.

*Оценка: 4*

*Описание характеристики выполнения знания:* Семестровая составляющая от 3,5 до 4,4. Все контрольные мероприятия выполнены с оценкой не ниже 3.

*Оценка:* 3

*Описание характеристики выполнения знания:* Семестровая составляющая от 2,5 до 3,4. Все контрольные мероприятия выполнены с оценкой не ниже 3.

### ***III. Правила выставления итоговой оценки по курсу***

Согласно Положения о БАРС на основе семестровой и зачётной составляющей.