

Министерство науки и высшего образования РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Национальный исследовательский университет «МЭИ»

Направление подготовки/специальность: 11.04.04 Электроника и нанoeлектроника

Наименование образовательной программы: Твердотельная микро- и нанoeлектроника

Уровень образования: высшее образование - магистратура

Форма обучения: Очная

Рабочая программа дисциплины
ЯЗЫКИ И СРЕДСТВА ПРОЕКТИРОВАНИЯ ЦИФРОВЫХ
ИНТЕГРАЛЬНЫХ СХЕМ


Блок:	Блок 1 «Дисциплины (модули)»
Часть образовательной программы:	Часть, формируемая участниками образовательных отношений
№ дисциплины по учебному плану:	Б1.Ч.02
Трудоемкость в зачетных единицах:	1 семестр - 3;
Часов (всего) по учебному плану:	108 часов
Лекции	1 семестр - 16 часов;
Практические занятия	не предусмотрено учебным планом
Лабораторные работы	1 семестр - 32 часа;
Консультации	проводится в рамках часов аудиторных занятий
Самостоятельная работа	1 семестр - 59,7 часа;
в том числе на КП/КР	не предусмотрено учебным планом
Иная контактная работа	проводится в рамках часов аудиторных занятий
включая: Лабораторная работа Индивидуальный проект	
Промежуточная аттестация:	
Зачет с оценкой	1 семестр - 0,3 часа;

Москва 2021

ПРОГРАММУ СОСТАВИЛ:

Преподаватель

(должность)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

(подпись)

А.Д. Баринов

(расшифровка подписи)

СОГЛАСОВАНО:

Руководитель образовательной программы

(должность, ученая степень, ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

(подпись)

А.Д. Баринов

(расшифровка подписи)

Заведующий выпускающей кафедры

(должность, ученая степень, ученое звание)

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Мирошникова И.Н.
	Идентификатор	Rd1db27a5-MiroshnikovaIN-70caf8c

(подпись)

И.Н.

Мирошникова

(расшифровка подписи)

1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Цель освоения дисциплины: изучение компьютерных технологий, применяемых при проектировании цифровых интегральных схем

Задачи дисциплины

- освоение основных компьютерных технологий, применяемых при проектировании цифровых интегральных схем, особенности отдельных программ;
- развитие способности аргументированно выбирать и реализовывать на практике эффективные методы расчета, моделирования и исследования параметров и характеристик полупроводниковых интегральных схем с применением новых компьютерных технологий.

Формируемые у обучающегося **компетенции** и запланированные **результаты обучения** по дисциплине, соотнесенные с **индикаторами достижения компетенций**:

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
ПК-1 Способен участвовать в проектировании полупроводниковых приборов и / или интегральных схем	ИД-3ПК-1 Использует средства автоматизации схемотехнического проектирования в процессе проектирования СФ-блоков цифровых интегральных схем	знать: - языки описания аппаратуры; - принципы проектирования интегральных схем. уметь: - пользоваться программными средствами автоматизации проектирования интегральных схем.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ ВО

Дисциплина относится к основной профессиональной образовательной программе Твердотельная микро- и наноэлектроника (далее – ОПОП), направления подготовки 11.04.04 Электроника и наноэлектроника, уровень образования: высшее образование - магистратура.

Требования к входным знаниям и умениям:

- знать Основы булевой алгебры
- знать Основные цифровые примитивы: "И", "ИЛИ", "НЕ"
- знать Основные виды триггеров и их работу: RS-, D-, JK-, T-.
- уметь Проектировать логическую схему на основе логического выражения

Результаты обучения, полученные при освоении дисциплины, необходимы при выполнении выпускной квалификационной работы.

3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

3.1 Структура дисциплины

Общая трудоемкость дисциплины составляет 3 зачетных единицы, 108 часов.

№ п/п	Разделы/темы дисциплины/формы промежуточной аттестации	Всего часов на раздел	Семестр	Распределение трудоемкости раздела (в часах) по видам учебной работы										Содержание самостоятельной работы/ методические указания	
				Контактная работа							СР				
				Лек	Лаб	Пр	Консультация		ИКР		ПА	Работа в семестре	Подготовка к аттестации /контроль		
КПР	ГК	ИККП	ТК												
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
1	Проектирование цифровых интегральных схем	30	1	6	12	-	-	-	-	-	-	12	-	<p><u>Самостоятельное изучение теоретического материала:</u> Самостоятельная подготовка по материалам раздела согласно методическим рекомендациям</p> <p><u>Подготовка расчетных заданий:</u> Выполнение расчётного задания</p> <p><u>Изучение материалов литературных источников:</u> [1], стр. 3-46 [2], стр. 7-28</p>	
1.1	Концепции проектирования цифровых интегральных схем	10		2	4	-	-	-	-	-	-	4	-		
1.2	Языки описания аппаратных средств как средство моделирования и синтеза логического устройства	10		2	4	-	-	-	-	-	-	4	-		
1.3	Основные методы моделирования аппаратуры цифровых систем	10		2	4	-	-	-	-	-	-	4	-		
2	Синтез логических схем	24		4	8	-	-	-	-	-	-	12	-		<p><u>Подготовка расчетных заданий:</u> Выполнение расчётного задания</p> <p><u>Самостоятельное изучение теоретического материала:</u> Самостоятельная подготовка по материалам раздела согласно методическим рекомендациям</p> <p><u>Изучение материалов литературных источников:</u> [2], стр. 29-48</p>
2.1	Теоретические основы синтеза логических схем	12		2	4	-	-	-	-	-	-	6	-		
2.2	Задача синтеза комбинационных и последовательностных логических схем и основные этапы её решения	12		2	4	-	-	-	-	-	-	6	-		

3	Автоматизация создания топологии, размещения и разводки соединений стандартных ячеек на кристалле	36	6	12	-	-	-	-	-	-	18	-	<u>Подготовка расчетных заданий:</u> Выполнение расчётного задания <u>Самостоятельное изучение теоретического материала:</u> Самостоятельная подготовка по материалам раздела согласно методическим рекомендациям <u>Изучение материалов литературных источников:</u> [2], стр. 200-234
3.1	Средства автоматизации создания топологии интегральных схем	12	2	4	-	-	-	-	-	-	6	-	
3.2	Создание топологии библиотечных блоков	12	2	4	-	-	-	-	-	-	6	-	
3.3	Автоматизация размещения и разводки соединений стандартных ячеек на кристалле	12	2	4	-	-	-	-	-	-	6	-	
	Зачет с оценкой	18.0	-	-	-	-	-	-	-	0.3	-	17.7	
	Всего за семестр	108.0	16	32	-	-	-	-	-	0.3	42	17.7	
	Итого за семестр	108.0	16	32	-	-	-	-	-	0.3	59.7		

Примечание: Лек – лекции; Лаб – лабораторные работы; Пр – практические занятия; КПр – аудиторные консультации по курсовым проектам/работам; ИККП – индивидуальные консультации по курсовым проектам/работам; ГК- групповые консультации по разделам дисциплины; СР – самостоятельная работа студента; ИКР – иная контактная работа; ТК – текущий контроль; ПА – промежуточная аттестация

3.2 Краткое содержание разделов

1. Проектирование цифровых интегральных схем

1.1. Концепции проектирования цифровых интегральных схем

Классификация СБИС. Восходящее и нисходящее проектирование. СБИС программируемой логики. Специализированные интегральные схемы – достоинства и недостатки. Стратегии проектирования.. Средства описания проекта СБИС в системах автоматизированного проектирования. Иерархия проекта. Направления проектирования СБИС: поведенческая область, структурная область, топологическая область. Структурная декомпозиция проекта. Регуляризация проекта..

1.2. Языки описания аппаратных средств как средство моделирования и синтеза логического устройства

Языки низкого (Altera HDL) и высокого уровней (VHDL, Verilog). Основы языка Verilog.. Уровни абстракций. Объекты проекта. Архитектурные тела. Операторы блоков. Процессы. Классы объектов. Типы данных. Операции. Операторы управления..

1.3. Основные методы моделирования аппаратуры цифровых систем

Моделирование параллельности. Моделирование комбинационной логики. Моделирование последовательной логики. Моделирование на уровне ИС. Определение и общие характеристики модели уровня ИС. Структуры моделей уровня ИС.. Моделирование задержек. Графы моделей процессов. Временное моделирование. Операторы контроля временных параметров. Моделирование внутрисистемных соединений. Мультиплексирование сигналов. Многозначная логика.. Цифровые автоматы Мили. Цифровые автоматы Мура. Графы функционирования цифровых автоматов..

2. Синтез логических схем

2.1. Теоретические основы синтеза логических схем

Синтез цифровых устройств эвристический и формальный. Высокоуровневый синтез. Логический синтез. Булевы функции. Формы представления. Базис синтеза..

2.2. Задача синтеза комбинационных и последовательностных логических схем и основные этапы её решения

Оптимизация двухуровневых представлений. Оптимизация многоуровневых представлений. Технологическое отображение. Синтез по описанию на HDL и технологическое отображение схемы в заданный базис..

3. Автоматизация создания топологии, размещения и разводки соединений стандартных ячеек на кристалле

3.1. Средства автоматизации создания топологии интегральных схем

Графические редакторы топологии ИС. Задание правил проектирования топологии с учетом конкретной технологии изготовления ИС.. Создание виртуальных вспомогательных слоев для экстракции электрической схемы из созданной топологии..

3.2. Создание топологии библиотечных блоков

Базовые ячейки логической ИС. Оптимизация параметров базовых ячеек. Организация стандартных блоков.. Восстановление электрических схем стандартных блоков по созданной топологии..

3.3. Автоматизация размещения и разводки соединений стандартных ячеек на кристалле
Верификация топологии с учетом правил конструктивно-технологических ограничений.
Экстракция списка соединений с учетом паразитных емкостей. Эффективное аналоговое моделирование экстрагированной схемы. Оптимизация размещения и разводки стандартных блоков.. Современные пакеты программ сквозного проектирования цифровых ИС..

3.3. Темы практических занятий

не предусмотрено

3.4. Темы лабораторных работ

1. Описание мультиплексора на HDL;
2. Описание сумматора на HDL;
3. Описание регистра на HDL;
4. Описание компаратора на HDL;
5. Цифровые автоматы (Мура, Мили);
6. Логический синтез;
7. Базовые элементы в интегральной схеме;
8. Трассировка топологии кристалла.

3.5 Консультации

3.6 Тематика курсовых проектов/курсовых работ

Курсовой проект/ работа не предусмотрены

3.7. Соответствие разделов дисциплины и формируемых в них компетенций

Запланированные результаты обучения по дисциплине (в соответствии с разделом 1)	Коды индикаторов	Номер раздела дисциплины (в соответствии с п.3.1)			Оценочное средство (тип и наименование)
		1	2	3	
Знать:					
принципы проектирования интегральных схем	ИД-3ПК-1	+	+		Лабораторная работа/Комбинационная и последовательная логика Лабораторная работа/Мультиплексоры и демultipлексоры Лабораторная работа/Сумматор Лабораторная работа/Счётчики и регистры Лабораторная работа/Шифраторы и дешифраторы
языки описания аппаратуры	ИД-3ПК-1	+			Индивидуальный проект/Выполнение и защита расчётного задания Лабораторная работа/Счётчики и регистры Лабораторная работа/Цифровые автоматы
Уметь:					
пользоваться программными средствами автоматизации проектирования интегральных схем	ИД-3ПК-1	+		+	Индивидуальный проект/Выполнение и защита расчётного задания Лабораторная работа/Комбинационная и последовательная логика Лабораторная работа/Мультиплексоры и демultipлексоры Лабораторная работа/Сумматор Лабораторная работа/Счётчики и регистры

					Лабораторная работа/Цифровые автоматы Лабораторная работа/Шифраторы и дешифраторы
--	--	--	--	--	---

4. КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ (ТЕКУЩИЙ КОНТРОЛЬ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО ДИСЦИПЛИНЕ)

4.1. Текущий контроль успеваемости

1 семестр

Форма реализации: Защита задания

1. Выполнение и защита расчётного задания (Индивидуальный проект)

Форма реализации: Компьютерное задание

1. Комбинационная и последовательностная логика (Лабораторная работа)
2. Мультиплексоры и демультимплексоры (Лабораторная работа)
3. Сумматор (Лабораторная работа)
4. Счётчики и регистры (Лабораторная работа)
5. Цифровые автоматы (Лабораторная работа)
6. Шифраторы и дешифраторы (Лабораторная работа)

Балльно-рейтинговая структура дисциплины является приложением А.

4.2 Промежуточная аттестация по дисциплине

Зачет с оценкой (Семестр №1)

Согласно Положения о БАРС на основе семестровой и зачётной составляющей.

В диплом выставляется оценка за 1 семестр.

Примечание: Оценочные материалы по дисциплине приведены в фонде оценочных материалов ОПОП.

5. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

5.1 Печатные и электронные издания:

1. Поляков А.К.- "Языки VHDL и VERILOG в проектировании цифровой аппаратуры на ПЛИС", Издательство: "МЭИ", Москва, 2012 - (220 с.)
<https://www.studentlibrary.ru/book/ISBN9785383007730.html>;
2. Проектирование СБИС : пер. с яп. / М. Ватанабэ, [и др.] . – М. : Мир, 1988 . – 304 с. - ISBN 5-03-000404-1 ..

5.2 Лицензионное и свободно распространяемое программное обеспечение:

1. Office / Российский пакет офисных программ;
2. Quartus;
3. ModelSim;
4. ОС Linux.

5.3 Интернет-ресурсы, включая профессиональные базы данных и информационно-справочные системы:

1. ЭБС Лань - <https://e.lanbook.com/>
2. ЭБС "Университетская библиотека онлайн" - http://biblioclub.ru/index.php?page=main_ub_red
3. Электронная библиотека МЭИ (ЭБ МЭИ) - <http://elib.mpei.ru/login.php>

6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Тип помещения	Номер аудитории, наименование	Оснащение
Учебные аудитории для проведения лекционных занятий и текущего контроля	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
	К-105/2, Компьютерный класс	стол преподавателя, стол компьютерный, стул, доска меловая, кондиционер
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Учебные аудитории для проведения лабораторных занятий	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
	К-105/2, Компьютерный класс	стол преподавателя, стол компьютерный, стул, доска меловая, кондиционер
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Учебные аудитории для проведения промежуточной аттестации	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
	К-105/2, Компьютерный класс	стол преподавателя, стол компьютерный, стул, доска меловая, кондиционер
	Ж-120, Машинный зал ИВЦ	сервер, кондиционер
Помещения для самостоятельной работы	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
	К-105/2, Компьютерный класс	стол преподавателя, стол компьютерный, стул, доска меловая, кондиционер
Помещения для консультирования	К-102, Учебная аудитория	парта, стул, доска меловая, ноутбук, кондиционер, телевизор
Помещения для хранения оборудования и учебного инвентаря	К-115, Склад каф. "ЭиН"	стеллаж, инвентарь учебный

БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА ДИСЦИПЛИНЫ

Языки и средства проектирования цифровых интегральных схем

(название дисциплины)

1 семестр

Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:

- КМ-1 Комбинационная и последовательностная логика (Лабораторная работа)
- КМ-2 Шифраторы и дешифраторы (Лабораторная работа)
- КМ-3 Мультиплексоры и демультимплексоры (Лабораторная работа)
- КМ-4 Сумматор (Лабораторная работа)
- КМ-5 Счётчики и регистры (Лабораторная работа)
- КМ-6 Цифровые автоматы (Лабораторная работа)
- КМ-7 Выполнение и защита расчётного задания (Индивидуальный проект)

Вид промежуточной аттестации – Зачет с оценкой.

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4	КМ-5	КМ-6	КМ-7
		Неделя КМ:	3	5	7	12	13	14	15
1	Проектирование цифровых интегральных схем								
1.1	Концепции проектирования цифровых интегральных схем		+	+	+	+	+		
1.2	Языки описания аппаратных средств как средство моделирования и синтеза логического устройства						+	+	+
1.3	Основные методы моделирования аппаратуры цифровых систем		+	+	+	+	+	+	+
2	Синтез логических схем								
2.1	Теоретические основы синтеза логических схем		+	+	+	+	+		
2.2	Задача синтеза комбинационных и последовательностных логических схем и основные этапы её решения		+	+	+	+	+		
3	Автоматизация создания топологии, размещения и разводки соединений стандартных ячеек на кристалле								
3.1	Средства автоматизации создания топологии интегральных схем		+	+	+	+	+	+	+
3.2	Создание топологии библиотечных блоков		+	+	+	+	+	+	+
3.3	Автоматизация размещения и разводки соединений стандартных ячеек на кристалле		+	+	+	+	+	+	+
Вес КМ, %:			10	10	10	10	10	10	40