

**Министерство науки и высшего образования РФ**  
**Федеральное государственное бюджетное образовательное учреждение**  
**высшего образования**  
**«Национальный исследовательский университет «МЭИ»**

---

Направление подготовки/специальность: 11.04.04 Электроника и нанoeлектроника

Наименование образовательной программы: Твердотельная микро- и нанoeлектроника

Уровень образования: высшее образование - магистратура

Форма обучения: Очная

**Рабочая программа дисциплины**  
**ПРОЕКТИРОВАНИЕ СБИС**

<b>Блок:</b>	<b>Блок 1 «Дисциплины (модули)»</b>
<b>Часть образовательной программы:</b>	<b>Часть, формируемая участниками образовательных отношений</b>
<b>№ дисциплины по учебному плану:</b>	<b>Б1.Ч.07</b>
<b>Трудоемкость в зачетных единицах:</b>	<b>2 семестр - 5; 3 семестр - 5; всего - 10</b>
<b>Часов (всего) по учебному плану:</b>	<b>360 часов</b>
<b>Лекции</b>	<b>не предусмотрено учебным планом</b>
<b>Практические занятия</b>	<b>2 семестр - 64 часа; 3 семестр - 48 часа; всего - 112 часов</b>
<b>Лабораторные работы</b>	<b>не предусмотрено учебным планом</b>
<b>Консультации</b>	<b>2 семестр - 2 часа; 3 семестр - 18 часов; всего - 20 часов</b>
<b>Самостоятельная работа</b>	<b>2 семестр - 113,5 часов; 3 семестр - 109,2 часов; всего - 222,7 часа</b>
<b>в том числе на КП/КР</b>	<b>3 семестр - 15,7 часов;</b>
<b>Иная контактная работа</b>	<b>3 семестр - 4 часа;</b>
<b>включая:</b> <b>Контрольная работа</b> <b>Домашнее задание</b> <b>Индивидуальный проект</b>	
<b>Промежуточная аттестация:</b>	
<b>Экзамен</b>	<b>2 семестр - 0,5 часа;</b>
<b>Защита курсовой работы</b>	<b>3 семестр - 0,3 часа;</b>
<b>Экзамен</b>	<b>3 семестр - 0,5 часа;</b>
	<b>всего - 1,3 часа</b>

**Москва 2023**

**ПРОГРАММУ СОСТАВИЛ:**

Преподаватель

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

А.Д. Баринов

**СОГЛАСОВАНО:**

Руководитель  
образовательной  
программы

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Баринов А.Д.
	Идентификатор	Ra98e1318-BarinovAD-f138ec4f

А.Д. Баринов

Заведующий  
выпускающей кафедрой

	Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
	Сведения о владельце ЦЭП МЭИ	
	Владелец	Мирошникова И.Н.
	Идентификатор	Rd1db27a5-MiroshnikovaIN-70caf8c

И.Н.  
Мирошникова

## 1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

**Цель освоения дисциплины:** изучение и освоение методов проектирования сверхбольших интегральных схем (СБИС) с учётом специфики их технологии

### Задачи дисциплины

- сформировать умения принимать решения в выборе методов проектирования СБИС;
- освоить умение применять различные уровни моделей элементов интегральных схем при проектировании ИС;
- освоить программными средствами проектирования СБИС.

Формируемые у обучающегося **компетенции** и запланированные **результаты обучения** по дисциплине, соотнесенные с **индикаторами достижения компетенций**:

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Запланированные результаты обучения
ОПК-4 Способен разрабатывать и применять специализированное программно-математическое обеспечение для проведения исследований и решения инженерных задач	ИД-1 <sub>ОПК-4</sub> Знает методы расчета, проектирования, конструирования и модернизации электронной компонентной базы с использованием систем автоматизированного проектирования и компьютерных средств	знать: - методы верификации RTL-описания; - маршрут сквозного проектирования СБИС с применением средств автоматизации проектирования; - принцип работы различных функциональных узлов СБИС.
ОПК-4 Способен разрабатывать и применять специализированное программно-математическое обеспечение для проведения исследований и решения инженерных задач	ИД-2 <sub>ОПК-4</sub> Умеет осуществлять выбор наиболее оптимальных прикладных программных пакетов для решения соответствующих задач научной и образовательной деятельности	
ПК-1 Способен участвовать в проектировании полупроводниковых приборов и / или интегральных схем	ИД-3 <sub>ПК-1</sub> Использует средства автоматизации схемотехнического проектирования в процессе проектирования СФ-блоков цифровых интегральных схем	уметь: - аппаратно реализовывать описание проекта на современных языках описания аппаратуры; - проводить симуляцию работы отдельных блоков СБИС и всей СБИС на различных уровнях – схемотехническом и логическом.
ПК-1 Способен участвовать в проектировании полупроводниковых приборов и / или интегральных схем	ИД-4 <sub>ПК-1</sub> Использует топологические системы автоматизированного проектирования цифровых интегральных схем	знать: - особенности проектирования топологии СБИС.  уметь: - использовать средства автоматизированного проектирования для построения топологии кристалла и её верификации.

## **2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ ВО**

Дисциплина относится к основной профессиональной образовательной программе Твёрдотельная микро- и наноэлектроника (далее – ОПОП), направления подготовки 11.04.04 Электроника и наноэлектроника, уровень образования: высшее образование - магистратура.

Требования к входным знаниям и умениям:

- знать язык описания аппаратуры Verilog
- знать основные элементы цифровых интегральных схем

Результаты обучения, полученные при освоении дисциплины, необходимы при выполнении выпускной квалификационной работы.

### 3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

#### 3.1 Структура дисциплины

Общая трудоемкость дисциплины составляет 10 зачетных единиц, 360 часов.

№ п/п	Разделы/темы дисциплины/формы промежуточной аттестации	Всего часов на раздел	Семестр	Распределение трудоемкости раздела (в часах) по видам учебной работы										Содержание самостоятельной работы/ методические указания
				Контактная работа							СР			
				Лек	Лаб	Пр	Консультация		ИКР		ПА	Работа в семестре	Подготовка к аттестации /контроль	
КПР	ГК	ИККП	ТК											
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	Проектирование СБИС	8	2	-	-	2	-	-	-	-	-	6	-	<p><b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Проектирование СБИС"</p> <p><b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Проектирование СБИС"</p> <p><b><u>Изучение материалов литературных источников:</u></b> [2], с. 9-27</p>
1.1	Проектирование СБИС	8		-	-	2	-	-	-	-	-	6	-	
2	Последовательные и параллельные интерфейсы	32		-	-	16	-	-	-	-	-	16	-	
2.1	Внешние интерфейсы	16		-	-	8	-	-	-	-	-	8	-	
2.2	Внутрикристалльные интерфейсы стандарта AMBA	16		-	-	8	-	-	-	-	-	8	-	

													разобрать примеры выполнения подобных заданий. Проверка домашнего задания проводится по представленным письменным работам. <b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Последовательные и параллельные интерфейсы" <b><u>Изучение материалов литературных источников:</u></b> [1], с. 15-25, 76-82, 90-95
3	Кодирование информации при передаче данных	34	-	-	16	-	-	-	-	-	18	-	<b><u>Подготовка домашнего задания:</u></b> Подготовка домашнего задания направлена на отработку умений решения профессиональных задач. Домашнее задание выдается студентам по изученному в разделе "Кодирование информации при передаче данных" материалу. Дополнительно студенту необходимо изучить литературу и разобрать примеры выполнения подобных заданий. Проверка домашнего задания проводится по представленным письменным работам.
3.1	Кодирование информации при передаче данных	16	-	-	8	-	-	-	-	-	8	-	профессиональных задач. Домашнее задание выдается студентам по изученному в разделе "Кодирование информации при передаче данных" материалу. Дополнительно студенту необходимо изучить литературу и разобрать примеры выполнения подобных заданий. Проверка домашнего задания проводится по представленным письменным работам.
3.2	Коды с обнаружением и исправлением ошибок	18	-	-	8	-	-	-	-	-	10	-	студенту необходимо изучить литературу и разобрать примеры выполнения подобных заданий. Проверка домашнего задания проводится по представленным письменным работам. <b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Кодирование информации при передаче данных" <b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Кодирование информации при передаче данных" подготовка к выполнению заданий на практических занятиях <b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Кодирование информации при передаче данных" <b><u>Изучение материалов литературных источников:</u></b>

													[3], с. 342-385
4	Верификация RTL-описания	38	-	-	14	-	-	-	-	-	24	-	<b><u>Изучение материалов литературных источников:</u></b> [2], с. 149-180
4.1	Верификация с использованием SystemVerilog	19	-	-	8	-	-	-	-	-	11	-	
4.2	Верификация с применением UVM методологии	19	-	-	6	-	-	-	-	-	13	-	
5	Статическая память	16	-	-	8	-	-	-	-	-	8	-	<b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Виды памяти ОЗУ" <b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Виды памяти ОЗУ" подготовка к выполнению заданий на практических занятиях <b><u>Подготовка домашнего задания:</u></b> Подготовка домашнего задания направлена на отработку умений решения профессиональных задач. Домашнее задание выдается студентам по изученному в разделе "Виды памяти ОЗУ" материалу. Дополнительно студенту необходимо изучить литературу и разобрать примеры выполнения подобных заданий. Проверка домашнего задания проводится по представленным письменным работам. <b><u>Подготовка к текущему контролю:</u></b> Повторение материала по разделу "Виды памяти ОЗУ" <b><u>Изучение материалов литературных источников:</u></b> [2], с. 30-40
5.1	Виды памяти	16	-	-	8	-	-	-	-	-	8	-	
6	Проектирование комбинационной логики	16	-	-	8	-	-	-	-	-	8	-	<b><u>Изучение материалов литературных источников:</u></b> [2], с. 60-93
6.1	Проектирование комбинационной	8	-	-	4	-	-	-	-	-	4	-	

	ЛОГИКИ												
6.2	Быстродействие комбинационной логики	8		-	-	4	-	-	-	-	-	4	-
	Экзамен	36.0		-	-	-	-	2	-	-	0.5	-	33.5
	Всего за семестр	180.0		-	-	64	-	2	-	-	0.5	80	33.5
	Итого за семестр	180.0		-	-	64	2	-	-	0.5	113.5		
7	Физическое проектирование СБИС	108	3	-	-	48	-	-	-	-	-	60	-
7.1	Топология СБИС	52		-	-	12	-	-	-	-	-	40	-
7.2	Особенности топологии СБИС	32		-	-	12	-	-	-	-	-	20	-
7.3	Проектирование специализированных библиотек	24		-	-	24	-	-	-	-	-	-	-
<p><b><u>Подготовка домашнего задания:</u></b> Подготовка домашнего задания направлена на отработку умений решения профессиональных задач. Домашнее задание выдается студентам по изученному в разделе "Физическое проектирование СБИС" материалу. Дополнительно студенту необходимо изучить литературу и разобрать примеры выполнения подобных заданий. Проверка домашнего задания проводится по представленным письменным работам.</p> <p><b><u>Подготовка к контрольной работе:</u></b> Изучение материалов по разделу Физическое проектирование СБИС и подготовка к контрольной работе</p> <p><b><u>Самостоятельное изучение теоретического материала:</u></b> Изучение дополнительного материала по разделу "Физическое проектирование СБИС"</p> <p><b><u>Подготовка к практическим занятиям:</u></b> Изучение материала по разделу "Физическое проектирование СБИС" подготовка к выполнению заданий на практических занятиях</p> <p><b><u>Подготовка курсовой работы:</u></b> Курсовая работа представлена в виде крупной задачи по учебному кейсу, охватывающей несколько расчетных вопросов и выбор варианта проектного решения. Пример задания:</p> <p><b><u>Изучение материалов литературных источников:</u></b></p>													



														[2], с. 181-280
	Экзамен	36.0	-	-	-	-	2	-	-	0.5	-	33.5		
	Курсовая работа (КР)	36.0	-	-	-	16	-	4	-	0.3	15.7	-		
	Всего за семестр	180.0	-	-	48	16	2	4	-	0.8	75.7	33.5		
	Итого за семестр	180.0	-	-	48	18		4		0.8	109.2			
	<b>ИТОГО</b>	<b>360.0</b>	-	-	-	<b>112</b>	<b>20</b>	<b>4</b>		<b>1.3</b>	<b>222.7</b>			

**Примечание:** Лек – лекции; Лаб – лабораторные работы; Пр – практические занятия; КПр – аудиторные консультации по курсовым проектам/работам; ИККП – индивидуальные консультации по курсовым проектам/работам; ГК- групповые консультации по разделам дисциплины; СР – самостоятельная работа студента; ИКР – иная контактная работа; ТК – текущий контроль; ПА – промежуточная аттестация

## 3.2 Краткое содержание разделов

### 1. Проектирование СБИС

#### 1.1. Проектирование СБИС

Классификация интегральных схем. Основные типы СБИС. Заказные и полузаказные СБИС: сходства и различия.. Маршрут проектирования СБИС. Этапы front-end и back-end.. Вопросы и проблемы проектирования СБИС. Корнеры.. Программные продукты для сквозного проектирования СБИС.

### 2. Последовательные и параллельные интерфейсы

#### 2.1. Внешние интерфейсы

SPI-интерфейс. Виды подключений. Режимы работы. Преимущества и недостатки интерфейса.. I2C-интерфейс. Схемотехника, приём и передача данных. Преимущества и недостатки интерфейса.. U(S)ART-интерфейс. Передача данных. Асинхронное и синхронное подключение. Преимущества и недостатки интерфейса.. Сериалайзер / десериалайзер.

#### 2.2. Внутрикристалльные интерфейсы стандарта AMBA

Высокоскоростная шина AMBA AHB. Периферийная шина AMBA APB. Усовершенствованная шина AMBA AXI, AXI Lite, AXI Stream.

### 3. Кодирование информации при передаче данных

#### 3.1. Кодирование информации при передаче данных

Физическое кодирование. Потенциальный код без возврата к нулю NRZ. Потенциальный код с инверсией при единице NRZI. Метод биполярного кодирования с альтернативной инверсией AMI. Код Manchester II. Бифазное кодирование.. Логическое кодирование. Скремблирование. Избыточные коды. Избыточность кода. Коды 4B/5B, 8B/10B, 8B/6T. Сеть Ethernet.

#### 3.2. Коды с обнаружением и исправлением ошибок

Коды с обнаружением и исправлением ошибок. Виды. Расстояние Хэмминга.. Бит чётности / нечётности. Избыточные коды. Коды Хэмминга. Особенности.. Пакетные ошибки. Коды Боуза — Чоудхури — Хоквингема, Рида-Соломона. Циклический избыточный код (CRC). Особенности..

### 4. Верификация RTL-описания

#### 4.1. Верификация с использованием SystemVerilog

Сравнением VerilogHDL и SystemVerilog. Объектно-ориентированное программирование (ООП). Парадигмы ООП. Классы. Интерфейсы в SystemVerilog.

#### 4.2. Верификация с применением UVM методологии

Особенности UVM методологии. Фазы UVM.

### 5. Статическая память

#### 5.1. Виды памяти

ОЗУ и ПЗУ. Однопортовая и двухпортовая статическая память. FIFO-буфер. Синхронный и асинхронный буфер. Пересечение тактовых доменов. Проблематика метастабильности. Решение проблемы. Стековая память. LIFO-буфер.

## 6. Проектирование комбинационной логики

### 6.1. Проектирование комбинационной логики

Дизъюнктивная нормальная форма. Совершенная дизъюнктивная нормальная форма. Конъюнктивная нормальная форма. Совершенная конъюнктивная нормальная форма. Базис Жигалкина. Методы проектирования логики: карты Карно, метод Квайна. Сложность схем по Квайну.

### 6.2. Быстродействие комбинационной логики

Время задержки начала формирования сигнала (time contamination) и время задержки распространения сигнала (time propagation). Синхронизация. Расфазировка тактового сигнала (clock skew). Запас по времени (slack). Джиттер - фазовое дрожание цифрового сигнала (jitter). Борьба с джиттером.

## 7. Физическое проектирование СБИС

### 7.1. Топология СБИС

Использование библиотек. Планирование кристалла. Построение общей топологии кристалла. Верификация проекта: проверка на соблюдение норм КТО, восстановление исходной схемы по её топологическому рисунку..

### 7.2. Особенности топологии СБИС

Клоковое дерево. Ресетовое дерево. Эффект антенны.

### 7.3. Проектирование специализированных библиотек

Контактные площадки linear/staggered/bump. Стандартные ячейки высокой плотности, низкого энергопотребления.

## **3.3. Темы практических занятий**

1. Проектирование СБИС;
2. SPI-интерфейс;
3. UART-интерфейс;
4. Бит чётности. Скремблирование;
5. Код Хэмминга;
6. Циклический код (CRC);
7. Проектирование топологии кристалла;
8. Экстракция паразитных параметров и верификация топологии кристалла.

## **3.4. Темы лабораторных работ**

не предусмотрено

## **3.5 Консультации**

Аудиторные консультации по курсовому проекту/работе (КПР)

1. Консультации направлены на выполнение разделов курсового проекта под руководством наставника (преподавателя). В рамках часов на групповые консультации разбираются наиболее важные части расчетных заданий раздела "Физическое проектирование СБИС"

*Групповые консультации по разделам дисциплины (ГК)*

1. Обсуждение материалов по кейсам раздела "Физическое проектирование СБИС"

*Индивидуальные консультации по курсовому проекту /работе (ИККП)*

1. Консультации проводятся по разделу "Физическое проектирование СБИС"

*Текущий контроль (ТК)*

1. Консультации направлены на получение индивидуального задания для выполнения контрольных мероприятий по разделу "Физическое проектирование СБИС"

### 3.6 Тематика курсовых проектов/курсовых работ 3 Семестр

Курсовая работа (КР)

Темы:

- Обнаружение и исправление одиночных ошибок при передаче информации (для 2-байтовой посылки с использованием кодов Хемминга) Тактируемая схема, осуществляющая расчёт и вывод суммы, максимального, минимального и среднего значений последовательности 8-разрядных двоичных чисел SPI передатчик с АНВ интерфейсом

#### График выполнения курсового проекта

Неделя	1 - 4	5 - 6	7 - 12	13 - 15	Зачетная
Раздел курсового проекта	1	2	3	4, 5	Защита курсового проекта
Объем раздела, %	5	25	30	40	-
Выполненный объем нарастающим итогом, %	5	30	60	100	-

Номер раздела	Раздел курсового проекта
1	Получение задания, консультация по подходу к анализу задания
2	Анализ технического задания, определение характеристик устройства
3	Синтез HDL-описания и его верификация
4	Проектирование топологии кристалла, её верификация
5	Формирование пояснительной записки и качество её оформления

### 3.7. Соответствие разделов дисциплины и формируемых в них компетенций

Запланированные результаты обучения по дисциплине (в соответствии с разделом 1)	Коды индикаторов	Номер раздела дисциплины (в соответствии с п.3.1)							Оценочное средство (тип и наименование)
		1	2	3	4	5	6	7	
<b>Знать:</b>									
принцип работы различных функциональных узлов СБИС	ИД-1 <sub>ОПК-4</sub>		+	+		+			Домашнее задание/Домашнее задание "Виды памяти ОЗУ" Домашнее задание/Домашнее задание "Последовательные и параллельные интерфейсы"
методы верификации RTL-описания	ИД-1 <sub>ОПК-4</sub>				+			Контрольная работа/Опрос по теме "Верификация RTL-описания: SystemVerilog и методология UVM"	
маршрут сквозного проектирования СБИС с применением средств автоматизации проектирования	ИД-1 <sub>ОПК-4</sub>	+						Контрольная работа/Опрос по теме "Проектирование СБИС"	
особенности проектирования топологии СБИС	ИД-4 <sub>ПК-1</sub>						+	Контрольная работа/Опрос по теме "Особенности топологии СБИС"	
<b>Уметь:</b>									
аппаратно реализовывать описание проекта на современных языках описания аппаратуры	ИД-3 <sub>ПК-1</sub>	+	+	+		+	+	Индивидуальный проект/Групповое задание "Проектирование СБИС" Домашнее задание/Домашнее задание "Виды памяти ОЗУ" Домашнее задание/Домашнее задание "Кодирование информации при передаче данных" Домашнее задание/Домашнее задание "Сериалайзеры / десериалайзеры" Контрольная работа/Контрольная работа "Проектирование комбинационной"	

									логики"
проводить симуляцию работы отдельных блоков СБИС и всей СБИС на различных уровнях – схемотехническом и логическом	ИД-3ПК-1		+	+			+		Домашнее задание/Домашнее задание "Виды памяти ОЗУ" Домашнее задание/Домашнее задание "Последовательные и параллельные интерфейсы"
использовать средства автоматизированного проектирования для построения топологии кристалла и её верификации	ИД-4ПК-1							+	Домашнее задание/Домашнее задание "Верификация топологии динамического D-триггера" Домашнее задание/Домашнее задание "Верификация топологии логического вентиля" Домашнее задание/Домашнее задание "Проектирование топологии логического вентиля" Домашнее задание/Домашнее задание "Проектирование топологии сложных схем"

#### **4. КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ (ТЕКУЩИЙ КОНТРОЛЬ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО ДИСЦИПЛИНЕ)**

##### **4.1. Текущий контроль успеваемости**

###### **2 семестр**

Форма реализации: Билеты (письменный опрос)

1. Опрос по теме "Верификация RTL-описания: SystemVerilog и методология UVM" (Контрольная работа)
2. Опрос по теме "Проектирование СБИС" (Контрольная работа)

Форма реализации: Защита задания

1. Групповое задание "Проектирование СБИС" (Индивидуальный проект)

Форма реализации: Компьютерное задание

1. Домашнее задание "Виды памяти ОЗУ" (Домашнее задание)
2. Домашнее задание "Кодирование информации при передаче данных" (Домашнее задание)
3. Домашнее задание "Последовательные и параллельные интерфейсы" (Домашнее задание)
4. Домашнее задание "Сериалайзеры / десериалайзеры" (Домашнее задание)

Форма реализации: Письменная работа

1. Контрольная работа "Проектирование комбинационной логики" (Контрольная работа)

###### **3 семестр**

Форма реализации: Билеты (письменный опрос)

1. Опрос по теме "Особенности топологии СБИС" (Контрольная работа)

Форма реализации: Компьютерное задание

1. Домашнее задание "Верификация топологии динамического D-триггера" (Домашнее задание)
2. Домашнее задание "Верификация топологии логического вентиля" (Домашнее задание)
3. Домашнее задание "Проектирование топологии логического вентиля" (Домашнее задание)
4. Домашнее задание "Проектирование топологии сложных схем" (Домашнее задание)

Балльно-рейтинговая структура дисциплины является приложением А.

Балльно-рейтинговая структура курсовой работы является приложением Б.

##### **4.2 Промежуточная аттестация по дисциплине**

Экзамен (Семестр №2)

Согласно действующему Положению о БАРС

Экзамен (Семестр №3)

Согласно текущему Положению о БАРС

Курсовая работа (КР) (Семестр №3)

Оценка определяется в соответствии с Положением о балльно-рейтинговой системе для студентов НИУ «МЭИ» на основании семестровой и аттестационной составляющих.

В диплом выставляется оценка за 3 семестр.

**Примечание:** Оценочные материалы по дисциплине приведены в фонде оценочных материалов ОПОП.

## 5. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

### 5.1 Печатные и электронные издания:

1. Лапин, А. А. Интерфейсы. Выбор и реализация / А. А. Лапин . – М. : Техносфера, 2005 . – 168 с. – (Мир электроники) . - ISBN 5-948360-58-X .;
2. Проектирование СБИС : пер. с яп. / М. Ватанабэ, [и др.] . – М. : Мир, 1988 . – 304 с. - ISBN 5-03-000404-1 .;
3. Авдеев В. А.- "Периферийные устройства: интерфейсы, схемотехника, программирование", Издательство: "ДМК Пресс", Москва, 2009 - (848 с.)  
[http://e.lanbook.com/books/element.php?pl1\\_cid=25&pl1\\_id=1087](http://e.lanbook.com/books/element.php?pl1_cid=25&pl1_id=1087).

### 5.2 Лицензионное и свободно распространяемое программное обеспечение:

1. Quartus;
2. ModelSim;
3. Libre Office;
4. ОС Linux.

### 5.3 Интернет-ресурсы, включая профессиональные базы данных и информационно-справочные системы:

1. ЭБС Лань - <https://e.lanbook.com/>
2. ЭБС "Университетская библиотека онлайн" -  
[http://biblioclub.ru/index.php?page=main\\_ub\\_red](http://biblioclub.ru/index.php?page=main_ub_red)
3. Научная электронная библиотека - <https://elibrary.ru/>
4. Электронная библиотека МЭИ (ЭБ МЭИ) - <http://elib.mpei.ru/login.php>

## 6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Тип помещения	Номер аудитории, наименование	Оснащение
Учебные аудитории для проведения лекционных занятий и текущего контроля	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
	К-105/2, Компьютерный класс	стол преподавателя, стол компьютерный, стул, доска меловая, кондиционер
Учебные аудитории для проведения практических занятий, КР и КП	К-105/1, Компьютерный класс	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор, компьютер персональный, кондиционер
	К-105/2, Компьютерный класс	стол преподавателя, стол компьютерный, стул, доска меловая, кондиционер
Учебные аудитории для проведения промежуточной аттестации	К-102а, Учебная аудитория	парта, стул, доска меловая, ноутбук, кондиционер, телевизор
	К-102, Учебная аудитория	парта, стул, доска меловая, ноутбук, кондиционер, телевизор
Помещения для самостоятельной	К-105/1, Компьютерный	стол, стол для оргтехники, стол компьютерный, стул, доска меловая, мультимедийный проектор,



работы	класс	компьютер персональный, кондиционер
	К-105/2, Компьютерный класс	стол преподавателя, стол компьютерный, стул, доска меловая, кондиционер
Помещения для консультирования	К-109/1, Кабинет сотрудников каф. "ЭиН"	кресло рабочее, рабочее место сотрудника, стол для работы с документами, стул, шкаф для документов, шкаф для одежды, стол письменный, стол для совещаний, доска меловая, компьютерная сеть с выходом в Интернет, многофункциональный центр, оборудование для экспериментов, компьютер персональный, документы, книги, учебники, пособия
Помещения для хранения оборудования и учебного инвентаря	К-115, Склад каф. "ЭиН"	стеллаж, инвентарь учебный

## БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА ДИСЦИПЛИНЫ

### Проектирование СБИС

(название дисциплины)

#### 2 семестр

**Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:**

- КМ-1 Опрос по теме "Проектирование СБИС" (Контрольная работа)
- КМ-2 Домашнее задание "Последовательные и параллельные интерфейсы" (Домашнее задание)
- КМ-3 Домашнее задание "Сериалайзеры / десериалайзеры" (Домашнее задание)
- КМ-4 Домашнее задание "Кодирование информации при передаче данных" (Домашнее задание)
- КМ-5 Опрос по теме "Верификация RTL-описания: SystemVerilog и методология UVM" (Контрольная работа)
- КМ-6 Домашнее задание "Виды памяти ОЗУ" (Домашнее задание)
- КМ-7 Контрольная работа "Проектирование комбинационной логики" (Контрольная работа)
- КМ-8 Групповое задание "Проектирование СБИС" (Индивидуальный проект)

**Вид промежуточной аттестации – Экзамен.**

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4	КМ-5	КМ-6	КМ-7	КМ-8
		Неделя КМ:	2	4	5	8	9	12	14	15
1	Проектирование СБИС									
1.1	Проектирование СБИС		+		+	+		+	+	+
2	Последовательные и параллельные интерфейсы									
2.1	Внешние интерфейсы			+	+	+		+	+	+
2.2	Внутрикристалльные интерфейсы стандарта AMBA				+	+		+	+	+
3	Кодирование информации при передаче данных									
3.1	Кодирование информации при передаче данных			+	+	+		+	+	+
3.2	Коды с обнаружением и исправлением ошибок			+	+	+		+	+	+
4	Верификация RTL-описания									
4.1	Верификация с использованием SystemVerilog						+			
4.2	Верификация с применением UVM методологии						+			
5	Статическая память									

5.1	Виды памяти		+	+	+		+	+	+
6	Проектирование комбинационной логики								
6.1	Проектирование комбинационной логики			+	+		+	+	+
6.2	Быстродействие комбинационной логики			+	+		+	+	+
Вес КМ, %:		5	10	5	10	5	10	5	50

### 3 семестр

#### Перечень контрольных мероприятий текущего контроля успеваемости по дисциплине:

- КМ-9 Домашнее задание "Проектирование топологии логического вентиля" (Домашнее задание)  
КМ-10 Домашнее задание "Верификация топологии логического вентиля" (Домашнее задание)  
КМ-11 Опрос по теме "Особенности топологии СБИС" (Контрольная работа)  
КМ-12 Домашнее задание "Верификация топологии динамического D-триггера" (Домашнее задание)  
КМ-13 Домашнее задание "Проектирование топологии сложных схем" (Домашнее задание)

#### Вид промежуточной аттестации – Экзамен.

Номер раздела	Раздел дисциплины	Индекс КМ:	КМ-9	КМ-10	КМ-11	КМ-12	КМ-13
		Неделя КМ:	4	8	5	12	15
1	Физическое проектирование СБИС						
1.1	Топология СБИС		+	+		+	+
1.2	Особенности топологии СБИС				+		
1.3	Проектирование специализированных библиотек		+	+		+	+
Вес КМ, %:			15	15	10	20	40

**БАЛЛЬНО-РЕЙТИНГОВАЯ СТРУКТУРА  
КУРСОВОГО ПРОЕКТА/РАБОТЫ ПО ДИСЦИПЛИНЕ**

**Проектирование СБИС**

(название дисциплины)

**3 семестр**

**Перечень контрольных мероприятий текущего контроля успеваемости по курсовой работе:**

- КМ-1 Получение задания, консультация по подходу к анализу задания
- КМ-2 Анализ технического задания, определение характеристик устройства
- КМ-3 Синтез HDL-описания и его верификация
- КМ-4 Проектирование топологии кристалла, её верификация
- КМ-5 Формирование пояснительной записки и качество её оформления

**Вид промежуточной аттестации – защита КР.**

Номер раздела	Раздел курсового проекта/курсовой работы	Индекс КМ:	КМ-1	КМ-2	КМ-3	КМ-4	КМ-5
		Неделя КМ:	4	6	12	15	15
1	Получение задания, консультация по подходу к анализу задания		+				
2	Анализ технического задания, определение характеристик устройства			+			
3	Синтез HDL-описания и его верификация				+		
4	Проектирование топологии кристалла, её верификация					+	
5	Формирование пояснительной записки и качество её оформления						+
Вес КМ, %:			5	25	30	30	10