



Министерство науки  
и высшего образования РФ  
ФГБОУ ВО «НИУ «МЭИ»  
Институт дистанционного  
и дополнительного образования



**АННОТАЦИИ РАБОЧИХ ПРОГРАММ ДИСЦИПЛИН (МОДУЛЕЙ)  
ДОПОЛНИТЕЛЬНОЙ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ**

*общеразвивающей подготовки для детей и взрослых  
«Архитектура вычислительных систем ч.2»,*

Раздел(предмет) *Архитектура вычислительных систем ч.2*


Наименование дисциплин (модулей)	Содержание дисциплин (модулей)	Форма ТК	Количество часов
<i>Основные концепции и тенденции развития архитектур современных компьютеров</i>	Введение. Классификации ЭВМ и ВС по М. Флинну и Р. Хокни. Особенности организации и функционирования архитектур с общей, распределенной и смешанной памятью. Массивно-параллельные системы (MPP). Симметричные мультипроцессорные системы (SMP). Системы с неоднородным доступом к памяти (NUMA). Параллельные векторные системы (PVP). Кластерные системы.	<i>Контрольная работа</i>	178
<i>Организация схем коммутации в современных архитектурах</i>	Организация схем коммутации в МВС с общей памятью. Организация средств коммутации в архитектуре “Butterfly”. Организация схем коммутации в МВС с распределенной памятью. Характеристики топологии сети передачи данных. Общая характеристика механизмов передачи	<i>Контрольная работа</i>	

Наименование дисциплин (модулей)	Содержание дисциплин (модулей)	Форма ТК	Количество часов
	данных. Алгоритмы маршрутизации. Методы передачи данных. Анализ трудоемкости основных операций передачи данных. Архитектура систем со смешанной организацией памяти.		
<i>RISC- и CISC- архитектуры, основные принципы построения и реализации</i>	Основные характеристики и свойства двух базовых архитектур микропроцессоров RISC- и CISC. Методы адресации и типы машинных команд. Оптимизации системы команд. Компьютеры со стековой архитектурой. Структура базового микропроцессора. Взаимодействие элементов. Поколения микропроцессоров семейства Intel.	<i>Контрольная работа</i>	
<i>Многоядерные процессоры.</i>	Принципы организации и функционирования. История развития многоядерных процессоров. Многоядерные процессоры Intel и AMD. Особенности программирования.	<i>Лабораторная работа</i>	
<i>Конвейерная организация и принципы конвейерной обработки</i>	Введение. Простейший конвейер команд и оценки его эффективности. Уровни конвейеризации. Понятие конфликтов в конвейере и пути их устранения: структурные конфликты, конфликты по данным и по управлению. Реализация точного прерывания в конвейере. Длинные конвейеры. Особенности организации и функционирования векторно-конвейерного процессора на примере	<i>Лабораторная работа</i>	

Наименование дисциплин (модулей)	Содержание дисциплин (модулей)	Форма ТК	Количество часов
	архитектуры суперкомпьютера Cray. Разворачивание циклов как метод повышения эффективности конвейера.		
<i>Технология решения задач с использованием стандарта OpenMP</i>	Основные принципы технологии. Основные понятия параллельной программы: фрагмент, область, секция. Синтаксис директив в OpenMP. Особенности реализации директив OpenMP. Базовые операторы OpenMP. Директивы синхронизации. Run-time процедуры и переменные окружения. Функции измерения времени в OpenM.	<i>Нет</i>	
<i>Управление памятью</i>	Типы адресов. Методы распределения памяти без использования дискового пространства. Распределение памяти фиксированными разделами. Распределение памяти разделами переменной величины. Перемещаемые разделы. Методы распределения памяти с использованием дискового пространства. Понятие виртуальной памяти. Страничное распределение. Сегментное распределение. Странично-сегментное распределение. Свопинг.	<i>Лабораторная работа</i>	
<i>Организации памяти ЭВМ и систем</i>	Введение. Основные среды хранения информации. Основные характеристики современных запоминающих устройств (ЗУ). Классификация ЗУ. Организация ЗУ с произвольным доступом,	<i>Нет</i>	


Наименование дисциплин (модулей)	Содержание дисциплин (модулей)	Форма ТК	Количество часов
	статические и динамические ЗУ. Полупроводниковые запоминающие устройства: организация ЗУ с произвольным доступом. Постоянные запоминающие устройства: разновидности. Регистровая память.		
<i>Устройства и принципы управления ЭВМ</i>	Устройства управления с жесткой логикой работы. Микропрограммное управление. Горизонтальное микропрограммирование. Вертикальное микропрограммирование. Принципы управления. Прямой доступ к памяти. Интерфейсы системной шины и внешних ЗУ. Способы организации совместной работы периферийных и центральных устройств.	<i>Нет</i>	
<i>Концепция GRID – технологии, метакомпьютинг и облачные вычисления</i>	Введение. Концепция GRID – технологии. Понятие метакомпьютинга. Облачные вычисления. Заключение.	<i>Нет</i>	

Руководитель  
ОДПО, ЦДО ДО

		Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
		Сведения о владельце ЦЭП МЭИ	
Владелец		Усманова Н.В.	
Идентификатор		R3b653adc-UsmanovaNatV-90b3fa4	

Н.В.  
Усманова

Начальник ОДПО

		Подписано электронной подписью ФГБОУ ВО «НИУ «МЭИ»	
		Сведения о владельце ЦЭП МЭИ	
Владелец		Крохин А.Г.	
Идентификатор		R6d4610d5-KrokhinAG-aa301f84	

А.Г. Крохин